

UNIVERSIDADE FEDERAL DE SÃO JOÃO DEL-REI
PRÓ-REITORIA DE PESQUISA



Universidade Federal
de São João del-Rei

CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA DE MINAS
GERAIS

DIRETORIA DE PESQUISA E PÓS-GRADUAÇÃO



PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA - PPGEL

AVALIAÇÃO E IMPLEMENTAÇÃO DE UM RETIFICADOR TRIFÁSICO DE TRÊS NÍVEIS DE BAIXO CUSTO COM CONTROLE DIGITAL POR HISTERESE

Aluno: Gabriel Vilkn Ramos

Orientador: Prof. Dr. Marcelo Martins Stopa

Belo Horizonte
Fevereiro, 2021

UNIVERSIDADE FEDERAL DE SÃO JOÃO DEL-REI
PRÓ-REITORIA DE PESQUISA



Universidade Federal
de São João del-Rei

CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA DE MINAS
GERAIS
DIRETORIA DE PESQUISA E PÓS-GRADUAÇÃO



PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA - PPGEL

Gabriel Vilkn Ramos

AVALIAÇÃO E IMPLEMENTAÇÃO DE UM RETIFICADOR TRIFÁSICO DE TRÊS NÍVEIS DE BAIXO CUSTO COM CONTROLE DIGITAL POR HISTERESE

Dissertação submetida à Banca Examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica do Centro Federal de Educação Tecnológica de Minas Gerais, como requisito parcial para obtenção de título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Marcelo Martins Stopa

Belo Horizonte
Fevereiro, 2021

Ramos, Gabriel Vilkn
R175a Avaliação e implementação de um retificador trifásico de três níveis de baixo custo com controle digital por histerese / Gabriel Vilkn Ramos. – 2021.
117 f. : il.

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica.

Orientador: Marcelo Martins Stopa.

Dissertação (mestrado) – Centro Federal de Educação Tecnológica de Minas Gerais.

1. Sistema elétricos. 2. Sistemas de controle. 3. Controle de processos industriais. I. Stopa, Marcelo Martins. II. Centro Federal de Educação Tecnológica de Minas Gerais. III. Título.

CDD: 621.3191



MINISTÉRIO DA EDUCAÇÃO
CENTRO FEDERAL DE EDUCAÇÃO
TECNOLÓGICA DE MINAS GERAIS
PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA - NG



ATA DE DEFESA DE DISSERTAÇÃO N 12 / 2021 - PPGEL (11.52.08)

N do Protocolo: 23062.008743/2021-31

Belo Horizonte-MG, 26 de fevereiro de 2021.

Gabriel Vilkn Ramos

"AVALIAÇÃO E IMPLEMENTAÇÃO DE UM RETIFICADOR TRIFÁSICO DE TRÊS NÍVEIS DE BAIXO CUSTO COM CONTROLE DIGITAL POR HISTERESE"

Dissertação nº 262 apresentada ao Programa de Pós-Graduação em Engenharia Elétrica - Associação Ampla entre a Universidade Federal de São João Del-Rei e o Centro Federal de Educação Tecnológica de Minas Gerais em 25 de Fevereiro de 2021 como requisito parcial para obtenção do título de Mestre em Engenharia Elétrica, aprovada pela Banca Examinadora constituída pelos professores:

(Assinado digitalmente em 27/02/2021 00:45)

ALEX SANDER AMAVEL LUIZ
PROFESSOR DO MAGISTERIO SUPERIOR
Matricula: 1192430

(Assinado digitalmente em 26/02/2021 19:37)

ALLAN FAGNER CUPERTINO
PROFESSOR ENS BASICO TECN TECNOLOGICO
Matricula: 1060874

(Assinado digitalmente em 28/02/2021 23:25)

MARCELO MARTINS STOPA
PROFESSOR DO MAGISTERIO SUPERIOR
Matricula: 1243159

(Assinado digitalmente em 26/02/2021 18:36)

ADEMIR NIED
Matricula:

Para verificar a autenticidade deste documento entre em <https://sig.cefetmg.br/public/documentos/index.jsp> informando seu número: 12, ano: 2021, tipo: ATA DE DEFESA DE DISSERTAÇÃO, data de emissão: 26/02/2021 e o código de verificação: 3864a3db49

Aos meus pais, Ivan e Ana.

AGRADECIMENTOS

Ao CEFET-MG pelos 11 anos de jornada de acadêmica, minha segunda casa desde o ensino médio e responsável pela minha formação pessoal e acadêmica.

A FAPEMIG pelo suporte financeiro a realização do trabalho. Desde a minha iniciação científica, ela possibilita o desenvolvimento do mesmo.

Aos meus orientadores Marcelo Stopa e Alex-Sander, pelos quase 6 anos de trabalho, pela motivação, oportunidades, paciência, ensinamentos e pela amizade.

Ao Alex-Sander minha gratidão por todos esses anos de trabalho. Pelo empenho na orientação e ajuda com as dificuldades. Agradeço a oportunidade de trabalho que nasceu na graduação e pelos anos de iniciação científica. Obrigado por possibilitar, ensinar e motivar a ida aos congressos e sempre achar uma saída viável nos momentos de dúvida.

Ao Marcelo Stopa pelos ensinamentos, incentivo e suporte desde a época de graduação. Sou grato por me ensinar que o esforço é a maior chave para o sucesso. Agradeço a motivação nos tempos difíceis de disciplinas isoladas ainda na graduação, e início do mestrado. Obrigado por estar sempre disponível e ter palavras de conforto e direcionamento.

Aos meus pais, Ivan e Ana pelo apoio e incentivo incondicional aos meus estudos, e por nunca me deixarem desistir dos meus sonhos.

A minha namorada Jéssica, pela compreensão e companheirismo durante esses anos de desafios. Por me ensinar cada dia mais a ser resiliente e por encarar todos os desafios ao meu lado.

Aos Professores Márcio Matias e Sandro Trindade pelo apoio no departamento durante todo o curso e ajuda nos congressos e viagens.

Aos técnicos do LEACOPI: Márcio, Elton e Henrique pelo suporte, incentivo e momentos de descontração no desenvolvimento do trabalho. Agradeço também ao professor Allan Cupertino, por suas ajudas e *insights* pontuais e indispensáveis.

Ao meu amigo Fábio Schneider pela parceria e incentivo.

A todos que de alguma forma contribuíram para realização desse trabalho.

A Deus, acima de tudo.

RESUMO

Implementa-se neste trabalho um retificador ativo de três níveis de baixo custo com controle digital por histerese de corrente, voltado para aplicações industriais de alta potência. O retificador consiste em um arranjo em ponte com dois interruptores eletrônicos e quatro diodos de potência por fase. A estratégia de comutação proposta é baseada na implementação digital de um controlador de corrente por histerese, trabalhando com baixas taxas de amostragem. A frequência de amostragem reduzida limita intencionalmente a frequência de comutação do conversor e reduz o estresse sobre os semicondutores diminuindo os riscos de falhas do conversor, sem deterioração da qualidade das formas de onda de tensão e corrente. A técnica também possui menor propagação e espalhamento do espectro harmônico que a implementação analógica do controlador. O sistema de controle é concebido para limitar a ondulação de corrente, esforços e perdas nos interruptores. Resultados obtidos por meio de simulação e experimentação em laboratório referentes a um protótipo de baixa potência do conversor mostraram que a qualidade das formas de onda de tensão e corrente podem ser melhoradas a partir da escolha criteriosa da indutância de entrada e da taxa de amostragem do controlador por histerese.

Palavras-chave: Retificador de potência; Conversor de três níveis; Controle digital por histerese de corrente.

ABSTRACT

In this work, a low-cost active three-level rectifier with digital current hysteresis control is implemented, for high power industrial applications. The rectifier consists of a bridge arrangement with two active semiconductor switches and four power diodes per phase. The proposed switching strategy is based on the digital implementation of a hysteresis current controller working with low sampling rates. The reduced sampling frequency intentionally limits the switching frequency of the converter and reduces the stress on the semiconductors by reducing the risk of converter failure, without deteriorating the quality of the voltage and current waveforms. The technique also has less spread of the harmonic spectrum than the analog implementation of this kind of control. The control system is designed to limit the current ripple, stress and losses in the switches. Results obtained by simulation and laboratory experimentation for a low power prototype of the converter show that the quality of voltage and current waveforms can be improved by the careful choice of input inductance and the sampling rate of the hysteresis controller.

Keywords: Power rectifier; Three-Level Converter; Digital Hysteresis Current control.

LISTA DE FIGURAS

Figura 2-1: Esquemático de um retificador.	7
Figura 2-2 : Classificação de retificadores segundo fluxo de energia e tipos de conversores [9].	8
Figura 2-3: Classificação das topologias de retificadores unidirecionais trifásicas em passivos, híbridos e ativos [10].	9
Figura 2-4 : Retificador trifásico passivo a a) diodos e b) multipulsos.	10
Figura 2-5 : a) Retificador ativo modular trifásico conectado em estrela b) Retificador ativo modular trifásico conectado em triângulo.	11
Figura 2-6: Classificação do retificador diretos trifásicos do tipo <i>boost</i>	12
Figura 2-7 : Retificador Minnesota usando injeção de terceira harmônica em todas as três fases.	13
Figura 2-8: Retificador Korea usando injeção de terceira harmônica em apenas uma fase.	13
Figura 2-9: Retificador Vienna.	15
Figura 2-10: Retificador Vienna modificado.	15
Figura 2-11: Retificador RNPC.	16
Figura 2-12 : Retificador RNPC modificado.	16
Figura 2-13: Implementação do retificador três níveis com interruptores bidirecionais de grampeamento.	17
Figura 2-14: Retificador RNPC2.	17
Figura 2-15: retificador bidirecional da topologia NPC.	18
Figura 2-16 :Retificador bidirecional ANPC.	18
Figura 2-17: Topologia bidirecional tipo T.	19
Figura 2-18: Estrutura genérica de controle de corrente utilizando: a) controlador linear e b) controlador não linear.	22
Figura 2-19: Projeção do plano vetorial fixo e rotativo sobre o sistema cartesiano.	23
Figura 2-20: Modulação por largura de pulso.	24
Figura 2-21:Modulação por largura de pulso três níveis.	25
Figura 2-22:Hexágonos de comutação para topologias a) 2 níveis e b) 3 níveis.	25
Figura 2-23 Onda de três níveis a) M ímpar b) M par.	26
Figura 2-24 Comando por histerese de corrente.	27
Figura 3-1: Circuito Equivalente AC de um retificador trifásico.	31

Figura 3-2: Modos de funcionamento da topologia RNPC no semiciclo positivos para a) S_{11} ligada e b) S_{11} desligada e no semiciclo negativo para a) S_{12} ligada e b) S_{12} desligada.	32
Figura 3-3: Geração de pulsos a partir do controle por histerese de corrente para a topologia RNPC.....	33
Figura 3-4:Variação da frequência de comutação em um período da tensão de entrada.	35
Figura 3-5: a) Condição de sub amostragem, b) tempo de amostragem mínimo e c) Condição de sobreamostragem.	36
Figura 3-6: a) banda de histerese mínima para e frequência de amostragem constante e b) frequência de amostragem mínima para banda de histerese constante.....	38
Figura 3-7 :a) Frequência de comutação limitada pela frequência de amostragem b) mínima banda de histerese em função da frequência de amostragem.	39
Figura 3-8 Mínima banda de histerese em função da frequência de amostragem para diferentes valores de indutância de entrada.	40
Figura 3-9 Mínima banda de histerese em função da frequência de amostragem para diferentes valores de indutância de entrada e diferentes valores de tensão V_{dc}	40
Figura 3-10 Comportamento da indutância máxima para variação da tensão e potência.	41
Figura 3-11 Banda de histerese em p.u. para dois projetos de tensão e potência para diferentes valores de indutância limitados em até 30%.....	43
Figura 3-12: a) frequência máxima de comutação para variação da banda aplicada b) Variação da frequência de comutação e limitação de acordo com a banda aplicada.	44
Figura 3-13: Circuito equivalente do retificador trifásico PWM sem conexão de neutro.....	45
Figura 3-14: Corrente de entrada do retificador: a) com conexão de neutro se b) sem conexão de neutro.	46
Figura 3-15 : Espectro de corrente para conexão de neutro.	47
Figura 3-16: Espectro de corrente sem conexão de neutro.....	47
Figura 3-17: Variação da frequência de comutação sem e com conexão de neutro.....	48
Figura 3-18: Malha de corrente implementada com o controle por histerese de corrente.	48
Figura 3-19: Esquema para comando simultâneo.....	49
Figura 3-20: Implementação do controle com comando simultâneo.	49
Figura 3-21: Esquema de comando complementar.	50
Figura 3-22: Implementação do controle com comando complementar.	50
Figura 3-23: Esquema de comando ligado.	51
Figura 3-24: Implementação do controle com comando ligado.	51

Figura 3-25: Esquema de comando desligado.....	52
Figura 3-26: Implementação do controle com comando desligado.....	52
Figura 3-27: Espaço vetorial do retificador RNPC.....	54
Figura 3-28: Corrente i_M no ponto M.....	54
Figura 3-29: Representação do espaço vetorial do <i>ripple</i> de corrente para a adição de componente cc na referência de corrente.....	56
Figura 3-30: Controle do balanço do barramento CC.....	56
Figura 4-1:Esquema do controle por histerese de corrente digital aplicado a retificador ativo.....	59
Figura 4-2 Corrente de entrada para o controle por histerese analógico.....	60
Figura 4-3 Espectro hamonico da corrente da fase A.....	60
Figura 4-4: Erro de corrente para histerese analógica para a banda aplicada.....	60
Figura 4-5 Corrente de entrada e erro de corrente para as frequências de amostragem de 15,36kS/s, 5kS/s e 2,5kS/s.....	61
Figura 4-6 Trajetória de comutação da corrente de entrada no plano vetorial para os caso analógico e digital nas frequências de amostragem de 15,36 kS/s, 5 kS/s e 2,5 kS/s.....	62
Figura 4-7 :Espectro harmônico para corrente de entrada para frequência de amostragem de 15,36 kS/s.....	62
Figura 4-8: Espectro harmônico para corrente de entrada para frequência de amostragem de 5 kS/s.....	62
Figura 4-9 :Espectro harmônico para corrente de entrada para frequência de amostragem de 2,5 kS/s.....	63
Figura 4-10 : Número de comutações para frequências de amostragem de 15,36 kS/s,5 kS/s e 2,5 kS/s.....	63
Figura 4-11 Corrente de entrada, erro de corrente e distorção harmônica total da corrente para indutância de 5 mH.....	64
Figura 4-12 Corrente de entrada, erro de corrente e distorção harmônica total da corrente para indutância de 10 mH.....	65
Figura 4-13: Banda de histerese medida em função da frequência de amostragem para indutâncias de: a) 2 mH b) 5 mH c) 10 mH d) 18 mH.....	66
Figura 4-14- Distorção harmônica da corrente de entrada em função da corrente de entrada para indutâncias de 2 mH, 5 mH,10 mH e 18 mH.....	66

Figura 4-15- Projeto de bandas de 3 A, 2 A e 1 A para a frequência de amostragem de 15,36 kS/s.....	67
Figura 4-16 :Frequência de comutação instantânea para as bandas de histerese projetadas de a) 3 A b) 2 A e c) 1 A.	68
Figura 4-17: Número de comutações em função da banda de histerese mínima aplicada.	69
Figura 4-18: Projeto de bandas de 0,75A, 0,6A e 0,5A para a frequência de amostragem de 15,36 kS/s.....	70
Figura 4-19:Projeto de bandas de 3A, 2A ,1A e 0.75A para a frequência de amostragem de 10 kS/s.....	71
Figura 4-20- Projeto de banda de 0.5A para a frequência de amostragem de 15.36kS/s e cargas de 75,85 e 100 ohms.	72
Figura 4-21: Efeito do aumento da carga requerida ao Retificador.	74
Figura 4-22: Relação entre distorção harmônica da corrente e indutâncias de entrada para cargas resistivas de 50 Ω , 75 Ω e 100 Ω	74
Figura 4-23: Efeito da variação da tensão de saída.	75
Figura 4-24 Relação entre distorção harmônica da corrente e indutância de entrada para tensões de saída de 380V e 400V.	76
Figura 4-25: Resultados de simulação para Comando simultâneo.....	77
Figura 4-26: Resultados de simulação para Comando complementar.	78
Figura 4-27:Resultados de simulação para Comando desligado.	79
Figura 4-28:Resultados de simulação para Comando ligado.	80
Figura 4-29: Erro de corrente para as quatro técnicas de comando.....	81
Figura 4-30- Resultados para controle sem balanceamento dos capacitores.....	82
Figura 4-31:Resultados para controle com balanceamento dos capacitores.	82
Figura 4-32 Dinâmica de variação de carga no retificador	83
Figura 5-1: Diagrama de montagem do retificador.	85
Figura 5-2: Protótipo implementado em laboratório para o Retificador.	86
Figura 5-3:Corrente de entrada para frequência de amostragem de 1,92 kS/s para indutâncias de entrada de a) 7 mH b)10 mH c) 18 mH.....	87
Figura 5-4:Corrente de entrada para frequência de amostragem de 3.84kS/s para indutâncias de entrada de a) 7mH b)10mH c) 18mH.	88
Figura 5-5 :Distorção harmônica total das correntes de entrada para os resultados coletados para variação da indutância e frequência de amostragem.....	88

Figura 5-6 Corrente de entrada e pulsos de comando para as frequências de amostragem de a) 30,72kS/s b)15,36kS/s c) 7,68 kS/s d) 3,84kS/s.	89
Figura 5-7 Corrente de entrada e pulsos de comando uma frequência de amostragem de 30,72kS/s para as bandas de a) 0,4 A e b) 0,2 A	90
Figura 5-8: Corrente de entrada medida para as frequências de amostragem de a)15 kS/s b) 25 kS/s e c) 35 kS/s.....	91
Figura 5-9:Erro de corrente medido e calculado para os parâmetros da tabela 4.3 e frequências de amostragem de 15kS/s, 25kS/s, 35kS/s.....	92
Figura 5-10:Distorção harmônica total para as frequências de amostragem de a)15kS/s b) 25kS/s e c) 35kS/s.....	92
Figura 5-11:Frequência de comutação em um período para as frequências de amostragem de a)15kS/s b) 25kS/s e c) 35kS/s.	93
Figura 5-12: Números de comutações e corrente na fase A para a frequência de amostragem de 15 kS/s.....	93
Figura 5-13: Números de comutações e corrente na fase A para a frequência de amostragem de 25 kS/s.....	93
Figura 5-14:Corrente de entrada para fase A e pulsos de comando simultâneo.....	94
Figura 5-15:Distorção harmônica para a) Corrente de entrada e b) tensão de entrada de linha Vab.....	94
Figura 5-16:Corrente de entrada para fase A e pulsos de comando complementar.	95
Figura 5-17:Distorção harmônica para a) Corrente de entrada e b) tensão de entrada de linha Vab.....	95
Figura 5-18:Corrente de entrada para fase A e pulsos de comando desligado.....	96
Figura 5-19:Distorção harmônica para a) Corrente de entrada e b) tensão de entrada de linha Vab.....	96
Figura 5-20: Corrente de entrada para fase A e pulsos de comando ligado.	97
Figura 5-21:Distorção harmônica para a) Corrente de entrada e b) tensão de entrada de linha Vab.....	97
Figura 5-22 :Tensão de saída e tensão nos capacitores do barramento CC.....	98
Figura 5-23 :Tensões nos capacitores do barramento CC.....	99
Figura 5-24 :Correntes de entrada sem balanceamento dos capacitores de saída.	99
Figura 5-25: Tensão de linha Vab sem balanceamento dos capacitores de saída.	99

Figura 5-26 :Espectro harmônico da a) Corrente na fase a e da b) tensão de linha V_{ab} sem balanceamento dos capacitores do barramento.	100
Figura 5-27: Tensões nos capacitores do barramento CC com a técnica de balanceamento.	100
Figura 5-28 Correntes de entrada com balanceamento dos capacitores de saída.	101
Figura 5-29 :Tensão de linha V_{ab} com balanceamento dos capacitores de saída.	101
Figura 5-30: Espectro harmônico para corrente de entrada e tensão de linha com o balanceamento das tensões dos capacitores.	101
Figura 6-1 – Conversor RNPC de três níveis.	114
Figura 6-2 - Driver para comando das chaves eletrônicas modelo SKHI 23 SEMIKRON. ...	115
Figura 6-3 Sensor de corrente ACS712.	116
Figura 6-4 Sensor AC de entrada.	116
Figura 6-5 Sensor de tensão DC de saída.	117

LISTA DE TABELAS

Tabela 2-1: Número de dispositivos semicondutores por fase para as topologias três níveis unidirecionais.....	19
Tabela 2-2: Número de dispositivos semicondutores por fase para as topologias três níveis bidirecionais.....	20
Tabela 2-3:Tabela comparativa entre as modulações.....	27
Tabela 3-1- Tensão u_{MN}	46
Tabela 3-2 Parâmetros de teste.....	46
Tabela 3-3 : Polaridade das tensões de fase de entrada divididas em seções.....	53
Tabela 3-4: Estados de comutação para a seção 2.....	55
Tabela 4-1: Parâmetros de simulação.....	59
Tabela 4-2:Comparação entre as técnicas de comutação para o controle por histerese para baixas frequências.....	80
Tabela 5-1- Parâmetros do protótipo.....	86
Tabela 5-3:Comparação entre as técnicas de comutação para o controle por histerese para baixas frequências.....	98
Tabela 6-1 – Características principais do Transistor MOSFET IRFP240.....	115

LISTAS DE ABREVIATURAS

AD	Analógico-Digital
ANPC	<i>Active Neutral Point Clamped</i>
cc	Corrente Contínua
ca	Corrente Alternada
DSP	<i>Digital Signal Processors</i>
IGBT	<i>Insulated Gate Power Transistor</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
NPC	<i>Neutral Point Clamped</i>
PI	Controlador Proporcional-Integral
P	Controlador Proporcional
PWM	<i>Pulse Width Modulation</i>
RNPC	<i>Rectifier Neutral Point Clamped</i>
SVG	<i>Static Var Generator</i>
STATCOM	<i>Static Synchronous Compensator</i>
THD	<i>Total harmonic Distortion</i>
VSC	<i>Voltage Source Converter</i>

LISTAS DE SÍMBOLOS

V_{dc}	Tensão do barramento CC
α	Ângulo de comutação
B	Banda de histerese
B_{sp}	Excursão máxima do DSP
C	Capacitância do barramento cc
D	Diodo semiconductor de potência
f_{sp}	Frequência de amostragem
f_{sw}	Frequência de comutação
f_{swmax}	Frequência de comutação máxima
I_a	Corrente na fase A
I_b	Corrente na fase B
I_c	Corrente na fase C
I_F	Corrente de entrada
I_o	Corrente na carga
$I_a(t)$	Corrente instantânea na fase A
$I_b(t)$	Corrente instantânea na fase B
$I_c(t)$	Corrente instantânea na fase C
L	Indutância de entrada
$L_{x\Delta}$	Indutância de entrada secundário em triângulo
L_{xY}	Indutância de entrada secundário em estrela
M	Ponto de Conexão entre os capacitores do barramento cc
N	Ponto de neutro
R_L	Carga genérica
S	dispositivo semiconductor de potência
$S_x(t)$	Inclinação
T_s	Tempo de amostragem
T_{ativo}	Período para estado o ativo
T_{zero}	Período para estado o zero
T_{RP}	Intervalo de tempo de crescimento da corrente

T_{FP}	Intervalo de tempo de decrescimento da corrente
U_{MN}	Tensão entre os pontos de MN
U_{xM}	Tensões de fase em relação ao ponto M
V_F	Tensão da fonte de entrada
V_a	Tensão na fase A
V_b	Tensão na fase B
V_c	Tensão na fase C
$V_a(t)$	Tensão instantânea na fase A
$V_b(t)$	Tensão instantânea na fase B
$V_c(t)$	Tensão instantânea na fase C
X_a	Variável de Fase A
X_b	Variável de Fase B
X_c	Variável de Fase C
X_α	Componente de eixo estacionário alpha
X_β	Componente do eixo estacionário Beta
X_d	Componente de eixo rotativo direta
X_q	Componente de eixo rotativo de quadratura

SUMÁRIO

CAPÍTULO 1 - INTRODUÇÃO	1
1.1 Contexto e relevância	1
1.2 Objetivos	4
1.3 Metodologia	5
1.4 Organização do texto	5
CAPÍTULO 2 – RETIFICADORES: TOPOLOGIAS, CONTROLE E MODULAÇÃO	7
2.1 Introdução	7
2.1.1 Retificadores passivos	9
2.1.2 Retificadores ativos	10
2.1.3 Retificadores híbridos	12
2.2 Retificadores de três níveis	14
2.2.1 Retificadores de três níveis unidirecionais	14
2.2.2 Retificadores de três níveis bidirecionais	18
2.2.3 Análise comparativa das topologias três níveis	19
2.3 Controle	21
2.4 Modulação	23
2.4.1 Modulação por largura de pulso	24
2.4.2 Modulação vetorial	25
2.4.3 Eliminação seletiva de harmônicos	26
2.4.4 Comando por histerese de corrente	26
2.5 Conclusão	29
CAPÍTULO 3 – CONTROLE DIGITAL DE HISTERESE DE CORRENTE PARA BAIXAS TAXAS DE AMOSTRAGEM PARA RETIFICADORES TRÊS NÍVEIS	31
3.1 Modelagem e controle por histerese de corrente	31
3.1.1 Implementação analógica	31
3.1.2 Implementação digital	35
3.1.3 Desempenho da abordagem contínua x digital	38
3.1.4 Conceito da técnica de baixas frequências de amostragem	39
3.1.5 Operação fora do projeto do ponto de banda mínima	43
3.1.6 Efeito de acoplamento	45
3.2 Técnicas de comando	48
3.3 Técnica de balanceamento dos capacitores do barramento cc por injeção de componente cc	52

3.4 Conclusão	57
CAPÍTULO 4 – RESULTADOS DE SIMULAÇÃO	58
4.1 Parâmetros de simulação.....	58
4.2 Desempenho analógico x digital.....	59
4.3 Efeito da frequência de amostragem, indutância de entrada e banda de histerese na dinâmica do controlador .	63
4.4 Operação do controle por histerese em baixas frequências de amostragem utilizando o conceito de banda mínima	65
4.5 Variação de carga e tensão de saída	72
4.6 Técnicas de comando	77
4.7 Técnica de balanceamento dos capacitores por injeção de componente cc.....	81
4.8 Conclusão	83
CAPÍTULO 5 – RESULTADOS EXPERIMENTAIS	85
5.1 Sistema e parâmetros.....	85
5.2 Efeito da frequência de amostragem, indutância de entrada e banda de histerese na dinâmica do controlador	86
5.3 Conceito do projeto de banda mínima do controle em baixas frequências de amostragem	90
5.4 Técnicas de comando	94
5.5 Técnica de balanceamento dos capacitores do barramento cc com injeção de componente cc	98
5.6 Conclusão	102
CAPÍTULO 6 – CONCLUSÃO	103
REFERÊNCIAS BIBLIOGRÁFICAS	108
APÊNDICE I - PROTÓTIPO	114

CAPÍTULO 1 - INTRODUÇÃO

Este capítulo apresenta o contexto e relevância do trabalho: A aplicação e implementação de um retificador de três níveis de baixo custo e alto fator de potência, com um controle digital por histerese de corrente em baixas frequências de amostragens. São apresentados o contexto e relevância do trabalho bem como os objetivos, metodologia utilizada e organização do texto.

1.1 Contexto e Relevância

Os retificadores trifásicos convertem tensões e correntes senoidais em tensões e correntes contínuas, e são utilizados em diversas aplicações como estágios *front-end* de inversores de frequência, como dispositivos de atuação em acionamentos de motores cc, como dispositivos de condicionamento de potência em sistemas distribuídos, em processos da indústria aeronáutica e em sistemas de carregamento de baterias de veículos elétricos [1]-[10].

Existem diversas topologias trifásicas de retificadores desenvolvidas e já estabelecidas, bem como diversas classificações possíveis envolvendo essa classe de conversores. Uma das possíveis classificações dos retificadores é a divisão dos mesmos em: passivos, ativos e híbridos. Os retificadores passivos são topologias de retificadores não controladas, constituídas basicamente de diodos semicondutores. Os retificadores ativos por sua vez, são retificadores controlados. Eles empregam dispositivos semicondutores que necessitam de sinais de comandos externos como: tiristores, IGBTs ou MOSFETs. Por fim, os retificadores híbridos consistem em retificadores passivos com integração parcial de semicondutores totalmente controlados [1]-[10].

As topologias passivas ou não controladas são puramente comutadas pela rede. Elas apresentam operação com baixo fator de potência, operação com tensão de saída fixa e grande injeção de harmônicos na rede. Contribuem assim, para um uso ineficiente da energia elétrica [1]-[10].

As topologias híbridas têm o circuito principal de retificação baseado em topologias passivas à diodos, combinados com circuitos adicionais ativos. Os retificadores híbridos

possibilitam, ainda que de forma limitada, o controle da tensão de saída e obtenção de correntes senoidais forçadas partir da injeção de componentes de terceira harmônica [10]-[17].

Por outro lado, as topologias ativas empregam interruptores controlados como por exemplo, tiristores, IGBTs e MOSFETs. Dispositivos que necessitam de pulsos de comando externos para que entrem em condução. Topologias utilizando tiristores possuem a capacidade de controle sobre a tensão de saída, contudo o desligamento é em função da tensão da rede. O emprego de interruptores totalmente controladas como os IGBTs e MOSFETs possibilitam o controle sobre a corrente de entrada, apresentando operação com alto fator de potência, menor distorção harmônica das correntes, bidirecionalidade de energia e menores perdas. As principais topologias de retificadores controlados que empregam esses tipos de interruptores, sintetizam dois níveis de tensão de entrada, acarretando uma alta variação de tensão sobre os interruptores e causando grande estresse sobre os semicondutores, principalmente em aplicações de alta potência [18]-[20].

Na indústria pesada, como por exemplo as de mineração e metalurgia, devido às limitações dos dispositivos semicondutores e outros problemas inerentes, os retificadores de três níveis têm vantagens sobre as topologias convencionais de dois níveis. Algumas delas são as menores variações de tensão no lado ca do conversor, melhores formas de onda e menor desgaste sobre os dispositivos semicondutores, uma vez que eles precisam suportar apenas metade da tensão do barramento cc, reduzindo custos e perdas de comutação e condução [18] - [37].

A estrutura de retificador de três níveis proposta em [24] foi selecionada, e é o objeto de estudo deste trabalho, uma vez que apresenta muitas vantagens elucidadas em outros estudos como: fácil implementação e construção, baixas perdas por condução, alta capacidade de potência, alta densidade de potência, amplo controle de fator de potência, baixa complexidade e custo [19]-[33]. Os estudos de [19] [24] [36] [37] já demonstraram e comprovaram a capacidade de controle de potência reativa e sua operação como filtro ativo e compensador de harmônicos. Sua desvantagem está no fato de que se baseia em uma estrutura unidirecional.

Existem diversas estratégias de controle de corrente que são empregadas em retificadores de três níveis podendo ser implementados em sistema de eixos escalares ou vetoriais e os controladores classificados como lineares ou não lineares. Nos controladores lineares a compensação do erro de corrente é realizada de forma separada da modulação e tem como características: frequência de comutação constante, espectro das formas de onda bem definidos e pulsos de comando regulares. Podem ser citados como exemplos a modulação por largura de pulso, a modulação vetorial, a eliminação seletiva de harmônicos e etc [38]-[44].

Os controladores não lineares por sua vez possuem a compensação do erro de corrente juntamente com a modulação, tal fato, quando comparado com os controladores lineares implica em maior simplicidade, robustez, independência em relação a variação de parâmetros, boa resposta dinâmica transitória, mas por outro lado, com as desvantagens de frequência de comutação variável e altamente dependente dos parâmetros do conversor. Um exemplo é o controle por histerese de corrente [38]-[44].

Nesse contexto de aplicações submetidas a condições críticas são requeridos conversores de alta potência, alta densidade de potência, alta eficiência, alta confiabilidade, baixo custo de manutenção e necessidade de operação contínua em condições extremamente desfavoráveis existe uma busca pela combinação entre a topologia escolhida e uma estratégia de controle que formem um conversor de baixo custo de implementação, aquisição e manutenção tanto nos estágios de conversão de energia como no estágio de controle [45]-[49].

Sendo assim, o controle por Histerese de Corrente foi selecionado para comandar a topologia escolhida uma vez que é uma técnica de comando simples e direta que realiza, ao mesmo tempo, a geração de comando de pulso e a regulação da corrente do conversor. Através da comparação da corrente instantânea do conversor com a corrente de referência do controlador, por meio de limites pré-estabelecidos, pulsos são gerados para os interruptores do conversor [38]-[44], [51]-[64].

Este tipo de estratégia tem a capacidade inerente de limitar a corrente do conversor sob operação anormal e/ou condição de falha, uma vez que, em geral, a corrente obedece à referência de controle. Algumas de suas vantagens são a facilidade de implementação, rápida resposta transitória, nenhuma análise aprofundada necessária e operação robusta no que diz respeito a tolerância a falhas em aplicações críticas. Assim, é frequentemente aplicada no controle direto de fluxo e conjugado de máquinas ca, em retificadores ativos, filtros de potência ativos, STATCOM's, SVG's, etc. As principais desvantagens do controle por histerese de corrente é o espalhamento do conteúdo harmônico, comutação com períodos irregulares e grande esforço dos dispositivos semicondutores de potência [38]-[44], [51]-[61].

Muitas melhorias foram propostas em [51]-[61] para superar o espalhamento do conteúdo harmônico devido a comutação em períodos irregulares. Essas referências também buscam restringir as variações na frequência de comutação com uma banda de histerese adaptativa em tempo real. Esse tipo de técnica é aplicada e aceita para estabilização da frequência de comutação no controle por histerese analógico, porém quando implementada em microprocessadores digitais apresenta alguns problemas. Devido a limitação das taxas de amostragem o desempenho é afetado graças ao efeito de atraso ou *jitter* imposto pela frequência

de amostragem. Neste caso, taxas de amostragem muito altas são necessárias para implementação da técnica de variação da banda de histerese em tempo real, implicando em frequências de amostragens muito grandes para os processadores de sinais digitais (DSPs) convencionais que são empregados na maioria das aplicações de eletrônica de potência [51]-[54], [57], [60].

Os trabalhos de [55]-[58], [61]-[64], propõem um ajuste em tempo real no período de amostragem de um controle de corrente por histerese digital, onde o instante da próxima amostragem da corrente é calculado no período de amostragem anterior a fim de se obter uma frequência de comutação quase constante. Nesse caso, é necessária uma análise profunda para modelar o conversor e chegar ao período de amostragem desejável, implicando em um grande esforço computacional.

Este trabalho foca no estudo e implementação digital do controle de corrente por histerese em baixas frequências de amostragem para a topologia proposta em [24]. O foco então são aplicações submetidas a condições críticas como os das indústrias de mineração, metal, naval, aeronáutica e outros processos. Nesses tipos de aplicações são requeridos conversores de alta potência, alta eficiência, alta confiabilidade e baixo custo de manutenção devido à necessidade de operação contínua em condições extremamente desfavoráveis como poeira, umidade e de difícil acesso [45]-[49].

O trabalho mostra que é possível limitar a frequência de comutação do conversor e o estresse dos dispositivos semicondutores e reduzir o espalhamento harmônico espectral encontrado na implementação clássica de um controlador por histerese de corrente. A frequência de comutação é limitada sem nenhum esforço adicional de controle [55]-[58], [61]-[64]. Para tanto, é proposto um controle digital por histerese, no qual o projeto apropriado das indutâncias de entrada do conversor, frequência de amostragem e tensão de saída definem limites mínimos de operação para uma dada frequência de amostragem e contribuem para menores índices de distorção harmônica das correntes de entrada. A estratégia contribui para aumentar o ciclo de vida dos interruptores e a confiabilidade do conversor em aplicações industriais e de condição crítica.

1.2 Objetivos

O objetivo principal deste trabalho é a avaliação e implementação de um controle digital por histerese de corrente para um retificador trifásico de três níveis de baixo custo e alto fator de

potência. Mais especificamente, para essa topologia de retificador de baixo custo e alto fator de potência os objetivos são:

- Avaliar o desempenho de um retificador de três níveis proposto por [24];
- Estudar as características da topologia do retificador proposto por [24];
- Avaliar a topologia através do método de controle digital de histerese de corrente;
- Modelar o retificador utilizando histerese de corrente na implementação digital;
- Mostrar a viabilidade do controle por histerese de corrente em baixas amostragens através de simulações e resultados experimentais;
- Elucidar as vantagens do retificador de baixo custo para aplicações industriais;
- Mostrar que através do projeto do controle por Histerese de Corrente é possível implementar um controle simples, robusto e de boa qualidade de formas de onda.

1.3 Metodologia

Para realização do trabalho foi realizado o estudo e comparação das topologias de retificadores três níveis derivadas da topologia de ponto de neutro grampeado (NPC) de três níveis, com enfoque na topologia proposta em [24].

O Estudo do método de controle do retificador por histerese de corrente em sua implementação digital foi desenvolvido a partir do funcionamento da topologia de retificador proposto em [24], bem como modelagem do controle, métodos de controle e balanceamento dos capacitores do barramento cc.

Simulações pelo software MATLAB/Simulink, montagem prática e obtenção de resultados no conversor em baixa potência foram desenvolvidos no Laboratório de eletrônica de potência, Acionamentos e Controle de Processos Industriais do CEFET-MG –LEACOPI.

1.4 Organização do texto

No Capítulo 2, o texto é organizado de forma a primeiro enfatizar o estado da arte dos retificadores, tipos e formas de classificação. Em seguida, são apresentadas as características das principais topologias de três níveis, das quais uma é escolhida como alvo de estudo devido

às suas vantagens já discutidas em outros trabalhos. São também apresentados os principais métodos de controle e modulação.

No Capítulo 3, é apresentado um estudo sobre o funcionamento da topologia escolhida, bem como a modelagem do controle a ser implementado, métodos de comando e a técnica de balanceamento dos capacitores do barramento cc utilizada.

O Capítulo 4 apresenta os resultados de simulação baseados no controle do retificador abordado no Capítulo 3. Apresenta, também, resultados de simulação para as técnicas de comando e balanceamento do barramento cc.

Os resultados extraídos da implementação do controle no protótipo de baixa potência do retificador são mostrados no Capítulo 5. As técnicas de comando, assim como a técnica de balanceamento dos capacitores são implementadas e avaliadas.

No Capítulo 6 são apresentadas as discussões relativas aos resultados obtidos, conclusões, avaliações, contribuições do trabalho, trabalhos publicados e proposta para trabalhos futuros.

Por fim, o Apêndice I mostra detalhes de construção do protótipo de baixa potência desenvolvido em laboratório.

CAPÍTULO 2 – RETIFICADORES: TOPOLOGIAS, CONTROLE E MODULAÇÃO

Este capítulo tem como objetivo apresentar um referencial teórico a respeito dos conversores ca-cc. São apresentadas as topologias básicas e algumas classificações de retificadores presentes na literatura. Uma contextualização é realizada partindo das topologias básicas e indo até os conversores de três níveis, discutindo-se: vantagens, desvantagens, aspectos construtivos e topologias distintas, onde uma topologia de três níveis é escolhida para implementação. Diversas formas de controle de corrente são apresentadas para retificadores três níveis, e a técnica de controle por histerese de corrente é escolhida para estudo.

2.1 Introdução

Em muitas aplicações como: estágios de entrada de inversores de frequência, fontes de alimentação ininterruptas, sistemas de transmissão de energia em corrente contínua, dispositivos de atuação em acionamentos de motores cc, dispositivos de condicionamento de potência em sistemas distribuídos, sistemas de energia renováveis fotovoltaica e eólica e em sistemas de carregamento de baterias de veículos elétricos é necessário que exista conversão de energia, onde a entrada de potência está na forma de tensões senoidais, nas frequências de 50 ou 60 Hz, e que precisam ser convertidas para tensões e correntes contínuas. Os conversores capazes de realizar tal tipo de conversão são os retificadores [1]-[8].

A Figura 2.1 mostra o esquemático de funcionamento de um processo de retificação, onde é possível observar uma fonte de tensão alternada senoidal de entrada, um circuito em ponte, um capacitor de filtragem da tensão de saída a fim de se obter a menor ondulação possível, e uma carga genérica RL [8].

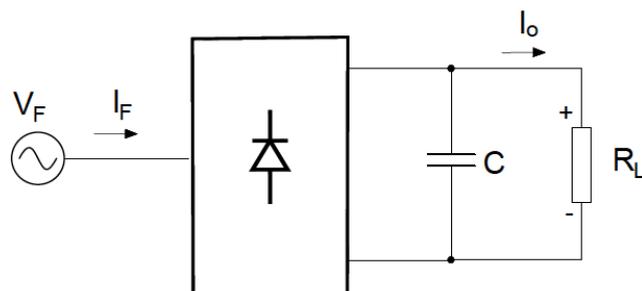


Figura 2-1: Esquemático de um retificador.

Existem atualmente diversos tipos e topologias de retificadores desenvolvidas e já estabelecidas. Entre elas podem ser citados os retificadores não controlados, constituídos exclusivamente de diodos (chaves semicondutoras) e capazes de conduzir em apenas um sentido, comutando de acordo com a tensão de alimentação da rede. São encontradas na literatura versões monofásicas e trifásicas com retificação em meio ciclo da tensão de entrada (meia onda) e retificação em onda completa em vastas aplicações. É possível destacar a maior capacidade de transferência de potência das topologias trifásicas sobre as monofásicas, e a menor ondulação de tensão quando a retificação é realizada em onda completa sendo necessário capacitores menores para filtragem [8].

Diferentes classificações podem ser realizadas para os retificadores em diferentes aspectos. Baseados em fluxo de energia, os retificadores podem ser classificados em unidirecionais e bidirecionais. Baseados em tipos, podem ser classificados em *boost*, *buck*, multinível e multipulso. A Figura 2.2 mostra a classificação de acordo com o fluxo de energia e subclassificação de acordo com os tipos de retificadores [9].

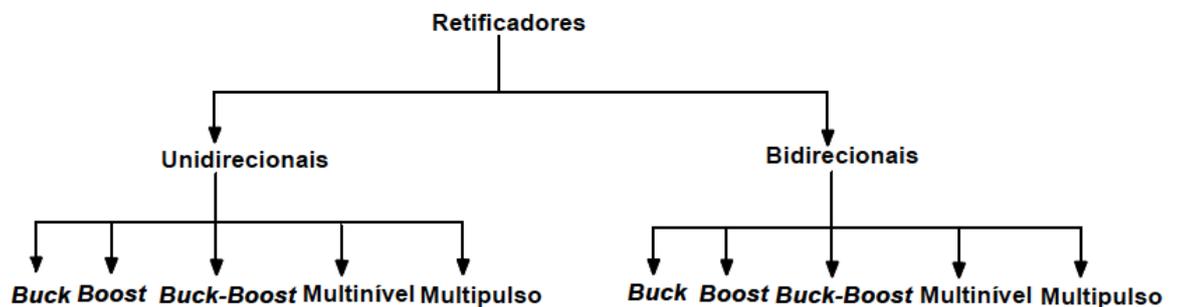


Figura 2-2 : Classificação de retificadores segundo fluxo de energia e tipos de conversores [9].

Outra classificação é proposta em [10] é mostrada na Figura 2.3 para os retificadores unidirecionais onde os mesmos podem ser classificados em passivos, híbridos e ativos. Os retificadores passivos usualmente não apresentam nenhum tipo de controle ativo sobre a corrente, resultando em harmônicos de baixa ordem nas correntes da rede na qual está conectado e tensão de saída não controlável, e geralmente são classificados em retificadores à diodos e retificadores multipulsos.

Os retificadores ativos possibilitam controle total da corrente de entrada e da tensão de saída. Estes são divididos em diretos e modulares podendo ser do tipo *buck* (abaixador) ou *boost* (elevador), abaixando ou elevando a tensão de entrada, e operando nos modos contínuo e descontínuo [10].

Por fim os retificadores híbridos são constituídos de um retificador passivo e um circuito ativo implementado à parte com a finalidade de possuir controle parcial sobre a corrente de entrada ou sobre a tensão de saída. Usualmente são classificados em retificadores baseados em reatância eletrônica, retificadores à diodos combinados a conversores cc-cc e retificadores baseados em injeção de terceira harmônica. A comparação e classificação dos tipos de retificadores unidirecionais são abordados com mais detalhes nas próximas subseções [10]-[18].

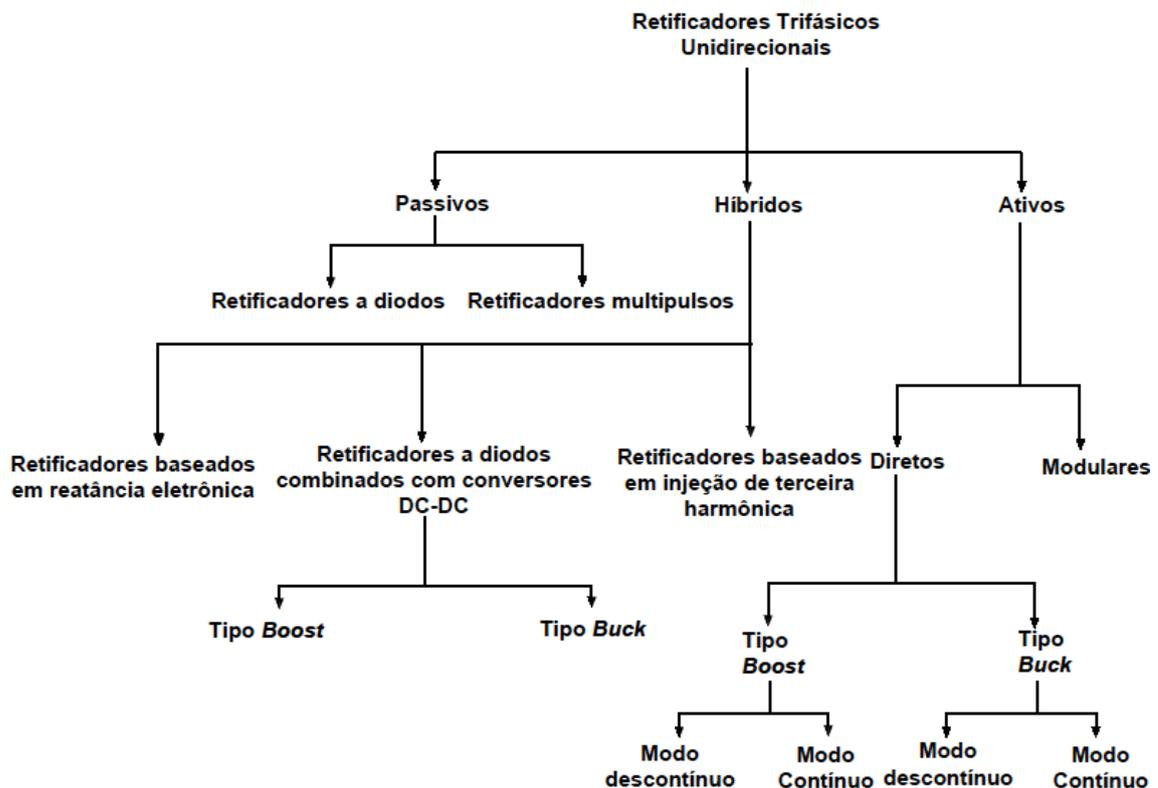


Figura 2-3: Classificação das topologias de retificadores unidirecionais trifásicas em passivos, híbridos e ativos [10].

2.1.1 Retificadores Passivos

Os retificadores trifásicos puramente passivos usualmente utilizam pontes à diodos, e como já dito anteriormente são classificados em retificadores à diodos e retificadores multipulsos [8]-[10].

De forma geral os retificadores passivos possuem as seguintes características:

- Não possuem semicondutores com comando de desligamento;
- Semicondutores naturalmente comandados pela rede;
- Aplicam componentes passivos de baixa frequência como indutores e capacitores para suavização da tensão e filtragem da corrente;

- Grande conteúdo harmônico de baixa frequência na corrente de entrada, baixo fator de potência e altos níveis de distorções harmônicas;
- Controle pobre ou até mesmo sem capacidade de controle da tensão de saída.

A Figura 2.4 a) mostra a topologia de um retificador trifásico à diodos que possui as características citadas anteriormente. Como desvantagens desta topologia, os altos picos de corrente na entrada, levam a uma baixa qualidade das correntes de entrada e a operação com baixo fator de potência. A adição de indutores, técnicas de injeção de terceira harmônica e a implementação de estruturas multipulsos defasadas trabalhando em paralelo, como mostrado na Figura 2.4 b), podem melhorar consideravelmente o desempenho desses tipos de retificadores, mas ainda assim tornam o conversor grande e com baixa eficiência [8]-[10].

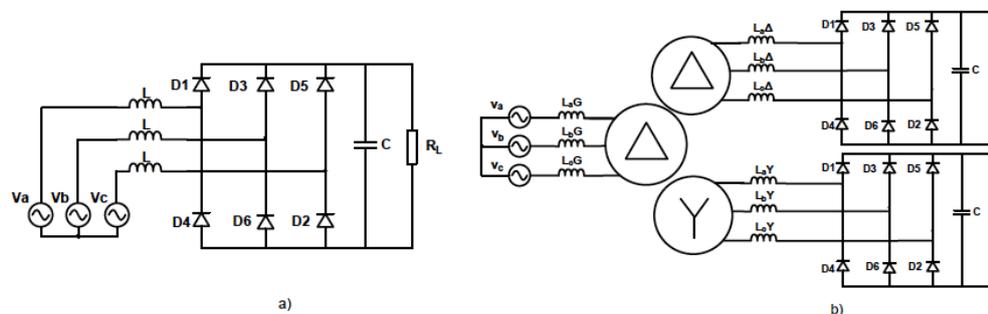


Figura 2-4 : Retificador trifásico passivo a) diodos e b) multipulsos.

Dessa forma, as limitações das chaves tornam esse tipo de retificador inadequado para aplicações que demandem alta qualidade das formas de onda e operação com alto fator de potência, além de serem retificadores unidirecionais [8]-[10].

2.1.2 Retificadores Ativos

Os retificadores ativos, ao contrário das topologias passivas, utilizam dispositivos semicondutores capazes de serem ligados e desligados externamente por sinais de controle. A capacidade de controle por meio desses dispositivos permite a realização do controle da corrente e da tensão de saída do conversor, e dessa forma, é possível alcançar boa qualidade de formas de onda, baixo conteúdo harmônico nas correntes de entrada, operação em alto fator de potência e grande densidade de potência. Como resultado de muitos anos de pesquisa e estudo, várias topologias foram desenvolvidas dentro dos retificadores ativos [8]-[10].

Primeiramente, para os retificadores ativos modulares, se tem a utilização de estruturas monofásicas para cada fase, onde as mesmas podem ser conectadas em estrela ou em triângulo

como é mostrado na Figura 2.5. As unidades individuais por fase dos retificadores provêm tensões independentes com o objetivo de se obter um barramento cc comum através do uso de conversores cc-cc, que necessitam ser isolados galvanicamente, em cada fase. Os retificadores ativos modulares são indicados para aplicações de alta potência devido a maior capacidade de potência com a associação dos conversores, porém não são a melhor escolha em aplicações que necessitem de alta densidade de potência [8]-[10].

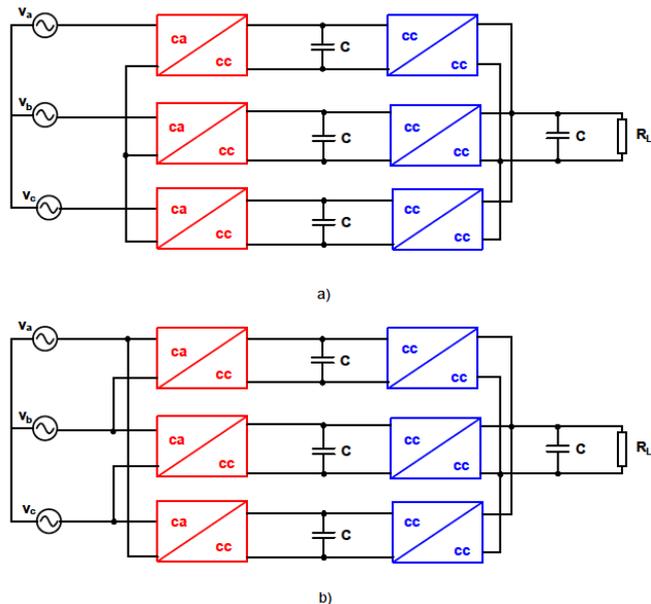


Figura 2-5 : a) Retificador ativo modular trifásico conectado em estrela b) Retificador ativo modular trifásico conectado em triângulo.

Os retificadores ativos trifásicos diretos realizam a conversão de energia de forma direta da tensão de entrada para um barramento cc específico e, como mostrado na Figura 2.3, são divididos em retificadores ativos diretos do tipo *buck* e do tipo *boost* de acordo a capacidade dos mesmos de abaixar ou elevar a tensão de entrada respectivamente [10], [18].

Tipicamente, os retificadores do tipo *buck* operam em modo descontínuo necessitando de volumosos capacitores extras de entrada para filtragem e indutores de baixa frequência na saída, devido às correntes descontínuas e altos picos de corrente. Dessa forma, a grande demanda por filtros limita o seu emprego em aplicações que necessitam alta densidade de potência [10], [18].

Os retificadores diretos do tipo *boost* por sua vez são mais populares e possuem um número maior de topologias. Apresentam maior aplicabilidade e possuem a capacidade de serem utilizadas em retificadores que sintetizam dois ou três níveis, onde de acordo com a classificação relacionada ao fluxo de energia podem ser unidirecionais e bidirecionais conforme mostra a Figura 2.6 [10], [18].

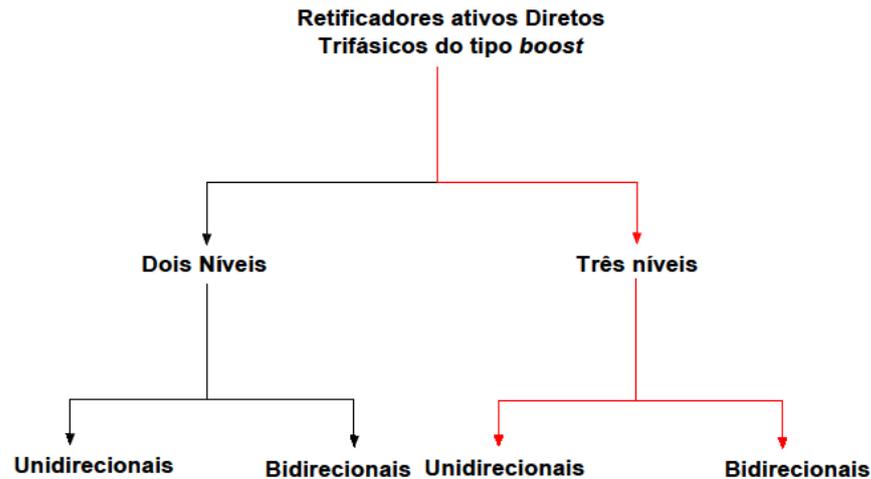


Figura 2-6: Classificação do retificador diretos trifásicos do tipo *boost*.

2.1.3 Retificadores híbridos

Os retificadores híbridos foram desenvolvidos a partir dos retificadores passivos por meio da integração parcial de semicondutores inteiramente controlados que podem ser ligados e desligados. Os sistemas híbridos têm como objetivo a regulação da tensão de saída e o controle senoidal da corrente de entrada. Contudo, existem limitações no controle da tensão de saída e controle da corrente. Além disso, filtros de baixa frequência são substituídos e ou emulados por conversores PWM de alta frequência com o objetivo de aumentar a densidade de potência do conversor [10], [18].

O conceito de injeção de terceira harmônica é utilizado na maioria dos retificadores híbridos, onde a corrente é injetada em uma ou todas as três fases a fim de que uma corrente quase senoidal seja obtida em todas as fases. A topologia mais famosa que trabalha com este conceito de injeção de terceira harmônica foi proposta pelo Prof. N. Mohan em 1995. Conhecida como retificador Minnesota, e é mostrada na Figura 2.7. A injeção de terceira harmônica em todas as fases é feita através de um transformador com o objetivo de se alcançar corrente senoidal na entrada. Apesar do desempenho satisfatório do controle de tensão na saída, este retificador apresenta como pontos negativos um grande volume e peso associado a presença do transformador [10], [14], [15].

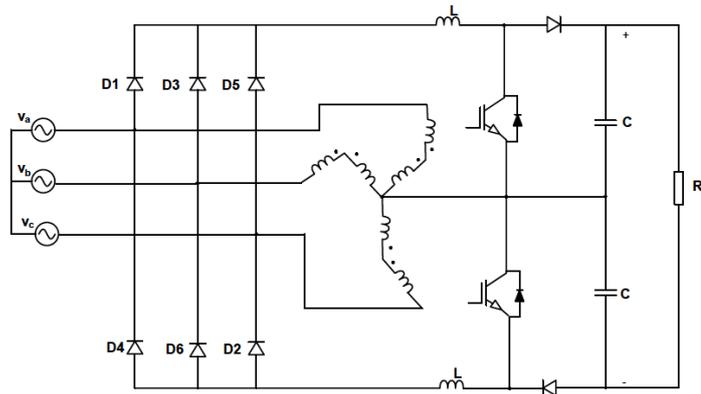


Figura 2-7 : Retificador Minnesota usando injeção de terceira harmônica em todas as três fases.

O transformador responsável pela injeção de terceira harmônica pode ser substituído se a injeção da corrente acontecer somente em uma fase, onde a topologia do retificador Korea é mostrada na Figura 2.8. A injeção de terceira harmônica ocorre através de apenas um indutor e três interruptores bidirecionais que conectam o indutor a fase que possui menor valor de tensão [10], [16], [17].

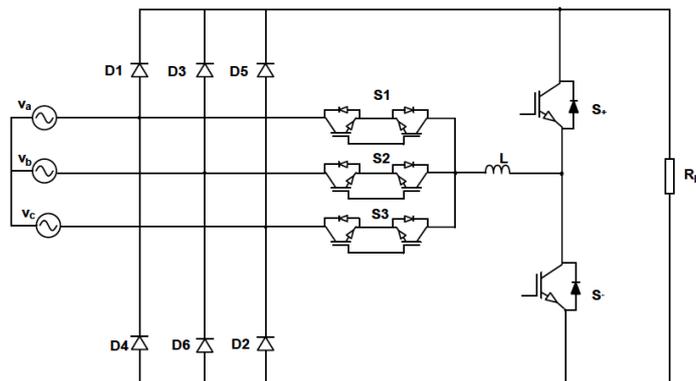


Figura 2-8: Retificador Korea usando injeção de terceira harmônica em apenas uma fase.

Em conclusão, os retificadores híbridos são circuitos relativamente simples e apresentam baixa complexidade comparados aos retificadores trifásicos ativos e apresentam as seguintes características:

- O circuito principal de retificação é formado por diodos, enquanto os circuitos adicionais são constituídos de circuitos ativos;
- Utilização de componentes de baixa frequência e/ ou interruptores;
- Controle da tensão de saída limitado e corrente senoidal obtida a partir da injeção de componentes de terceira harmônica.

Refletindo sobre os tipos de retificadores anteriormente abordados, a possibilidade de se realizar o controle da corrente de entrada e da tensão de saída do conversor se traduz em boa qualidade de formas de onda, baixo conteúdo harmônico nas correntes de entrada e operação com alto fator de potência. Essas características que fazem com que os retificadores ativos apresentem grandes vantagens sobre as topologias passivas e híbridas [10], [18].

Dentro dos retificadores ativos, a alta densidade de potência das topologias ativas diretas do tipo *boost* comparadas as outras topologias, tornam os retificadores de dois e três níveis extremamente empregados em aplicações de alta potência e alta densidade de potência, como por exemplo, em ambientes industriais [10], [18]-[37], [40], [41].

Contudo, o interesse de estudo sobre os retificadores ativos de três níveis é maior, uma vez que o maior número de níveis de tensão sintetizados possibilita um melhor desempenho comparado com as topologias de dois níveis. Assim o foco do trabalho é direcionado às principais topologias dos retificadores três níveis do tipo fonte de tensão (VSI) trifásicos, devido a suas maiores vantagens em aplicações com tensões mais elevadas [10], [18]-[37], [40], [41].

2.2 Retificadores de Três níveis

Comparadas com as topologias de dois níveis, as topologias de três níveis possuem menores ondulações de corrente e menores esforços de tensão sobre as chaves semicondutoras devido ao arranjo de chaves dessas topologias. Uma vez que a ondulação é menor, os tamanhos dos indutores de entrada são reduzidos, as perdas por comutação são menores e a dificuldade na filtragem também é reduzida [10], [18], [19]. Contudo, essas topologias apresentam como desvantagens a maior complexidade e controles adicionais para balanceamento dos capacitores de saída [20]. Mesmo assim, em relação às outras topologias, os retificadores três níveis são altamente empregados em aplicações que requerem alta densidade de potência e utilizados onde topologias de dois níveis não são possíveis devido limitações dos interruptores [10], [18], [19]. Uma breve abordagem em relação às topologias unidirecionais e bidirecionais é feita a seguir.

2.2.1 Retificadores de Três níveis unidirecionais

A topologia representativa e mais famosa dos retificadores trifásicos de três níveis é o retificador Vienna proposta por [21] e [22] e mostrada na Figura 2.9. Na Figura é mostrada a primeira versão da topologia com apenas três interruptores, onde todos os diodos e interruptores suportam apenas metade da tensão do barramento cc. A confiabilidade do retificador é

extremamente alta uma vez que o barramento cc nunca pode ser curto-circuitado. Porém, como em cada fase dois diodos estão sempre ligados há grandes perdas por condução e uma distribuição térmica assimétrica, uma vez que D_{x2} e D_{x3} conduzem por mais tempo [19], [21], [22].

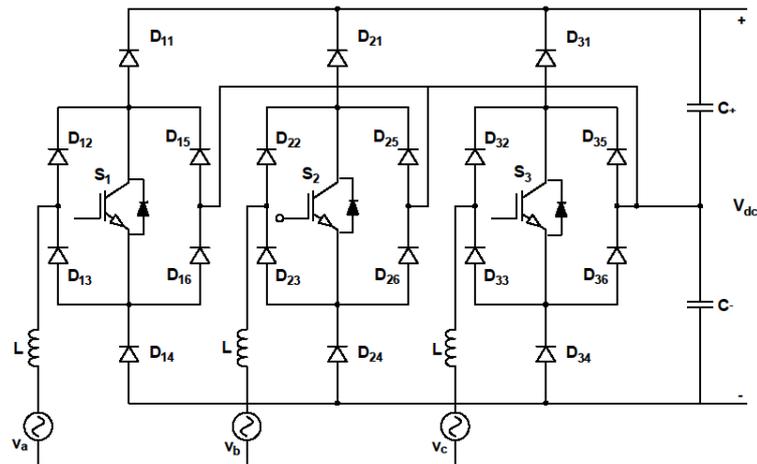


Figura 2-9: Retificador Vienna.

Uma modificação no retificador vienna é proposta por [23] na Figura 2.10, onde as perdas por condução são mitigadas no estado ativo de carregamento do capacitor de saída, onde se é possível observar que a corrente flui por apenas um diodo a cada semiciclo das tensões de entrada, quando os interruptores estão desligados e as fases estão conectadas aos capacitores do barramento cc (estado ativo).

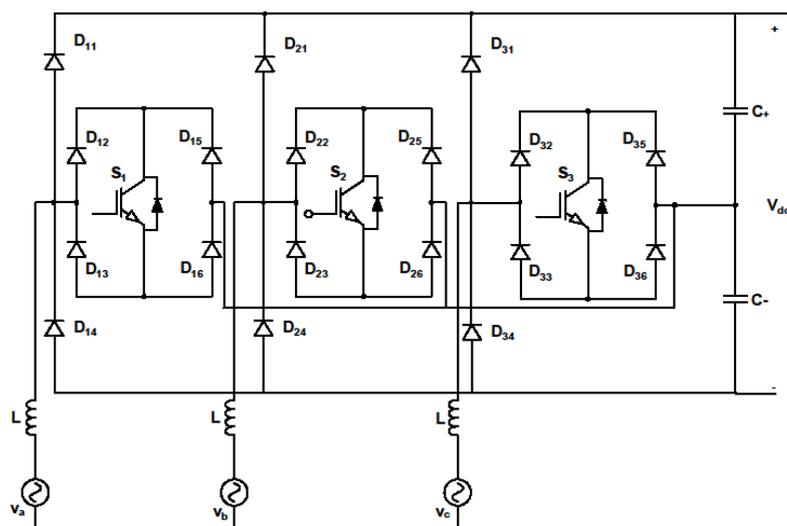


Figura 2-10: Retificador Vienna modificado.

O grande problema de perdas por condução nos diodos do retificador Vienna e uma redução do número de componentes são solucionados em uma topologia proposta por [24] e [25] mostrada na Figura 2.11. Neste trabalho ela é chamada de retificador de ponto de neutro

grampeado (RNPC), e também conhecida de retificador Vienna de seis chaves em alguns trabalhos. Como vantagem essa topologia apresenta um menor número de componentes, porém com um maior número de interruptores.

Outro ponto importante é a capacidade de limitação da corrente de partida através da substituição dos diodos intermediários D_{x2} e D_{x3} por tiristores, o que também é possível no retificador Vienna clássico e não possível no retificador Vienna modificado [19].

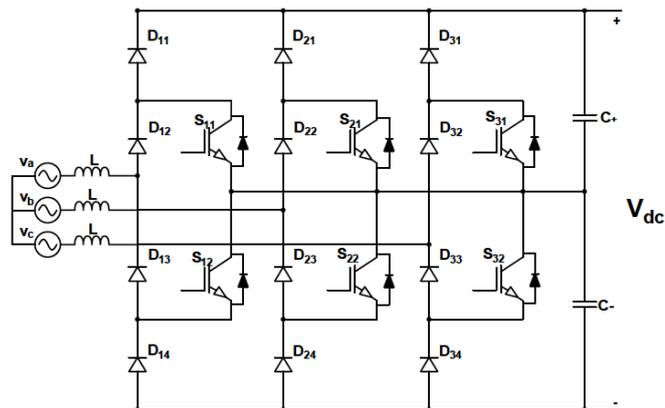


Figura 2-11: Retificador RNPC.

A Figura 2.12 mostra uma evolução da topologia da Figura 2.11 que foi proposta em [22] com o intuito de se obter menores perdas por condução. Os diodos D_{12} , D_{13} , D_{22} , D_{23} , D_{32} , D_{33} da Figura 2.11 são reposicionados na Figura 2.12 para o circuito dos braços responsáveis pelo grampeamento ao estado zero da topologia [22]. É importante destacar que essa modificação traz uma redução das perdas por condução, porém a vantagem da topologia original de que os componentes precisam suportar menores tensões de bloqueio é perdida, e até mesmo, como é abordado em outros trabalhos, a capacidade de limitação da corrente de partida do retificador [19].

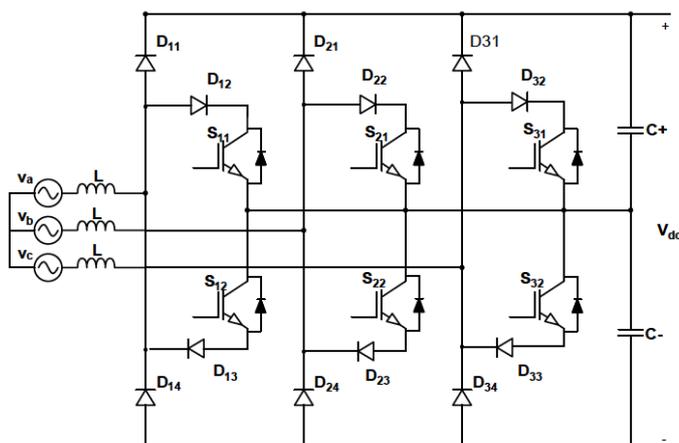


Figura 2-12 : Retificador RNPC modificado.

Outra topologia de retificador unidirecional, chamada de tipo T, foi proposta em [23] e mostrada na Figura 2.13 onde os interruptores bidirecionais são utilizados para a realização do grameamento ao potencial zero e diminuição das perdas e da quantidade de componentes semicondutores [23]. Apesar disso, a utilização total do interruptor bidirecional é baixa e os diodos empregados devem suportar maior tensão de bloqueio que o das outras topologias, o que pode ser um ponto negativo principalmente em aplicações com tensões mais elevadas.

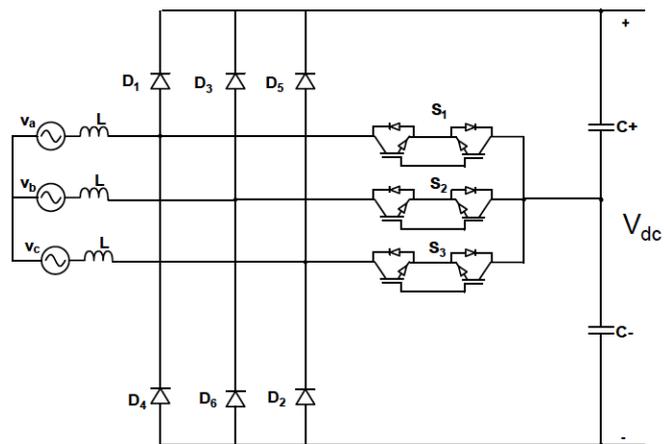


Figura 2-13: Implementação do retificador três níveis com interruptores bidirecionais de grameamento.

Por fim, outra topologia unidirecional possível é mostrada na Figura 2.14 e é derivada da topologia do conversor bidirecional NPC e proposta em [26], a partir da troca dos interruptores superiores do braço principal por diodos, aqui ela será referenciada como retificador RNPC2. Importante destacar a impossibilidade de realização do controle de carga dessa topologia utilizando-se tiristores.

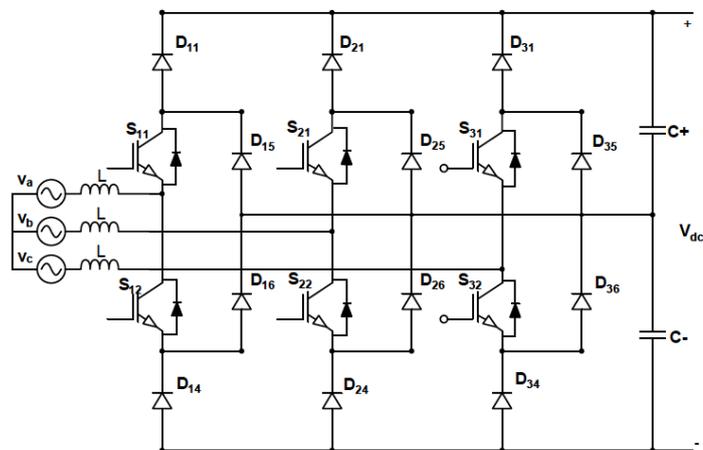


Figura 2-14: Retificador RNPC2.

2.2.2 Retificadores de Três níveis Bidirecionais

Dependendo da aplicação em que os retificadores precisam atuar, a bidirecionalidade de energia pode ser necessária ou conveniente. As topologias de retificadores de três níveis bidirecionais geralmente são versões das topologias unidirecionais onde os diodos principais são conectados em anti-paralelo com os interruptores que possibilitam a reversão de energia.

A Figura 2.15 mostra o conversor NPC proposto por [27], sendo a versão bidirecional do retificador mostrado na Figura 2.14.

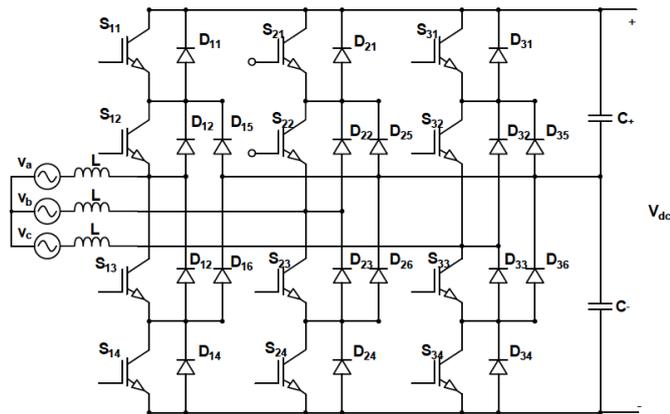


Figura 2-15: Retificador bidirecional da topologia NPC.

A topologia ANPC mostrada na Figura 2.16, foi proposta por [28] com o objetivo de realizar uma distribuição ativa das perdas de comutação e melhorar a utilização das chaves instaladas no conversor. Contudo, apresenta maior complexidade e maior custo para implementação. Da mesma forma que para a topologia NPC, a topologia ANPC possui na topologia unidirecional RNPC uma correspondência, onde os interruptores do braço principal podem ser retirados, com exceção dos interruptores responsáveis pelo grameamento, e os diodos antiparalelos das mesmas mantidos.

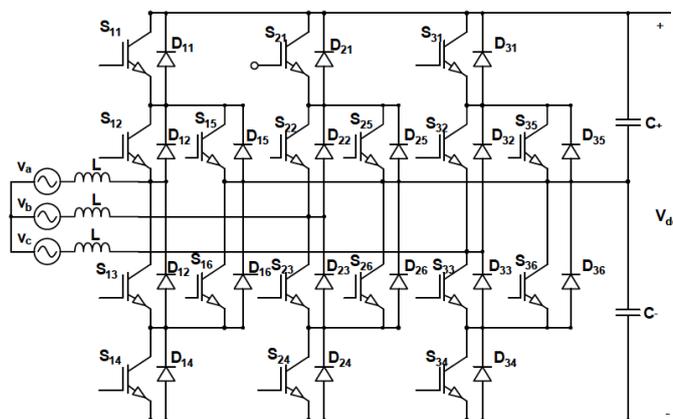


Figura 2-16 :Retificador bidirecional ANPC.

Por fim, a topologia de retificador do tipo T bidirecional é mostrada na Figura 2.17, onde é possível ver os interruptores, responsáveis pela reversão de energia para o lado ca, em antiparalelo com os diodos [10]. É possível observar que as chaves principais dessa topologia devem suportar tensões mais altas que as empregadas nas outras topologias. Esse problema pode ser contornado se a topologia for implementada com mais duas chaves principais, o que traz um maior custo na implementação.

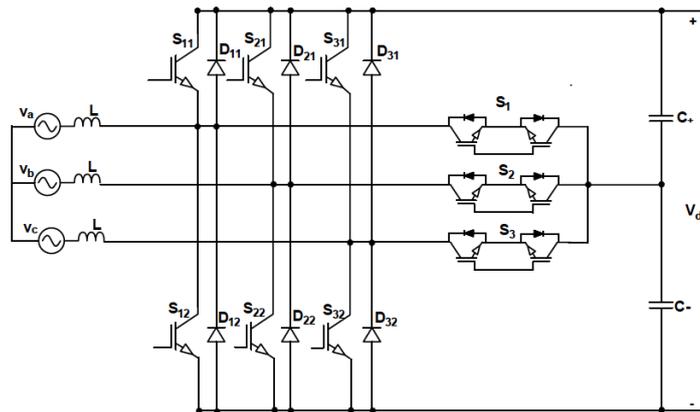


Figura 2-17: Topologia bidirecional tipo T.

2.2.3 Análise comparativa das topologias três níveis

Os retificadores três níveis abordados apresentam em comum a possibilidade de realizarem uma elevação ou *boost* da tensão de entrada o que os colocam na mesma classe de retificadores ativos diretos e de três níveis do tipo *boost*. Porém, existem diferenças importantes a serem destacadas e consideradas. Essas diferenças serão discutidas a seguir.

Para auxiliar na comparação das topologias, o número de componentes por fase utilizados em cada uma delas é mostrado nas Tabelas 2.1 e 2.2 para as topologias unidirecionais e bidirecionais respectivamente. A partir delas, pode-se observar que nas topologias unidirecionais é constatado o menor número de componentes das topologias RNPC e Tipo T, contudo a topologia RNPC leva vantagem em relação ao seu arranjo de dispositivos que permite o emprego de semicondutores que suportem menor tensão de bloqueio o que é um aspecto muito importante em aplicações de média tensão e alta potência em âmbito industrial.

Tabela 2-1: Número de dispositivos semicondutores por fase para as topologias três níveis unidirecionais.

	Vienna	RNPC	TIPO T	RNPC2
Diodos	6	4	4	6
Interruptores Eletrônicos	1	2	2	2
Semicondutores	7	6	6	8

Tabela 2-2: Número de dispositivos semicondutores por fase para as topologias três níveis bidirecionais.

	NPC	ANPC	TIPO T
Diodos	6	6	4
Interruptores Eletrônicos	4	6	4
Semicondutores	10	12	8

Em contraponto às topologias RNPC e do tipo T, o retificador Vienna é constituído de um menor número de interruptores. Dessa forma, o fator econômico do custo dos diodos e dos interruptores, bem como a eficiência e manutenção define a topologia mais vantajosa. Porém, de acordo com [29], a topologia RNPC, proposta por [24] e [25], é ligeiramente mais eficiente que o retificador Vienna, proposto por [21] e [22], e como é possível verificar, a topologia Vienna apresenta maiores perdas por condução, visto que o caminho realizado pela corrente passa por um maior número de semicondutores. Além disso, o dimensionamento do interruptor tende a resultar em um interruptor de maior potência, visto que a corrente nos dois semiciclos passam pelo mesmo interruptor.

Outro estudo realizado por [26] aponta ligeiramente maior eficiência para a topologia RNPC em relação à topologia RNPC2 para uma técnica de comutação tradicional. Uma maneira alternativa de comutação dos interruptores chamada de “*synchronous rectification*” para a topologia RNPC2 se mostrou mais eficiente que a topologia RNPC com a comutação tradicional.

Outra capacidade importante é o controle de carga dos capacitores do barramento cc, através do uso de tiristores no lugar dos diodos principais. A substituição dos diodos principais, que sempre estão em condução, por tiristores possibilita controlar a corrente de partida ou *inrush* como proposto por [19]. Tal capacidade só é implementável no retificador RNPC e no retificador Vienna.

Levando em conta toda essa discussão, a topologia RNPC se mostrou a mais vantajosa uma vez que apresenta o menor número de semicondutores com arranjo de chaves que suportam menores tensões de bloqueio, menores perdas e com capacidade de controle de carga do barramento cc.

A implementação de topologias que permitam a capacidade de bidirecionalidade de energia, necessitam de uma maior quantidade de componentes como é observado na Tabela 2.2. Isso impacta nos custos de implementação, manutenção e aquisição. Dessa forma, as aplicações

que requerem bidirecionalidade apresentam maior custo agregado e podem apresentar menor custo-benefício.

Como observado na Tabela 2.2, a topologia do tipo T bidirecional apresenta o menor número de semicondutores, e da mesma forma que no caso unidirecional, os semicondutores devem suportar maior tensão de bloqueio quando comparado com as outras topologias. Isso também é um aspecto negativo para implementações de alta potência, uma vez que é necessária a utilização de um número maior de chaves.

Portanto, as topologias do tipo NPC são extremamente atraentes, pois a tensão de bloqueio das chaves é a metade da tensão do barramento cc. A topologia do tipo ANPC, ainda que com o um maior número de chaves, permite uma distribuição ativa de perdas e uma melhor utilização das chaves do conversor [28].

A partir dessas comparações, o presente trabalho foca no estudo da topologia RNPC, proposta por [24] e [25], devido a sua simplicidade, menores custos e sua capacidade de maior densidade de potência atestadas em diversos trabalhos [30]-[33]. A bidirecionalidade não foi colocada como ponto de interesse devido ao fato de que o foco do trabalho é em aplicações que não demandam este recurso, onde a bidirecionalidade é buscada apenas em processos em que seja realmente viável. Ainda assim, uma analogia da topologia RNPC com a topologia ANPC em termos de aquisição da bidirecionalidade pode ser realizada caso seja uma necessidade da aplicação.

2.3 Controle

A maioria das aplicações de conversores trifásicos do tipo fonte de tensão possuem uma estrutura de controle que consiste em uma malha de corrente e uma estratégia de modulação ou comando dos interruptores. O modulador é responsável pela atuação nos interruptores do conversor a fim de se alcançar o desempenho desejado pelo controlador. A estratégia de controle de corrente do conversor está diretamente ligada ao comportamento do conversor e tem as seguintes características [38]:

- Controle da corrente instantânea do conversor com grande precisão;
- Proteção contra picos de corrente;
- Compensação da variação dos elementos de carga ou da rede;
- Compensação de quedas de tensão dos semicondutores e tempos mortos do conversor;

- Compensação de variações do barramento cc e/ou do lado ca.

Existem diversos métodos de controle e diversas maneiras de classificação dos mesmos. Uma delas é a classificação em dois grandes grupos: Controladores lineares e não-lineares. Os controladores lineares trabalham com moduladores em tensão, onde a compensação do erro de corrente é realizada de forma separada da modulação. Essa característica traz consigo frequência de comutação constante, espectro das formas de onda bem definidos e pulsos de comando regulares [38].

Os controladores não-lineares ao contrário dos lineares, possuem a compensação do erro de corrente juntamente com a modulação, assim possuem como vantagens em relação aos controladores lineares a simplicidade, robustez, independência em relação à variação de parâmetros, boa dinâmica transitória, mas com as desvantagens de frequência de comutação variável e altamente dependente dos parâmetros do conversor [38].

A Figura 2.18 mostra os esquemas genéricos de controle de um retificador ativo, onde o controle da tensão do barramento CC é responsável pela geração de referência para o controle de corrente, que por meio da modulação atua sobre os interruptores do conversor. A Figura mostra os esquemas de controle para os controladores lineares e não lineares, onde se observa que o controle de corrente e a modulação são realizados de forma separadas (Figura 2.18 a)) e conjunta (Figura 2.4b)) respectivamente [38].

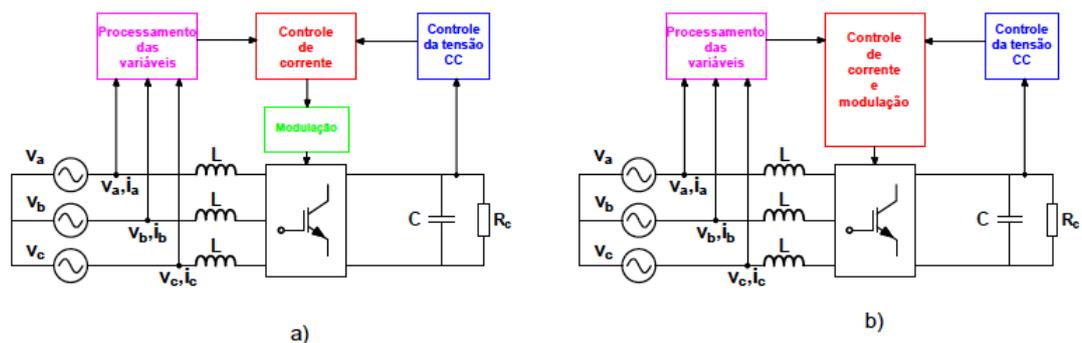


Figura 2-18: Estrutura genérica de controle de corrente utilizando: a) controlador linear e b) controlador não linear.

O processamento e o controle do retificador podem ser realizados através de variáveis escalares ou vetoriais, onde a complexidade e a finalidade são pontos importantes na escolha dentre elas. O controle escalar é realizado através de variáveis de fase, ao passo que o controle vetorial exige que as variáveis de fase sejam convertidas para um sistema de vetores espaciais.

O controle vetorial necessita do uso de recursos computacionais que reduzem as três variáveis de fase em duas variáveis vetoriais, em um referencial fixo ou síncrono rotativo [38], [39].

A Figura 2.19 representa a projeção dos vetores espaciais em referencial fixo e referencial rotativo, onde as grandezas de fase podem ser representadas em um espaço vetorial ortogonal. Esse tipo de controle exige menor capacidade de processamento, além de mostrar melhor desempenho com o uso de controladores proporcionais-integrais (PI). Isso é possível uma vez que é possível trabalhar com variáveis contínuas, diminuindo-se o erro devido ao trabalho com variáveis senoidais [38], [39].

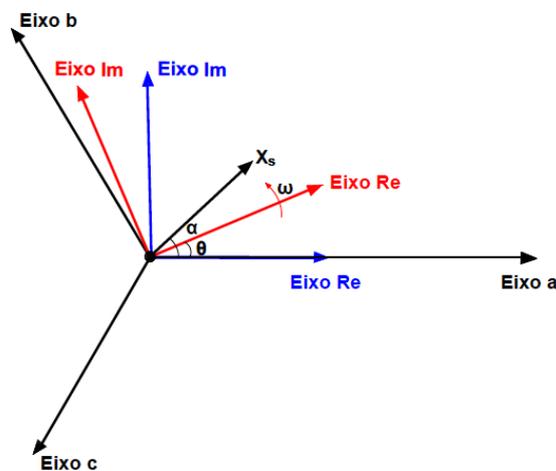


Figura 2-19: Projeção do plano vetorial fixo e rotativo sobre o sistema cartesiano.

Para se realizar a conversão das variáveis de fase trifásicas para o sistema de eixos em referencial fixo, é necessário a conversão utilizando a transformada de Clarke, e em seguida a transformada de Park para o referencial rotativo. As equações 3.1 e 3.2 mostram as transformadas de Clark e Park, respectivamente.

$$\begin{bmatrix} X_0 \\ X_\alpha \\ X_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ 1 & -\frac{1}{2} & \frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix} \quad (3.1)$$

$$\begin{bmatrix} X_d \\ X_q \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ -\sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} \quad (3.2)$$

2.4 Modulação

A modulação é o meio pelo qual o controle atua no conversor de forma a atingir o comportamento desejado definido pelos parâmetros do controlador. A variedade de aplicações

dos retificadores ativos e as peculiaridades de cada um, cria a necessidade de estudo sobre as técnicas de modulação uma vez que as mesmas afetam o desempenho, a eficiência e a qualidade das formas de onda sintetizadas. Algumas das estratégias mais relevantes são abordadas a seguir.

2.4.1 Modulação por largura de pulso

A modulação por largura de pulso é uma técnica bastante difundida e utilizada para o comando dos conversores de potência. A grande aplicação se deve a previsibilidade dos harmônicos do espectro de frequência da corrente, e sua fácil implementação [40].

A técnica é realizada através da comparação de um sinal de referência, ou modulante, com um sinal de alta frequência, também chamado de portadora, de forma, triangular ou dente de serra. Quando o sinal modulante é maior que a portadora, são gerados pulsos de comando para os interruptores com nível lógico 1 (alto), e quando o sinal modulante é menor, os pulsos assumem nível lógico 0 (baixo) [40].

A Figura 2.20 mostra a geração de pulsos através da modulação por largura de pulso onde um sinal senoidal de referência é comparado com uma portadora triangular.

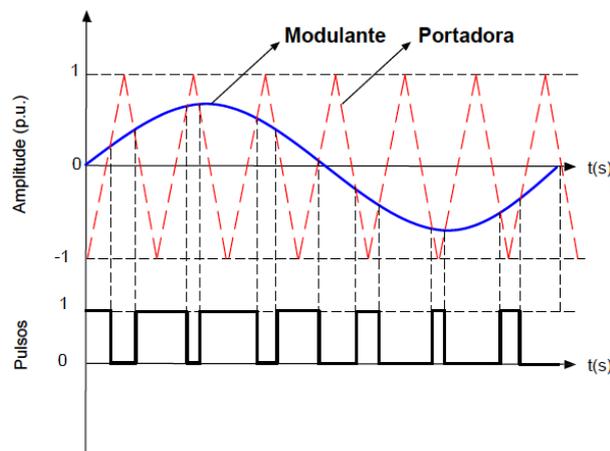


Figura 2-20: Modulação por largura de pulso.

A técnica de modulação por largura de pulso pode ser facilmente implementada para conversores de três níveis, com o acréscimo de mais uma portadora como mostra a Figura 2.21. Ambas as portadoras são posicionadas de forma que a comparação com a portadora superior é responsável pela geração de pulsos para os interruptores superiores (responsáveis pelo semiciclo positivo da tensão), e a portadora inferior gera pulsos para os interruptores inferiores (responsáveis pelo semiciclo negativo da tensão) [41].

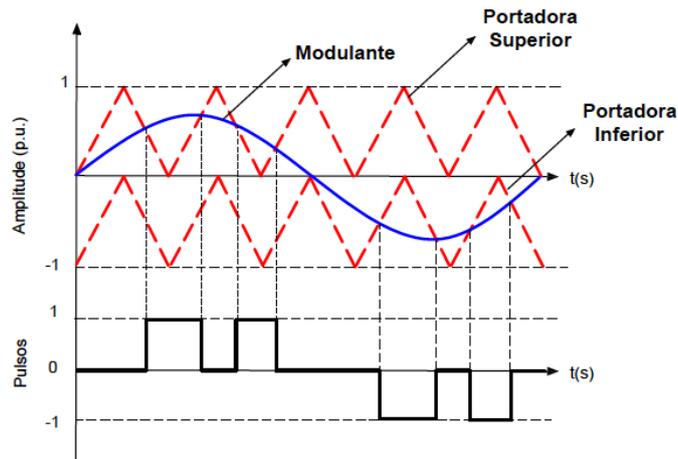


Figura 2-21: Modulação por largura de pulso três níveis.

2.4.2 Modulação Vetorial

A modulação vetorial acontece através do plano vetorial de coordenadas, podendo a modulação acontecer em referencial fixo ou rotativo conforme já mostrado na Figura 2.19. A modulação é realizada através do espaço vetorial de comutações da topologia de conversor a ser comandada [40].

A Figura 2.22 mostra o hexágono de comutações para as topologias de 2 e 3 níveis. A partir deles, a modulação ocorre de acordo com a posição do vetor espacial de tensão, uma vez que os estados de comutação do conversor são os vetores adjacentes ou nulos ao vetor espacial. Os vetores escolhidos juntamente com a escolha de um ciclo de trabalho e frequência produzem os pulsos de comando para os interruptores [40].

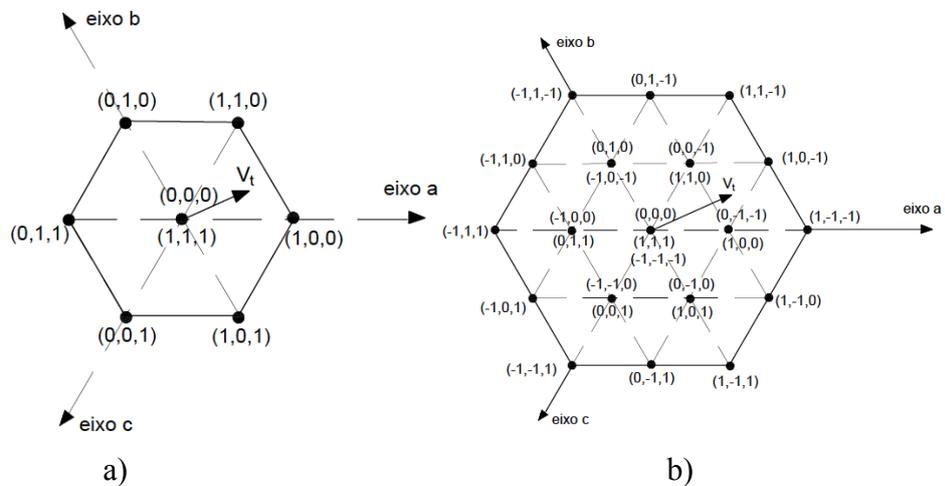


Figura 2-22: Hexágonos de comutação para topologias a) 2 níveis e b) 3 níveis.

2.4.3 Eliminação seletiva de harmônicos

Outra técnica muito empregada é a Eliminação Seletiva de Harmônicos (SHEPWM). Essa técnica visa a eliminação de harmônicos de baixa ordem propiciando o trabalho com baixas frequências de comutação [41].

A estratégia se baseia em padrões de pulsos pré-calculados através do cálculo dos ângulos de comutação $\alpha_1, \alpha_2, \dots, \alpha_M, \dots$, como mostra a Figura 2.23. Considerando a eliminação de $(M-1)$ harmônicos da onda de tensão do conversor, M é o número de pulsos por meio semiciclo da tensão [41].

Os cálculos são realizados de modo a eliminar harmônicos de acordo com a análise de Fourier. Para um mesmo número de comutações esta técnica possibilita obter menores distorções nas formas de onda de corrente, reduzindo as comutações dos interruptores e dessa forma as perdas por comutação. Contudo o cálculo prévio dos padrões corrobora para uma implementação mais complexa quando comparada com outras técnicas [41].

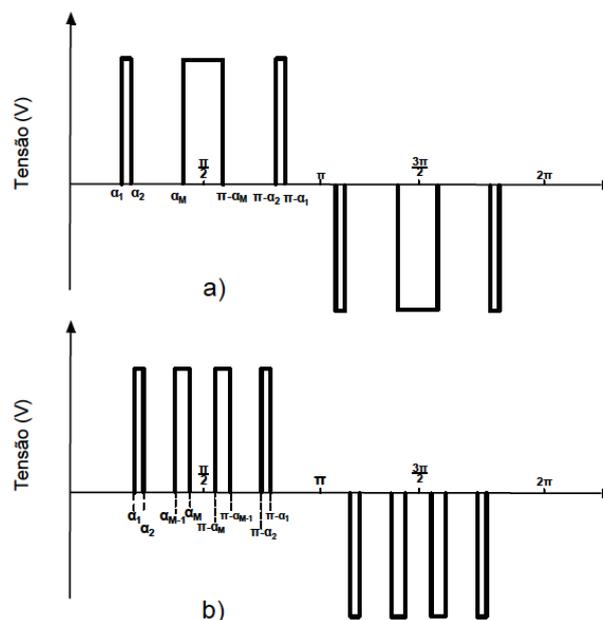


Figura 2-23 Onda de três níveis a) M ímpar b) M par.

2.4.4 Comando por Histerese de corrente

Por fim, o comando por histerese de corrente é uma das principais técnicas de comando diretas, uma vez que a regulação de corrente e os sinais de comando dos interruptores são realizados juntos, oferecendo simplicidade, robustez e boa resposta dinâmica. A Figura 2.24 mostra a geração de pulsos da modulação por histerese de corrente. A medição das correntes de fase é comparada com referências de corrente (I_{Ref}) dentro de limites pré-estabelecidos de valor

máximo e mínimo, I_{max} e I_{min} respectivamente. Quando os limites são atingidos, o controlador atua de forma a ligar ou desligar os interruptores a fim de manter a corrente dentro da faixa desejada de máxima variação [39]-[43].

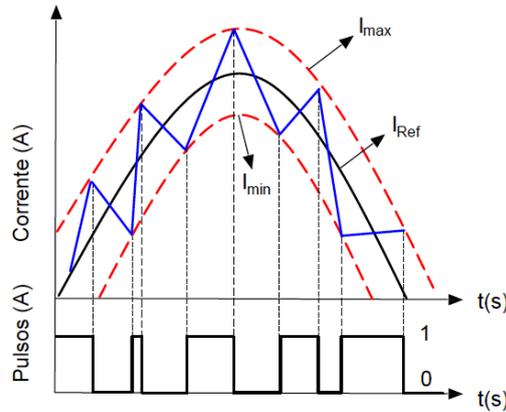


Figura 2-24 Comando por histerese de corrente.

Nessa técnica, a frequência e a largura dos pulsos são variáveis e dependem das características do conversor e dos limites estabelecidos, também chamado de banda de histerese. As comutações de frequência variável resultam em um espalhamento do conteúdo harmônico no espectro de frequência, gerando problemas com filtragem e grande esforço dos dispositivos semicondutores [39]-[44].

Realizando uma síntese comparativa entre as estratégias de controle e modulação, a Tabela 2.3 mostra as principais características de cada uma.

Tabela 2-3: Tabela comparativa entre as modulações.

Modulação	Vantagens	Desvantagens
PWM	Frequência de comutação constante; Baixo esforço computacional;	Baixa utilização do barramento CC; Variação de amplitude de tensão restrita;
Vetorial	Frequência de comutação conhecida; Estados de comutação conhecidos;	Uso dos modos de comutações em tabelas; Grande esforço computacional;

Eliminação Seletiva	Eliminação de harmônicos de baixa ordem; Baixa distorção harmônica para o número de comutações;	Ângulos de comutações pré calculados; Utilização de tabelas para os ângulos calculados;
Histerese de corrente clássico	Simplicidade; Baixo esforço computacional; Boa resposta dinâmica;	Frequência de comutação indefinida e variável; Alto estresse dos semicondutores;

Em um contexto de aplicações submetidas a condições críticas são requeridos conversores de alta potência, alta eficiência, alta confiabilidade, baixo custo de manutenção e necessidade de operação contínua em condições extremamente desfavoráveis como poeira, umidade e difícil acesso [45]-[49]. Nesse cenário, o controle por histerese é uma ótima opção visto que é um controle direto de corrente, apresentando como vantagens grande simplicidade, baixo esforço computacional e boa resposta dinâmica.

Contudo, em sua versão analógica, a frequência de comutação variável e o espalhamento do espectro harmônico implicam em um grande estresse dos dispositivos semicondutores de potência, afetando o desempenho e eficiência do conversor. Nesse sentido, muitos trabalhos foram realizados com o objetivo de se superar o espalhamento do conteúdo harmônico e comutação em períodos irregulares [50]-[64].

As referências [50]-[52], [59] e [60] propõem a estabilização da frequência de comutação com uma banda de histerese adaptativa em tempo real. Contudo, tais técnicas requerem taxas de amostragem tão altas que são irrealizáveis para a maioria dos processadores digitais de sinais, DSPs, utilizados em aplicações de eletrônica de potência. Outro ponto importante na implementação da banda em tempo real, é a perda da simplicidade do controle básico por histerese o que limita o seu uso a aplicações reduzidas de alta desempenho e alta velocidade [38].

Os trabalhos de [54]-[58] e [61] - [64] propõem um ajuste em tempo real no período de amostragem de um controlador de corrente por histerese digital, onde a próxima amostragem da corrente $i_{(k+1)}$ é calculada em cada período de amostragem k , a fim de se obter uma frequência de comutação quase constante. Nesse caso, é necessária uma análise profunda para modelar o

conversor e chegar ao período de amostragem desejável, implicando em um grande esforço computacional.

Dessa forma, este trabalho foca no estudo de uma implementação digital do controle por histerese de corrente para baixas frequências de amostragem, exigindo baixo esforço computacional do DSP e limitando a frequência de comutação do conversor, o estresse dos semicondutores e reduzindo o espalhamento harmônico espectral encontrado na implementação clássica de um controlador por histerese. A frequência de comutação é limitada sem nenhum esforço artificial [50]-[64].

Para tanto, é proposto um controle digital de histerese no qual melhores formas de onda de corrente são obtidas através do projeto apropriado das indutâncias de entrada do conversor levando em conta a frequência de amostragem, níveis de tensão de trabalho e carga. A estratégia contribui para aumentar o ciclo de vida das chaves e a confiabilidade do conversor em aplicações industriais.

2.5 Conclusão

Nesse capítulo foram estudadas e classificadas as topologias de retificadores em passivos, ativos e híbridos. Devido as vantagens dos retificadores ativos comparadas aos tipos passivos e híbridos, os retificadores ativos do tipo *boost* de três níveis foram escolhidos devido a alta densidade de potência. As principais estruturas dos retificadores trifásicos de três níveis unidirecionais e bidirecionais foram contextualizadas.

A partir de um estudo comparativo, a topologia RNPC foi escolhida uma vez que apresenta o menor número de semicondutores com arranjo de chaves que suportam menores tensões de bloqueio, menores perdas e incapacidade de curto-circuito do barramento cc.

Foi realizada uma abordagem em relação aos tipos de controle e modulação mais comumente utilizados e foi escolhido o regulador por histerese de corrente para o comando do conversor uma vez que em tipos de aplicações onde são requeridos conversores de alta potência, alta eficiência, alta confiabilidade, baixo custo de manutenção, necessidade de operação contínua em condições extremamente desfavoráveis como poeira, umidade e difícil acesso, o controle por histerese é uma ótima opção visto que é um controle direto de corrente, apresentando como vantagens grande simplicidade, baixo esforço computacional e boa resposta dinâmica. Contudo, a frequência de comutação variável e o espalhamento do espectro harmônico implica em um grande estresse dos semicondutores afetando no desempenho e eficiência do conversor.

O trabalho tem como foco o estudo da topologia RNPC controlada a partir da proposta de um controle digital de histerese no qual melhores formas de onda de corrente são obtidas através do projeto apropriado das indutâncias de entrada do conversor levando em conta a frequência de amostragem, níveis de tensão de trabalho e carga. A estratégia contribui para aumentar o ciclo de vida das chaves e a confiabilidade do conversor em aplicações industriais e aplicações de condição crítica. A combinação com a topologia escolhida forma um conversor de baixo custo de implementação, aquisição e manutenção tanto nos estágios de conversão de energia como no estágio de controle.

CAPÍTULO 3 – CONTROLE DIGITAL DE HISTERESE DE CORRENTE PARA BAIXAS TAXAS DE AMOSTRAGEM PARA RETIFICADORES TRÊS NÍVEIS

Discutidas as topologias, o objetivo do capítulo é descrever o funcionamento do conversor RNPC, derivado do conversor NPC, mostrado na Figura 2.11 e introduzido por Zhao et al (1995) utilizando o controle por histerese em baixas frequências de amostragem. O modelo e funcionamento do controle por histerese de corrente no retificador de três níveis é realizado para a implementação analógica e digital. São abordados os quatro tipos de técnicas de comando do conversor, e é proposta a utilização de uma técnica de balanceamento dos capacitores do barramento cc.

3.1 Modelagem e Controle por Histerese de Corrente

3.1.1 Implementação analógica

Na literatura, a topologia RNPC é empregada com o controle por histerese de corrente em [34] [35] [50] [51]. A técnica define uma banda de erro entre as correntes de referência e as das fases do conversor. Os comparadores por histerese verificam se os erros instantâneos atingem os limites definidos pela faixa de histerese. Sempre que os erros de corrente atingirem os limites máximos ou mínimos, os comparadores ligam ou desligam os interruptores para manter a corrente entre os limites estabelecidos.

A partir do circuito ca equivalente de um retificador PWM trifásico na Figura 3.1, a tensão sobre indutância, mostrada por (3.1), garante que a inclinação das correntes de fase, $\Delta I/\Delta t$, depende da indutância de entrada L , e das tensões da rede e do conversor.

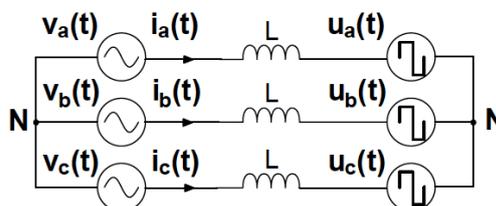


Figura 3-1: Circuito Equivalente AC de um retificador trifásico.

$$\begin{cases} \frac{\Delta I_a}{\Delta t} = \frac{v_a(t) - u_a(t)}{L} \\ \frac{\Delta I_b}{\Delta t} = \frac{v_b(t) - u_b(t)}{L} \\ \frac{\Delta I_c}{\Delta t} = \frac{v_c(t) - u_c(t)}{L} \end{cases} \quad (3.1)$$

Dessa forma, as comutações nas formas de onda de corrente geram uma frequência de comutação irregular e não constante, pois as tensões sobre as indutâncias mudam periodicamente. Esses parâmetros determinam a variação da frequência de comutação, causando um espalhamento no espectro harmônico e complicando o processo de filtragem.

Para a topologia RNPC, a Figura. 3.2 mostra a operação monofásica para os semiciclos positivo e negativo da tensão de entrada com o interruptor ligado ou desligado. Analisando o semiciclo positivo da tensão de entrada, quando o interruptor S_{11} está ligado, o indutor está armazenando energia devido ao aumento da corrente, conforme mostrado na Figura 3.2 a). Quando o interruptor eletrônico está desligado (Figura. 3.2 b)), um *boost* de tensão é imposto à carga armazenando energia no capacitor superior da tensão do barramento cc com uma tensão superior à da rede e de acordo com (3.1), a inclinação atual é negativa e a corrente decresce. No meio ciclo negativo da tensão de entrada o funcionamento é semelhante ao caso anterior (Figura. 3.2c) e 3.2d)).

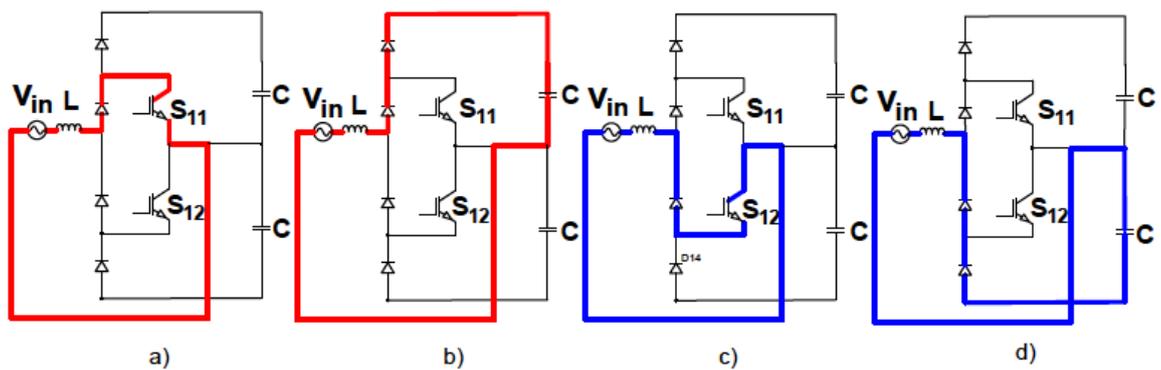


Figura 3-2: Modos de funcionamento da topologia RNPC no semiciclo positivos para a) S_{11} ligada e b) S_{11} desligada e no semiciclo negativo para a) S_{12} ligada e b) S_{12} desligada.

A Figura 3.3 mostra o princípio de controle por histerese de corrente para o retificador RNPC. A figura mostra que a corrente i depende da polaridade da tensão de entrada, e as transições de comutação são comandadas no momento em que a corrente instantânea i de entrada toca os limites de erro superior ou inferior (h_{SUP} , h_{INF}) garantindo que a corrente siga a referência de corrente I_{REF} . O funcionamento do retificador RNPC é descrito por (3.2) e (3.3)

de acordo com o sinal da tensão de entrada e uma tensão de entrada de três níveis é gerada de acordo com as Figuras 3.2 e 3.3.

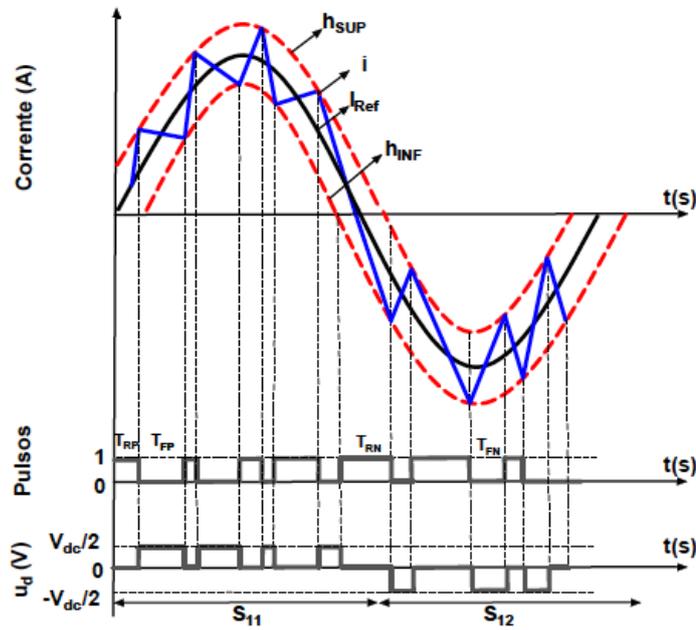


Figura 3-3: Geração de pulsos a partir do controle por histerese de corrente para a topologia RNPC.

$$V_{in} \geq 0, \begin{cases} u_d = \frac{+v_{dc}}{2} & \text{Quando } i \geq I_{Ref} + h_{SUP} \\ u_d = 0 & \text{Quando } i \leq I_{Ref} - h_{INF} \end{cases} \quad (3.2)$$

$$V_{in} \leq 0, \begin{cases} u_d = 0 & \text{Quando } i \geq I_{Ref} + h_{SUP} \\ u_d = \frac{-v_{dc}}{2} & \text{Quando } i \leq I_{Ref} - h_{INF} \end{cases} \quad (3.3)$$

Desta forma, os limites de erro superior e inferior são os principais parâmetros do controle de Histerese, uma vez que definem os erros de corrente, frequência de comutação e ciclo de trabalho dos pulsos. A banda de histerese pode ser definida em (3.4).

$$B = h_{up} - h_{low} \quad (3.4)$$

Para obter o comportamento da frequência de comutação, a inclinação da corrente pode ser derivada em (3.5) e (3.6) através da Figura 3.3, de acordo com a tensão no indutor de entrada. T_{RP} e T_{FP} são os intervalos de tempo para crescimento e decrescimento da corrente, respectivamente, quando a tensão de entrada é positiva e T_{RN} e T_{FN} quando a tensão de entrada é negativa.

$$\text{If } V_{in} > 0, \begin{cases} \frac{B}{T_{FP}} = \frac{V_{in}(t) - \frac{v_{dc}}{2}}{L} \\ \frac{B}{T_{RP}} = \frac{V_{in}(t) - 0}{L} \end{cases} \quad (3.5)$$

$$\text{If } V_{in} < 0, \begin{cases} \frac{B}{T_{RN}} = \frac{V_{in}(t)-0}{L} \\ \frac{B}{T_{FN}} = \frac{V_{in}(t)+\frac{V_{dc}}{2}}{L} \end{cases} \quad (3.6)$$

Definindo a inclinação da corrente nos estados ativo e zero quando $u_d = \pm V_{dc}/2$ e $u_d = 0$ respectivamente, (3.5) e (3.6) podem ser expressas uniformemente como em (3.7) para ambos os semiciclos da tensão de entrada. $|V_{in}(t)|$ representa o valor absoluto da tensão de entrada e S_{ativo} e S_{zero} a inclinação da corrente para os estados ativo e zero, dependendo da polaridade da tensão de entrada e os intervalos de crescimento e decrescimento da corrente T_{RP} ou T_{FN} implicando em T_{Ativo} , e T_{FP} e T_{RN} implicando em T_{zero} .

$$\begin{cases} S_{ativo} = \frac{B}{T_{Ativo}} = \frac{\frac{V_{dc}-|V_{in}(t)|}{2}}{L} \\ S_{zero} = \frac{B}{T_{Zero}} = \frac{|V_{in}(t)|}{L} \end{cases} \quad (3.7)$$

Desta forma, a frequência de comutação do controle por histerese em um período, pode ser encontrada a partir dos períodos ativo e zero, como mostrado em (3.8), dependendo da tensão de entrada $V_{in}(t)$, tensão de saída V_{dc} , da banda de histerese B , e da indutância de entrada L .

$$f_{sw} = \frac{1}{T_{Ativo}+T_{Zero}} = \frac{|V_{in}(t)|(V_{dc}-2|V_{in}(t)|)}{BLV_{dc}} \quad (3.8)$$

A primeira derivada da função que modela a frequência de comutação (3.8) igualada a zero permite obter o ângulo para o qual a frequência de comutação é máxima pela expressão:

$$\frac{df_{sw}}{dt} = \frac{|V_{in}(t)|(V_{dc}-2|V_{in}(t)|)}{BLV_{dc}} = 0 \quad (3.9)$$

O ângulo da frequência de comutação máxima determinado por (3.10) é substituído em (3.8) e mostra que a frequência de comutação máxima (3.11) depende da tensão de saída, da indutância de entrada e da banda de histerese.

$$\Phi = \sin^{-1} \left(\frac{V_{dc}}{4V_p} \right) \quad (3.10)$$

$$f_{smax} = \frac{V_{dc}}{8LB} \quad (3.11)$$

A Figura 3.4 mostra a variação da frequência de comutação para banda de histerese constante. De acordo com (3.5) e (3.6) a maior inclinação da corrente é alcançado quando a tensão de entrada $V_{in}(t)$ passa por zero, quando a inclinação ativa atinge seu valor mais alto e a inclinação do estado zero atinge seu valor mais baixo. Essa região contém um rico conteúdo harmônico de baixa ordem, difícil de ser filtrado levando à distorção da corrente de entrada.

A implementação analógica da banda de histerese variável com a tensão de entrada, é uma boa alternativa para estabilizar a frequência de comutação do controle por histerese. A banda variável pode ser implementada de acordo com (3.8), onde a frequência de comutação desejada pode ser alcançada pela implementação da banda de histerese variando em tempo real.

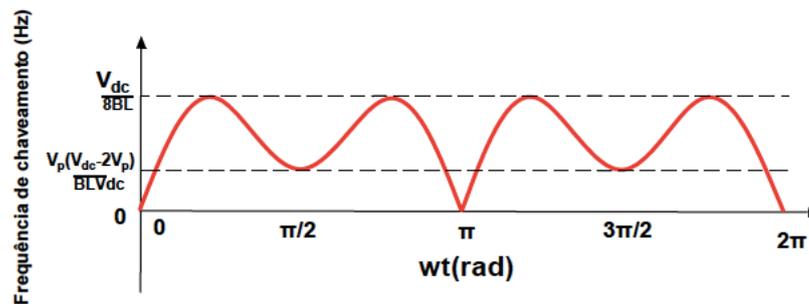


Figura 3-4: Variação da frequência de comutação em um período da tensão de entrada.

3.1.2 Implementação digital

A implementação digital do controle por histerese de corrente, ao contrário do caso analógico, força a operação do sistema em um tempo fixo de amostragem T_s e assim a frequência máxima de comutação, f_{sw} é limitada a um valor menor que a metade da taxa de amostragem, f_{sp} , [42].

$$f_{sw} < \frac{1}{2} f_{sp} \quad (3.12)$$

Na implementação digital, a inclinação das correntes de entrada (3.1) do caso analógico se transforma em (3.13) devido ao efeito da amostragem. Neste caso, a banda de histerese e o tempo de amostragem não são variáveis independentes.

$$\begin{cases} \Delta I_a = \frac{(v_a(t) - u_a(t))T_s}{L} \\ \Delta I_b = \frac{(v_b(t) - u_b(t))T_s}{L} \\ \Delta I_c = \frac{(v_c(t) - u_c(t))T_s}{L} \end{cases} \quad (3.13)$$

Assim, cada banda de histerese tem uma taxa de amostragem mínima para ser implementada corretamente como visto em (3.14) [38]. Acima deste tempo de amostragem, o efeito de subamostragem impacta a corrente de linha.

$$B > \frac{di_{max}}{dt} T_s \quad (3.14)$$

Desta forma, três condições relacionadas à banda de histerese imposta, B , são possíveis: (i) subamostragem, (ii) tempo de amostragem limite e (iii) sobreamostragem, mostrado na Figura 3.5. Quando ocorre subamostragem, a corrente a ondulação torna-se maior do que a especificada por (3.14). Isso é mostrado na Figura 3.5 a). Quando a condição (ii) ocorre, a ondulação da corrente permanece dentro da banda de histerese, (Figura 3.5 b)). A condição de sobreamostragem (Figura 3.6 c)), que implica em melhores formas de onda de corrente, mas com aumento da frequência de comutação.

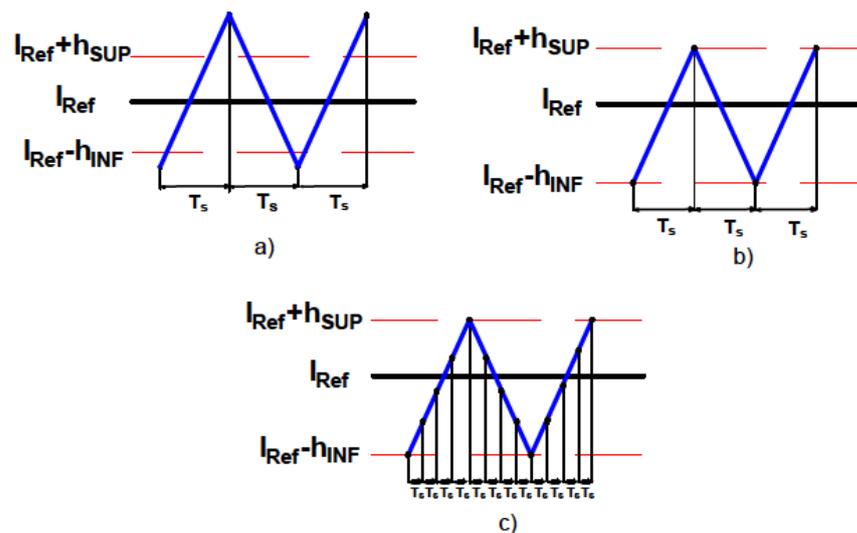


Figura 3-5: a) Condição de sub amostragem, b) tempo de amostragem mínimo e c) Condição de sobreamostragem.

O controle por histerese de corrente digital precisa projetar o f_{sp} empregado para satisfazer a demanda básica de pelo menos uma amostragem em cada estado de comutação como mostrado em (3.15), onde B_{sp} é a faixa de histerese que o DSP consegue excursionar durante o intervalo de amostragem.

$$B \geq B_{sp}(t) \quad (3.15)$$

Da equação (3.7), as inclinações da corrente nos estados ativos e zero determinam a frequência de amostragem da implementação digital como mostrado em (3.16).

$$\begin{cases} B_{\text{spativo}}(t) = \frac{S_a(t)}{f_{\text{sp}}} \\ B_{\text{spzero}}(t) = \frac{S_z(t)}{f_{\text{sp}}} \end{cases} \quad (3.16)$$

A banda de histerese a ser implementada no controle, deve obedecer a inclinação da corrente no intervalo de amostragem de acordo com a frequência de amostragem, e conforme (3.7), com os estados de inclinação ativo e zero conforme mostrado em (3.17).

$$\begin{cases} B(t) \geq B_{\text{spativo}}(t) \\ B(t) \geq B_{\text{spzero}}(t) \end{cases} \quad (3.17)$$

Nesse caso, a banda de histerese desejada deve ser acompanhada pelo tempo de amostragem correto para exatamente ser reproduzida. As equações (3.18) e (3.19) reforçam a idéia de dependência mútua entre a banda de histerese e o tempo de amostragem.

$$\begin{cases} f_{\text{sp}} \geq \frac{\frac{v_{\text{dc}}}{2} - |V_{\text{in}}(t)|}{BL} \\ f_{\text{sp}} \geq \frac{|V_{\text{in}}(t)|}{BL} \end{cases} \quad (3.18)$$

$$\begin{cases} B \geq \frac{\frac{v_{\text{dc}}}{2} - |V_{\text{in}}(t)|}{Lf_{\text{sp}}} \\ B \geq \frac{|V_{\text{in}}(t)|}{Lf_{\text{sp}}} \end{cases} \quad (3.19)$$

A Figura 3.6 apresenta a trajetória da taxa de amostragem e da banda de histerese, respectivamente de acordo com (3.18) e (3.19). Para uma taxa de amostragem constante, a banda mínima possível que pode ser implementada corretamente de acordo com (3.14) deve ser no mínimo igual a variação máxima da inclinação ativa. As Figuras também confirmam a dependência entre o projeto da banda de histerese e a taxa de amostragem.

Uma observação importante na figura 3.6 é que é necessário uma f_{sp} mínima para se evitar subamostragem e reproduzir a inclinação ativa máxima. Então, o controle deve ser baseado na técnica de sobreamostragem e requer uma alta demanda do conversor analógico digital (AD). De outra forma, a implementação de uma frequência de amostragem variável pode ser mais eficiente, mas traz complexidade ao trabalho, o que não é uma característica desejável para o controle proposto e suas aplicações. Neste trabalho, apenas o projeto utilizando frequências de amostragens constante é investigado.

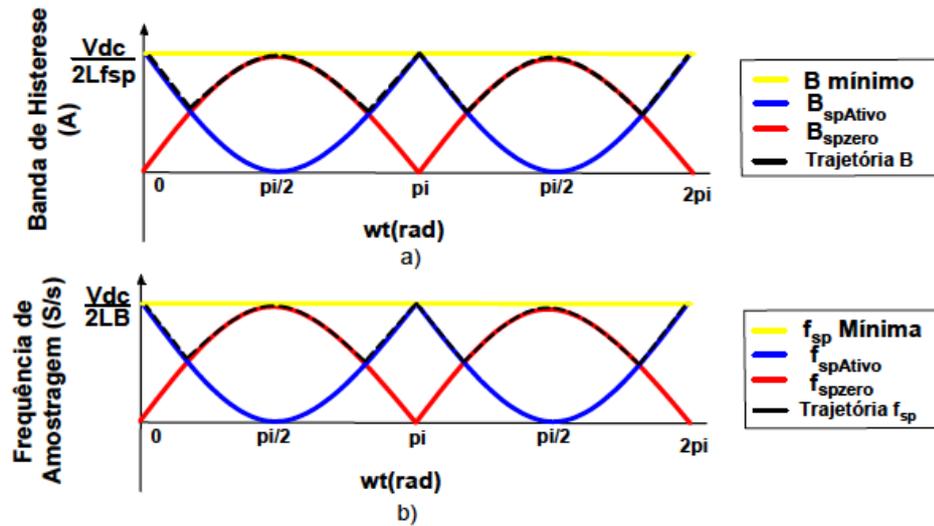


Figura 3-6: a) banda de histerese mínima para e frequência de amostragem constante e b) frequência de amostragem mínima para banda de histerese constante.

3.1.3 Desempenho da abordagem contínua x digital

Ao contrário do observado na histerese analógica, na implementação digital, o ripple da corrente não permanece dentro dos limites estabelecidos pela banda de histerese, e devido à taxa de amostragem limitada, o erro entre as correntes do conversor (amostradas) e de referência é maior que o desejado pela banda de histerese. A corrente vai além do limite da banda antes que uma ação de controle possa ser executada. Esta ação ocorrerá apenas no próximo tempo de amostragem. Apesar disso, no controle por histerese digital o espectro harmônico é restrito a uma faixa inferior à metade da taxa de amostragem e não se espalha por uma faixa mais ampla como na implementação analógica.

O controle digital limita o conteúdo harmônico devido ao aumento da banda de histerese, e a limitação mínima, com o mínimo *ripple* de corrente, ocorre com a banda mínima, conforme (3.14) e a Figura 3.6, quando a tensão de entrada passa por zero, conforme mostrado na equação (3.20).

$$B \geq \frac{V_{dc}}{2Lf_{sp}} \quad (3.20)$$

Substituindo a mínima banda implementável (3.20) na função da frequência de comutação em (3.8), a expressão que relaciona a frequência de comutação e as taxas de amostragem é mostrada na equação (3.21), e mostra claramente que é possível controlar e limitar a frequência de comutação através da taxa de amostragem.

$$f_{sw} = \frac{2|V_{in}(t)|(V_{dc}-2|V_{in}(t)|)f_{sp}}{V_{dc}^2} \quad (3.21)$$

A Figura 3.7 apresenta a função da frequência de comutação para três taxas de amostragem diferentes. Portanto, ela mostra que a frequência de comutação é limitada pela diminuição da taxa de amostragem. No entanto, como visto em (3.20), ela mostra que a banda de histerese mínima e a ondulação da corrente aumentam quando a taxa de amostragem diminui.

Portanto, é necessário projetar o controle de histerese digital para garantir a qualidade das formas de onda e a limitação da frequência de comutação. Isso será alcançado por uma escolha adequada da taxa de amostragem, tensão de saída e indutores de entrada.

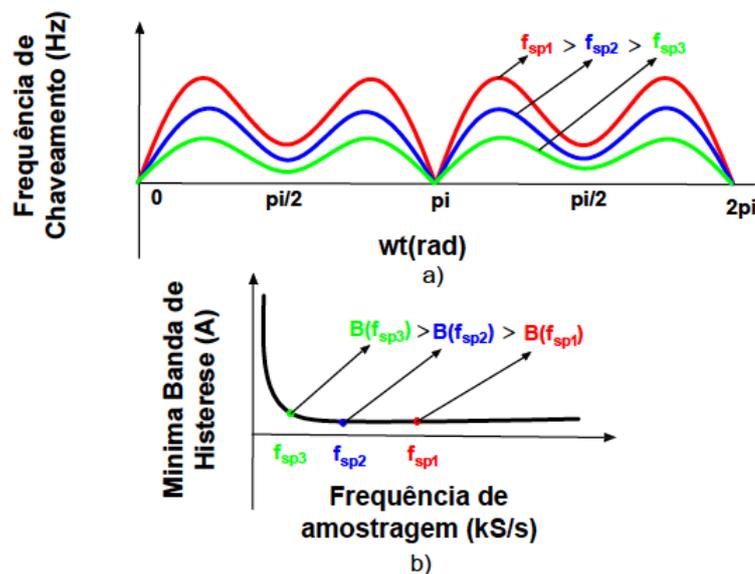


Figura 3-7: a) Frequência de comutação limitada pela frequência de amostragem b) mínima banda de histerese em função da frequência de amostragem.

3.1.4 Conceito da Técnica de baixas frequências de amostragem

O projeto do controle de corrente por histerese digital, começa com a frequência de comutação máxima pretendida para um determinado dispositivo semicondutor, o que leva à escolha da taxa de amostragem apropriada.

Semelhante à histerese analógica, a primeira derivada de (3.21) igualada a zero permite obter o ângulo de frequência de comutação máxima (3.10). Este ângulo substituído em (3.21) mostra que a frequência máxima de comutação teórica para a banda mínima (3.20) é quatro vezes menor do que a taxa de amostragem, como é mostrado em (3.22).

$$f_{swmax(Bmin)} = \frac{f_{sp}}{4} \quad (3.22)$$

Após a escolha da frequência de amostragem de trabalho, a ondulação de corrente desejada da corrente de entrada e da tensão de saída desejada leva a um projeto apropriado dos indutores de entrada do conversor no que tange a mínima banda de histerese corretamente factível ao controle.

A Figura 3.8 mostra a mínima banda de histerese dada em (3.20) para uma tensão V_{dc} de 380 V, em função da frequência de amostragem, para diferentes indutâncias de entrada. Na Figura 3.9 o mesmo procedimento é feito para diferentes valores de V_{dc} . Neste caso, é necessário determinar os indutores de entrada com a frequência de comutação máxima desejada para o controle da banda de histerese desejada. Os indutores de entrada estabelecem a ondulação da corrente de entrada.

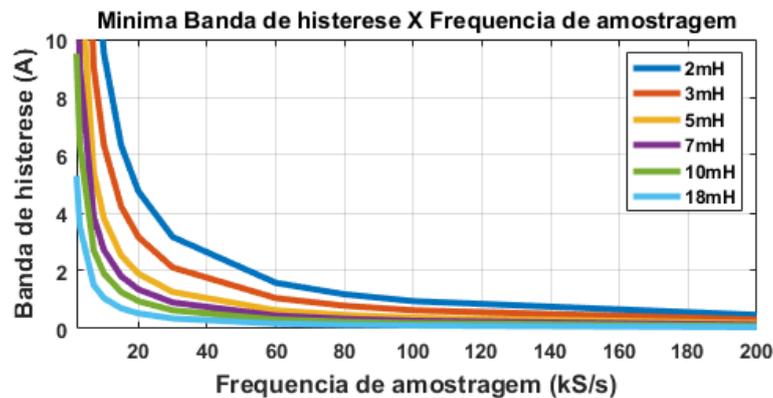


Figura 3-8 Mínima banda de histerese em função da frequência de amostragem para diferentes valores de indutância de entrada.

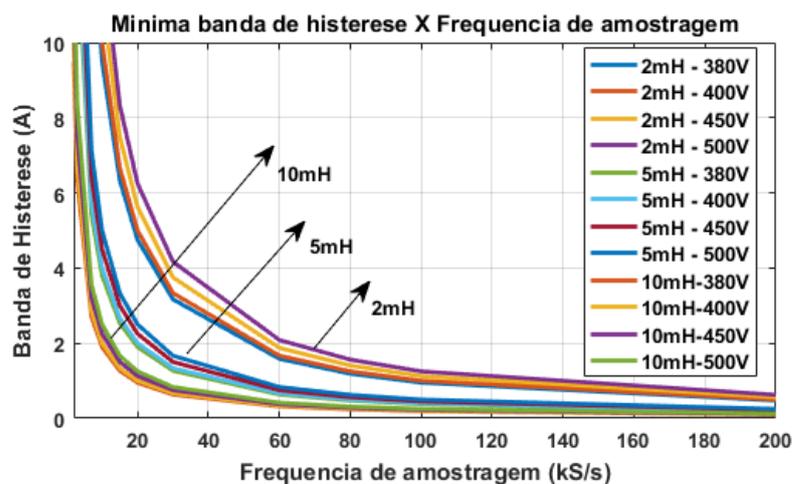


Figura 3-9 Mínima banda de histerese em função da frequência de amostragem para diferentes valores de indutância de entrada e diferentes valores de tensão V_{dc} .

É importante destacar que como mostrado na figura 3.9 a mínima banda aumenta de acordo com o nível de tensão V_{dc} do retificador (3.20), necessitando por exemplo de indutores maiores na entrada para conter a maior variação de corrente na passagem da tensão de entrada por zero. Porém, isso não quer dizer que as qualidades das formas de onda são comprometidas, uma vez que o aumento da tensão de saída pressupõe um aumento da referência de corrente de controle e por consequência maior a componente fundamental das correntes de entrada, para maiores tensões de saída. Diminuído assim os níveis de THD das formas de onda.

Outro ponto importante a ser notado é que bandas cada vez mais estreitas precisam de indutâncias cada vez maiores. Todavia, ainda que o aumento da indutância diminua o conteúdo harmônico das correntes, há também uma maior queda de tensão associada com esse aumento. Esses efeitos impactam no funcionamento do conversor. Nesse caso, o aumento da indutância com o intuito de se possibilitar a reprodução de bandas mais estreitas é limitado. De certa forma, indutâncias máximas de 20 % até 30 % da indutância de base do sistema, são respeitadas em aplicações práticas, com o objetivo de se limitar as perdas e quedas de tensão nos indutores [41].

É necessário o cálculo da indutância base do sistema para o projeto do controle, uma vez que a mesma muda de acordo com os níveis de tensão e potência trabalhados. Em (3.23) é dada a expressão para o cálculo da indutância base.

$$L_{(base)} = \frac{V_{base}^2}{P_{base} 2\pi f} \quad (3.23)$$

Para uma indutância máxima de 30% da indutância de base, a figura 3.10 mostra o comportamento da indutância máxima de projeto em função da tensão e potência em p.u., para uma tensão de base de 127 V e potência de base de 3 kW.

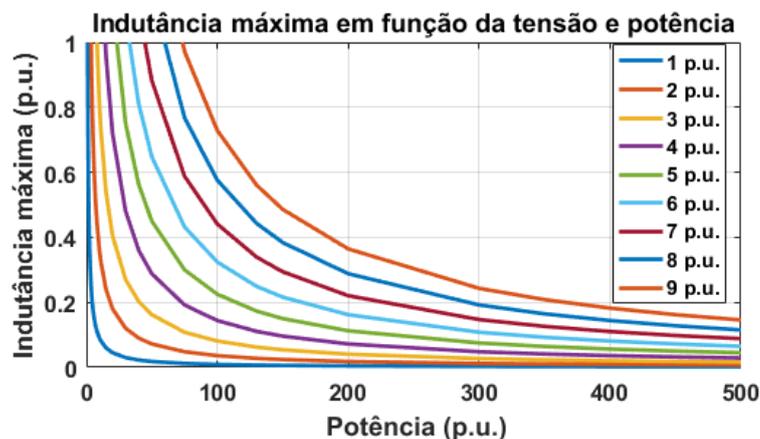


Figura 3-10 Comportamento da indutância máxima para variação da tensão e potência.

É possível observar a tendência de diminuição da indutância máxima com o aumento da tensão e potência do conversor. As menores indutâncias e os maiores níveis de tensão fazem com que as bandas mínimas calculadas sejam cada vez maiores em conversores de média e alta tensão.

Ainda assim, como já dito anteriormente, ainda que as bandas mínimas sejam maiores os níveis de THD das correntes não são prejudicados devido as maiores componentes fundamentais presentes. Nesse sentido, a relação da banda de histerese aplicada e o nível de corrente do conversor é um índice de importante análise já que permite o projeto do controle levando em conta não só os níveis de tensão, mas também a potência do conversor e também a comparação de desempenho entre os níveis de potência e tensão diferentes.

Dividindo (3.20) pela corrente da equação de potência trifásica (3.24), (3.25) mostra a banda de histerese mínima em p.u. em função da tensão de fase V_f , tensão de saída V_{dc} , potência P , indutância L e frequência de amostragem f_{sp} .

$$P = 3V_f I \quad (3.24)$$

$$\frac{B}{I} = \frac{3V_f V_{dc}}{3LPf_{sp}} \quad (3.25)$$

A figura 3.11 mostra o comportamento da banda de histerese em p.u. variando-se a indutância 30 % para 1 p.u. de tensão e potência e 2 p.u. de tensão e 100 p.u. de potência tendo como uma tensão de base de 127 V e potência de base de 3 kW e em ambos os casos considerando uma elevação de tensão de 22 %.

Os resultados mostram que os dois projetos de tensão e potência ainda que apresentem bandas mínimas de projeto diferentes, apresentam desempenho igual quando se observa a banda de histerese em p.u. quando aplicado a mesma indutância, em p.u., para os dois casos. Tal fato mostra que o projeto da indutância em função da indutância de base irá definir a ondulação da corrente e a banda mínima a ser aplicada no controle.

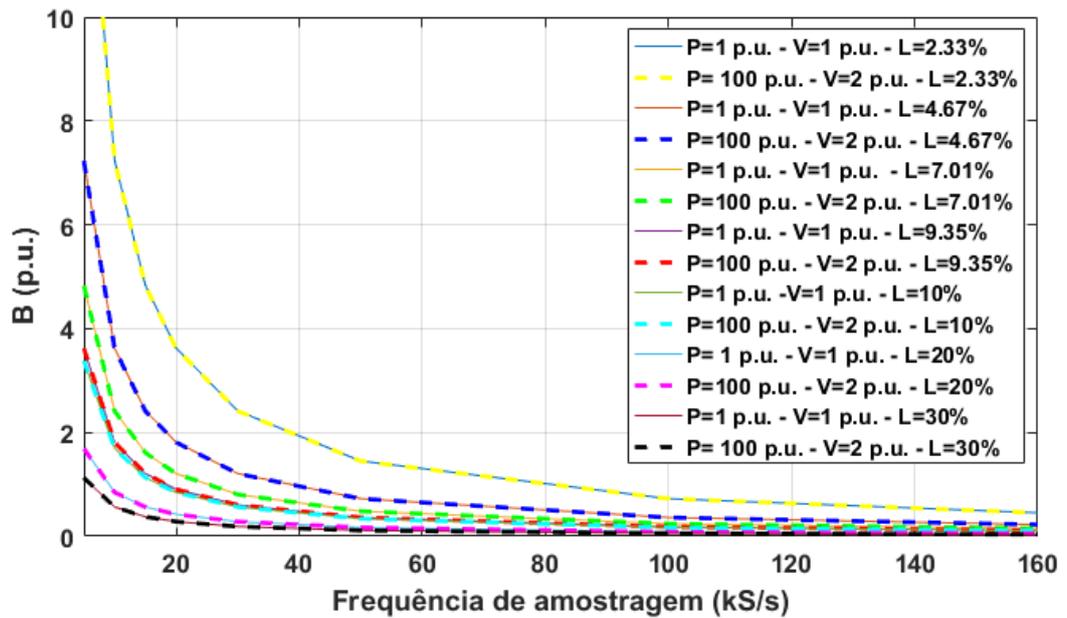


Figura 3-11 Banda de histerese em p.u. para dois projetos de tensão e potência para diferentes valores de indutância limitados em até 30 %.

Em síntese, o projeto do controle digital por histerese de corrente segue os três passos:

- Escolha da frequência de amostragem, f_{sp} , em função da frequência de comutação máxima desejada;
- Escolha dos níveis de tensão de entrada e saída e potência do conversor;
- Projeto da indutância de entrada em função da indutância base e cálculo da mínima banda de histerese levando em conta a ondulação da corrente, a distorção harmônica da mesma e o número de comutações em um período de acordo com as perdas e a eficiência desejadas.

3.1.5 Operação fora do projeto do ponto de banda mínima

Como já foi dito, a mínima banda de histerese (3.20) é a mínima banda na qual a ondulação da corrente, responde corretamente a banda de histerese aplicada no controle. Porém, se a máxima frequência de comutação é respeitada, de acordo os interruptores a serem utilizados, evitando-se elevado estresse sobre os mesmos e que a qualidade das formas de onda esteja dentro de níveis aceitáveis, é totalmente plausível que o controle por histerese de corrente digital opere em pontos de trabalho fora da banda mínima aplicável responsável pelo controle.

A variação do ponto de trabalho para pontos próximos que tangem a banda mínima, ainda que não sigam exatamente a banda aplicada no controle, possibilitam uma flexibilidade na alteração da frequência de comutação e na THD das formas de onda.

A equação (3.26) mostra a máxima frequência de comutação em função de um fator k de desvio em relação a mínima banda de histerese.

$$f_{swmax} = \frac{f_{sp}}{4k} \quad (3.26)$$

Na Figura 3.12 são ilustradas as três regiões já citadas na figura 3.5, onde é possível constatar que a manipulação da banda aplicada no controle possibilita a flexibilidade de atuação sobre a frequência de comutação e, conseqüentemente, na qualidade das formas de onda, dentro de um intervalo próximo ao calculado para a banda mínima de histerese, sem que os últimos dois fatores sejam comprometidos.

Essa flexibilidade e tolerância são grandes vantagens uma vez que tornam o projeto mais factível e permitem facilitar, por exemplo, a implementação do controle. Uma vez que os indutores de entrada não precisam ser extremamente precisos à aplicação da banda do controle. Tudo isso é possível, desde que as formas de onda não tenham a qualidade comprometida para a aplicação, e a frequência de comutação máxima não prejudique os interruptores eletrônicos semicondutores.

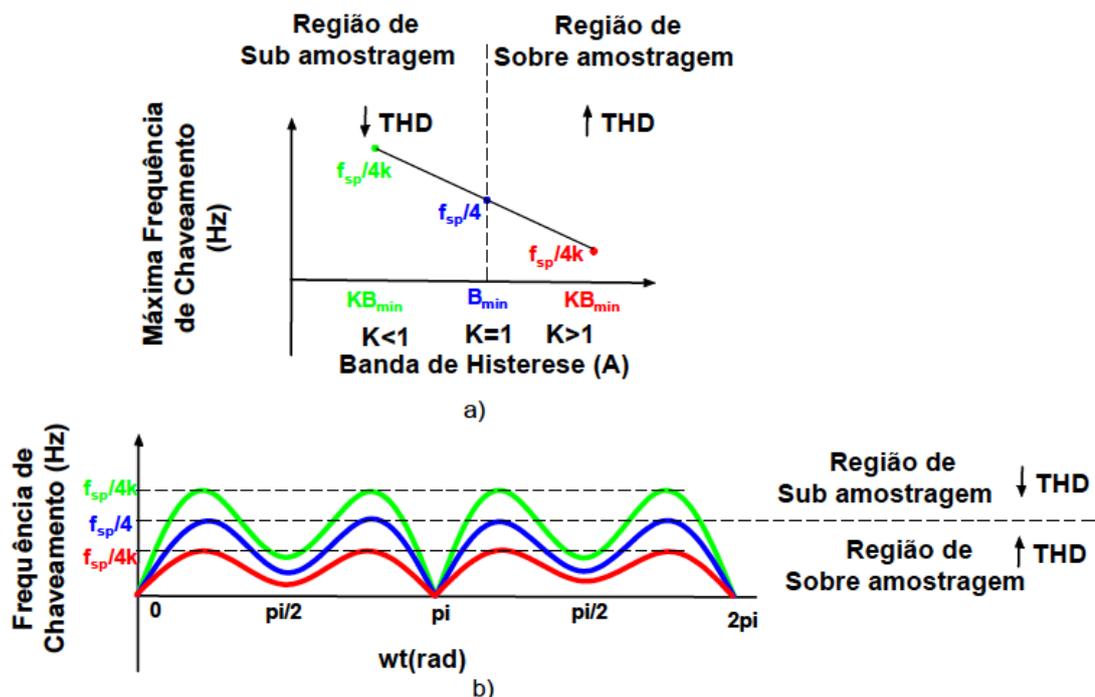


Figura 3-12: a) frequência máxima de comutação para variação da banda aplicada b) Variação da frequência de comutação e limitação de acordo com a banda aplicada.

3.1.6 Efeito de acoplamento

Quando o ponto neutro da fonte trifásica de entrada não está conectado ao conversor, uma tensão entre os pontos M e N aparece como visto no circuito CA equivalente da Figura 3.13.

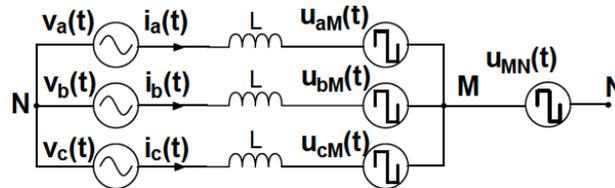


Figura 3-13: Circuito equivalente do retificador trifásico PWM sem conexão de neutro.

No caso de não haver conexão do neutro, (3.13) muda devido ao acoplamento mútuo entre as tensões de fase. A equação (3.27) mostra que a inclinação das correntes de fase na histerese digital depende da indutância da linha de entrada, das tensões de entrada da rede e do conversor e da tensão de acoplamento mútuo U_{MN} .

$$\begin{cases} \Delta I_a = \frac{(v_a(t) - u_{aM}(t) - u_{MN}(t))T_s}{L} \\ \Delta I_b = \frac{(v_b(t) - u_{bM}(t) - u_{MN}(t))T_s}{L} \\ \Delta I_c = \frac{(v_c(t) - u_{cM}(t) - u_{MN}(t))T_s}{L} \end{cases} \quad (3.27)$$

Onde u_{MN} é a tensão de seqüência zero que depende das tensões de fase, mostrada em (3.28) [46], [47], [50].

$$u_{MN} = \frac{1}{3}(u_{aM}(t) + u_{bM}(t) + u_{cM}(t)) \quad (3.28)$$

Conforme discutido na última seção, o comportamento da frequência de comutação é obtido pela inclinação da corrente de entrada para os estados ativo e zero, mas agora a contribuição U_{MN} deve ser considerada. Semelhante à última seção, o comportamento da frequência de comutação pode ser obtido por (3.29) e varia ao longo do tempo dependendo das tensões de entrada e saída, da banda de histerese, da indutância de entrada e da tensão U_{MN} . Como a tensão U_{MN} depende das três tensões de entrada referidas à tensão do ponto médio M, ela muda com o tempo de acordo com os semiciclos das tensões de entrada e os estados de comutação, que são mostrados na Tabela 3.1 [54].

$$f_{sw} = \frac{(|V_{in}(t)| - |u_{MN}(t)|)(\frac{1}{2}V_{dc} - |V_{in}(t)| - |u_{MN}(t)|)}{BL(\frac{1}{2}V_{dc} - 2|u_{MN}(t)|)} \quad (3.29)$$

Tabela 3-1- Tensão u_{MN}

Estados	++	+-	+-	-+	++	--
000	$-V_{dc}/6$	$V_{dc}/6$	$-V_{dc}/6$	$V_{dc}/6$	$-V_{dc}/6$	$V_{dc}/6$
001	0	0	$-V_{dc}/3$	0	0	$V_{dc}/3$
010	$-V_{dc}/3$	0	0	$V_{dc}/3$	0	0
011	$-V_{dc}/6$	$-V_{dc}/6$	$-V_{dc}/6$	$V_{dc}/6$	$V_{dc}/6$	$V_{dc}/6$
100	0	$V_{dc}/3$	0	0	$-V_{dc}/3$	0
101	$V_{dc}/6$	$V_{dc}/6$	$-V_{dc}/6$	$-V_{dc}/6$	$-V_{dc}/6$	$V_{dc}/6$
110	$-V_{dc}/6$	$V_{dc}/6$	$V_{dc}/6$	$-V_{dc}/3$	$-V_{dc}/6$	$-V_{dc}/6$
111	0	0	0	0	0	0

A Tabela 3.2 apresenta os parâmetros de teste das formas de onda da corrente de entrada da Fig. 3.14 para o RNPC trifásico com e sem conexão do neutro.

Tabela 3-2 Parâmetros de teste

Simbolo		
V_{in}	Tensão de entrada	127 V _{RMS}
V_{dc}	Tensão de saída	380V
B	Banda de histerese	1A
L	Indutância de entrada	2mH
C	Capacitores do barramento CC	470uF

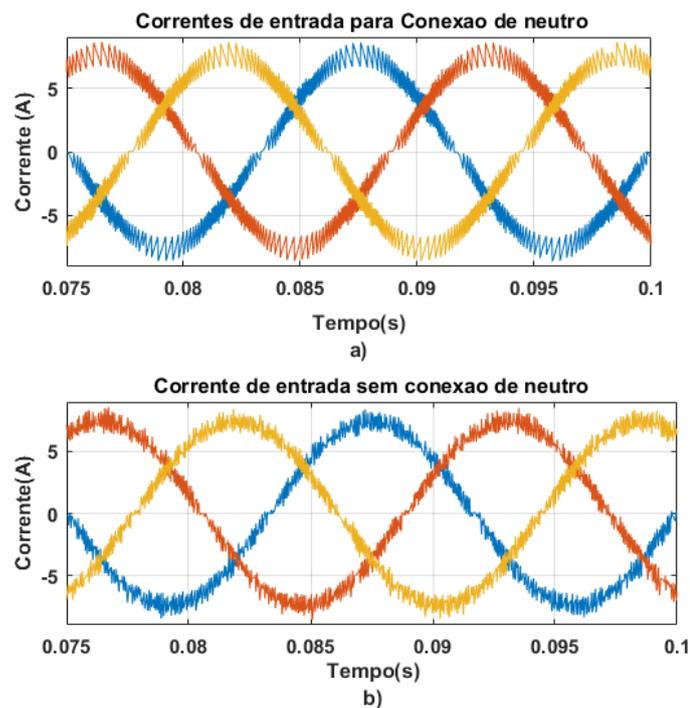


Figura 3-14: Corrente de entrada do retificador: a) com conexão de neutro se b) sem conexão de neutro.

Como esperado no primeiro caso, o conversor se comporta como três circuitos monofásicos devido à operação independente das fases. Sem a conexão do neutro, o acoplamento entre as fases afeta o padrão de comutação uma vez que $U_{MN} \neq 0$. No caso do retificador RNPC com a conexão do neutro, a interferência entre as fases é eliminada, mas apresenta uma ondulação de corrente maior do que sem a conexão do neutro.

As respectivas distorções harmônicas totais das correntes nas Figuras 3.15 e 3.16 permitem confirmar os resultados quando se observa uma maior distorção harmônica para o caso com a conexão do condutor de neutro. Além disso, os espectros harmônicos de corrente mostram um impacto na frequência de comutação do controle de corrente de histerese, devido às variações de tempo na tensão U_{MN} .

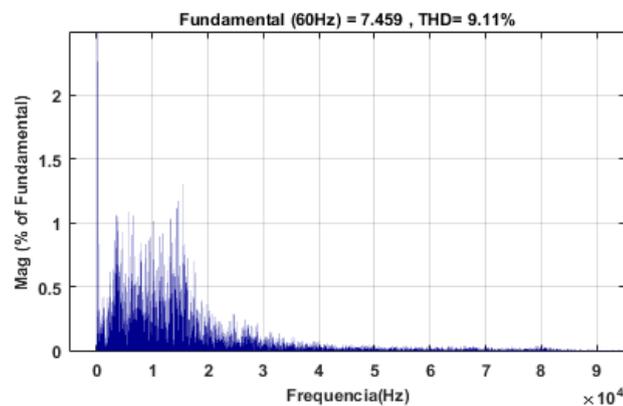


Figura 3-15 : Espectro de corrente para conexão de neutro.

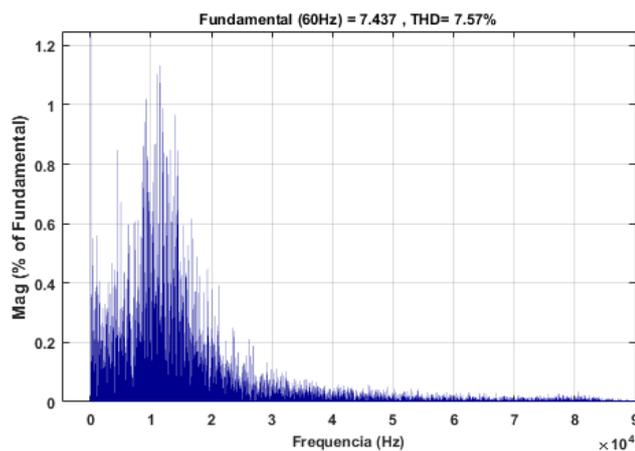


Figura 3-16: Espectro de corrente sem conexão de neutro.

A Figura 3.17 apresenta o comportamento da frequência de comutação em um período fundamental para o controle da corrente de histerese com e sem conexão do neutro. Como é de se esperar, o Retificador com conexão de neutro apresentou desempenho de frequência de

comutação semelhante ao do modelo levantado em (3.8), e a frequência máxima de comutação atinge um valor inferior ao estimado por (3.22), para uma frequência de amostragem de 95kS/s.

No caso do retificador sem conexão de neutro, a frequência de comutação varia no tempo com a tensão de acoplamento U_{MN} como em (3.29), mas a frequência máxima de comutação permanece a mesma que no caso de conexão de neutro e, portanto, confirma a limitação da frequência de comutação pela amostragem. Neste trabalho o estudo do retificador continua apenas sem conexão de neutro, uma vez que em aplicações críticas muita das vezes o neutro não está disponível.

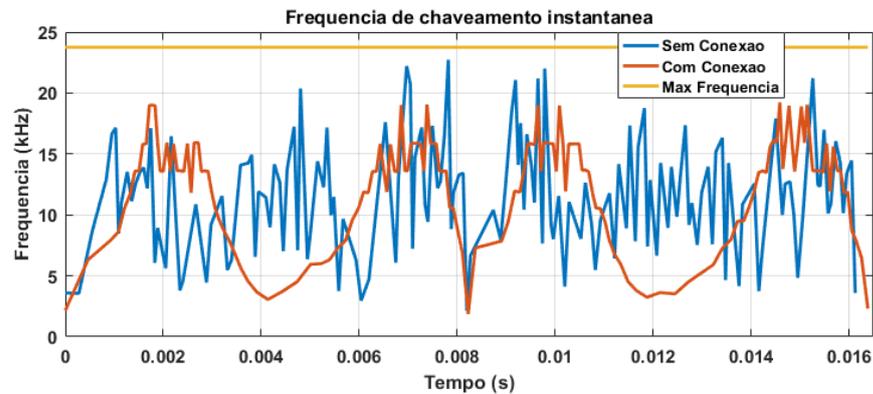


Figura 3-17: Variação da frequência de comutação sem e com conexão de neutro.

3.2 Técnicas de Comando

Uma vez que a topologia RNPC apresenta a grande confiabilidade e flexibilidade em relação a impossibilidade de se realizar um curto-circuito do barramento cc do retificador, é possível, então, quatro diferentes maneiras de comando da topologia para os dois interruptores responsáveis pelo grampeamento nos semiciclos positivos e negativos [34], [35].

Nesse sentido, a implementação da malha de corrente utilizando o controle por histerese de corrente é mostrada na Figura 3.18, onde as diferentes lógicas de comando são implementadas para o acionamento dos interruptores.

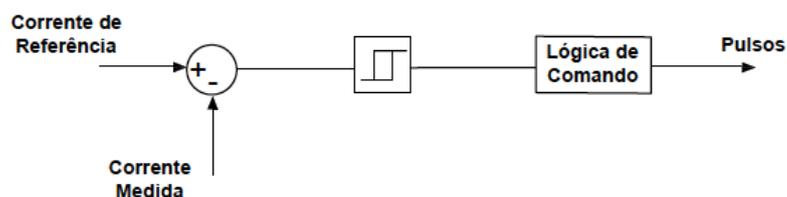


Figura 3-18: Malha de corrente implementada com o controle por histerese de corrente.

A comutação clássica utilizada para a topologia RNPC é realizada acionando os dois interruptores de cada fase do conversor simultaneamente como é mostrado no esquema da Figura 3.19. Na Figura é possível verificar a geração da onda de tensão de três níveis para o comando simultâneo dos interruptores S_{11} e S_{12} .

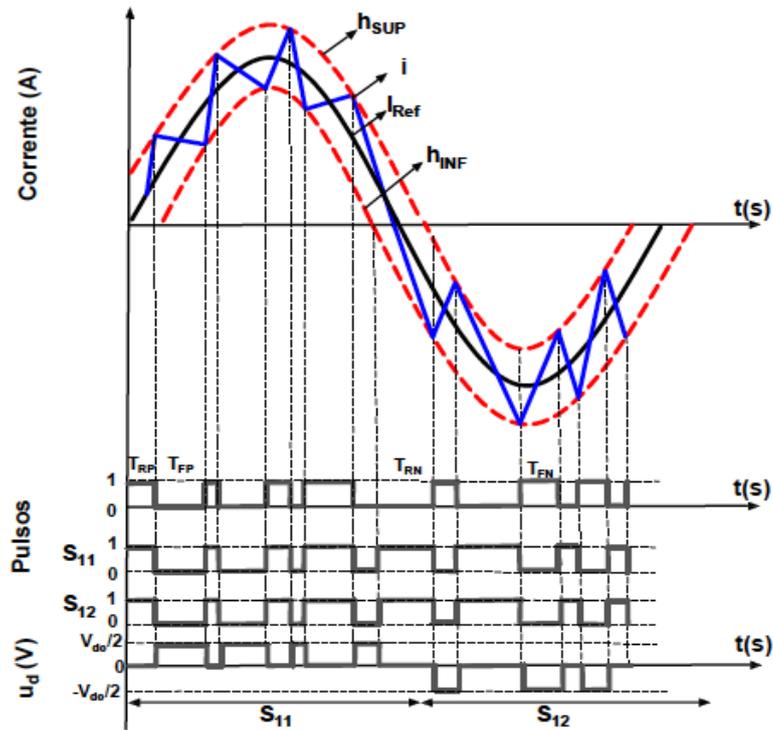


Figura 3-19: Esquema para comando simultâneo.

A lógica para o comando simultâneo é mostrada na malha do controle por histerese de corrente da Figura 3.20.

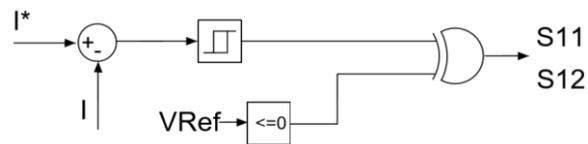


Figura 3-20: Implementação do controle com comando simultâneo.

Contudo, como mostrado na Figura 3.21, cada interruptor é responsável pelo comando em um semiciclo da tensão de entrada e como não existe a possibilidade de curto-circuito do barramento cc devido à comutação, se abre mais três possibilidades de técnicas de comando: comando complementar, comando ligado e comando desligado.

O comando complementar consiste em acionar os dois interruptores da topologia RNPC com sinais de comando opostos, ou seja, enquanto um interruptor comuta de acordo com o

semiciclo, a outra recebe sinal complementar. A Figura 3.21 mostra o esquema de comutação complementar para a topologia RNPC utilizando a histerese de corrente e a geração da forma de onda de três níveis de tensão.

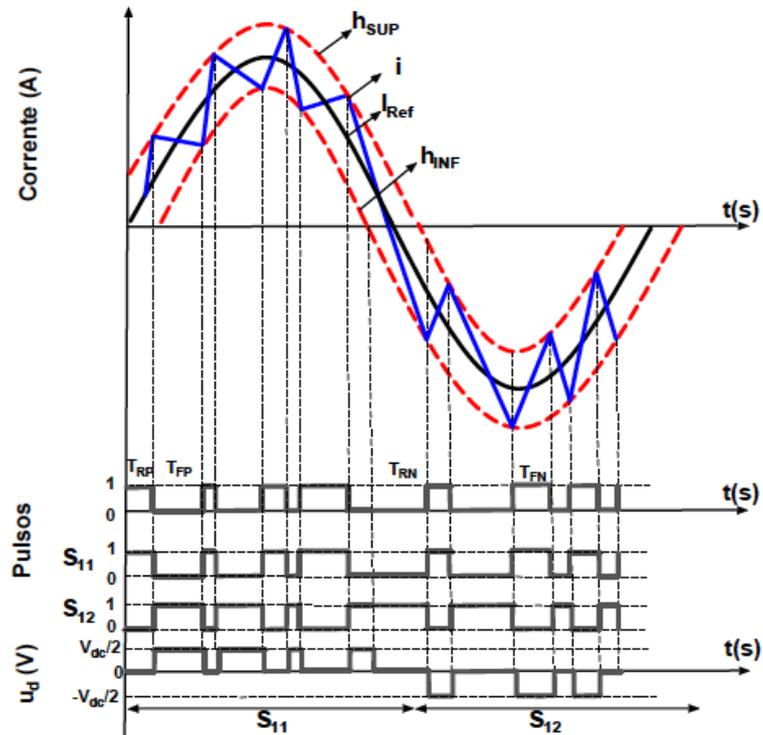


Figura 3-21: Esquema de comando complementar.

A lógica para o comando complementar é mostrada na Figura 3.22 na malha do controle por histerese de corrente.

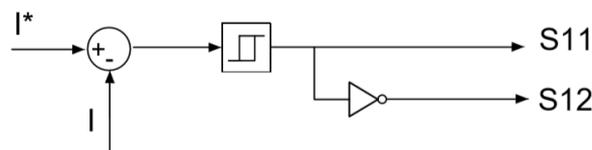


Figura 3-22: Implementação do controle com comando complementar.

O comando ligado por sua vez se baseia no acionamento dos interruptores de forma que de acordo com o semiciclo da tensão de entrada, um interruptor comuta e o outro permanece ligado. A Figura 3.23 mostra o esquema de comutação ligada, onde é possível observar a formação de três níveis de tensão, na qual, enquanto S_{11} comuta o interruptor S_{12} permanece ligado para o semiciclo positivo da tensão de entrada. Para o semiciclo negativo, enquanto o interruptor S_{12} comuta o interruptor S_{11} permanece ligado.

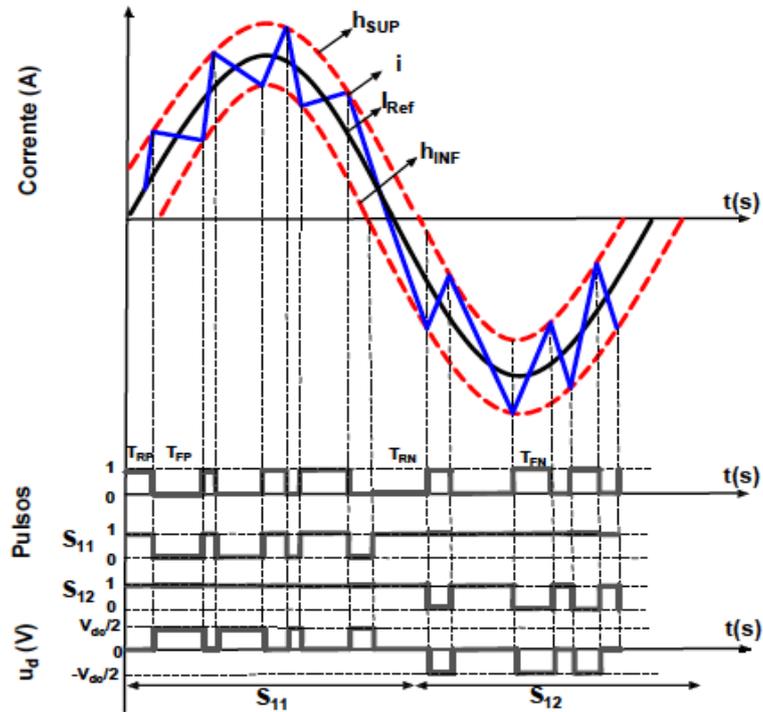


Figura 3-23: Esquema de comando ligado.

A lógica para o comando ligado é mostrada na Figura 3.24 na malha do controle por histerese de corrente.

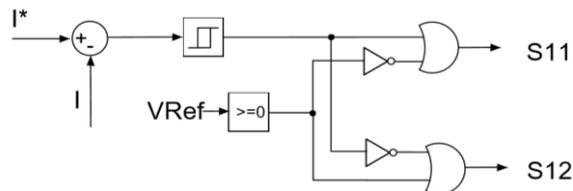


Figura 3-24: Implementação do controle com comando ligado.

O comando desligado também é factível e também de acordo com o semiciclo da tensão de entrada e , diferentemente do comando ligado, o interruptor comuta e a outro interruptor permanece desligado. A Figura 3.25 mostra o esquema de comando desligado, onde é possível observar que para o semiciclo positivo o interruptor S_{11} comuta e o interruptor S_{12} permanece desligado. Para o semiciclo negativo o interruptor S_{12} comuta enquanto o interruptor S_{11} permanece desligado.

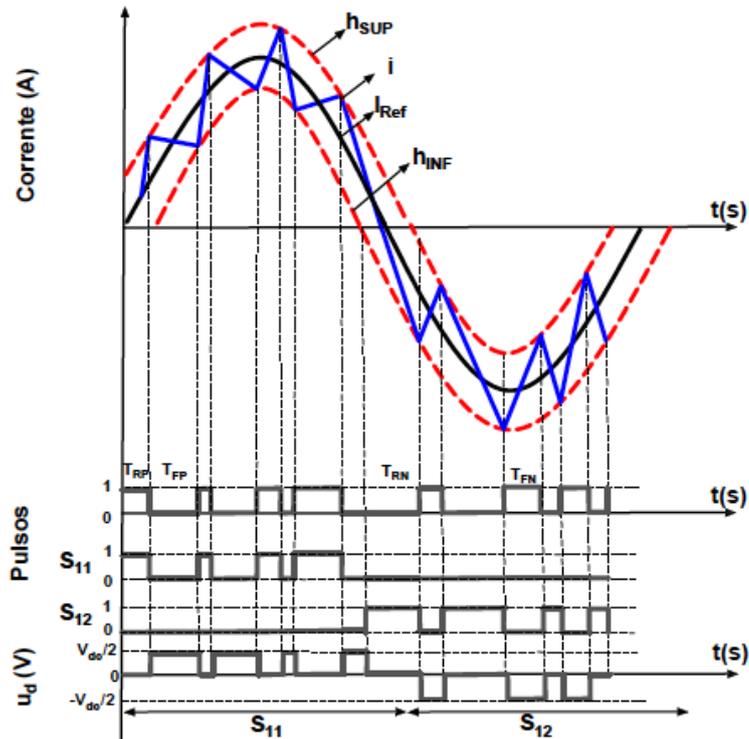


Figura 3-25: Esquema de comando desligado.

A lógica para o comando desligado é mostrada na figura 3.26 na malha do controle por histerese de corrente.

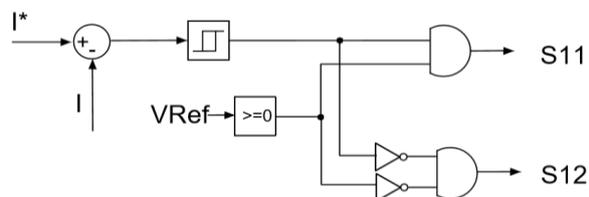


Figura 3-26: Implementação do controle com comando desligado.

Nesse sentido o trabalho tem como objetivo a avaliação da qualidade das formas de onda dos quatro métodos de comando apresentados utilizando a histerese de corrente para a topologia RNPC. Simulações e resultados experimentais serão apresentados nos próximos capítulos.

3.3 Técnica de Balanceamento dos Capacitores do barramento cc por injeção de componente cc

Como já abordado as topologias de três níveis possuem muitas vantagens sobre as topologias de dois níveis, como por exemplo em relação a menor tensão de bloqueio suportada pelos semicondutores e menor *ripple* das correntes de entrada. Contudo, os dois capacitores do

barramento cc grampeados de saída necessitam, muitas das vezes, de técnicas de controle com o objetivo de se realizar o balanceamento de tensão dos mesmos devido à pequenas variações dos elementos como interruptores, diodos, indutores e capacitores, bem como devido às imperfeições da rede na qual o conversor está conectado [18], [19], [20].

O balanceamento dos capacitores do barramento cc é necessário, uma vez que previne estresse dos semicondutores e dos capacitores devido a sobretensão e harmônicos de baixa frequência na corrente de entrada. Tais fenômenos impactam na qualidade da forma de onda sintetizada e no rendimento do conversor [18], [19], [20].

O controle sobre o balanceamento dos capacitores do barramento cc é baseado na possibilidade de influenciar a tensão no ponto central a partir de estados de comutação redundantes dentro dos estados de comutações possíveis da topologia RNPC [18], [19], [20].

Dessa forma, é necessário lançar mão do hexágono de possibilidade dos estados de comutação de três níveis da Figura 2.22. Como se é possível obter três valores de tensão de fase: $V_{dc}/2$, 0 e $-V_{dc}/2$, existem 27 diferentes possibilidades de estados de comutação para uma estrutura de três níveis. Porém, devido ao fato de que a topologia é unidirecional, cada fase comuta apenas entre dois níveis de tensão, $V_{dc}/2$ e 0, para correntes positivas e $-V_{dc}/2$ e 0, para correntes negativas, restando então apenas 8 combinações diferentes para as possibilidades das direções das correntes [18], [20].

Baseado na polaridade das tensões trifásicas, as tensões podem ser classificadas em seis seções de acordo com o sinal da tensão de entrada dentro de um período com mostra a Tabela 3.3 [18], [20].

Tabela 3-3 : Polaridade das tensões de fase de entrada divididas em seções.

SEÇÃO 1	SEÇÃO 2	SEÇÃO 3	SEÇÃO 4	SEÇÃO 5	SEÇÃO 6
$V_a > 0$	$V_a > 0$	$V_a > 0$	$V_a < 0$	$V_a < 0$	$V_a < 0$
$V_b < 0$	$V_b < 0$	$V_b > 0$	$V_b > 0$	$V_b > 0$	$V_b < 0$
$V_c < 0$	$V_c < 0$	$V_c < 0$	$V_c < 0$	$V_c > 0$	$V_c < 0$

Assim, os diferentes estados de comutação dos interruptores levam para diferentes funções de comutação de acordo com as seções e sentidos das correntes. A Figura 3.27 mostra o hexágono de possibilidades para o retificador RNPC, nas quais as áreas demarcadas mostram as possibilidades factíveis de acordo com a polaridade das tensões de entrada dentro de um grande hexágono de sistemas três níveis [18], [20].

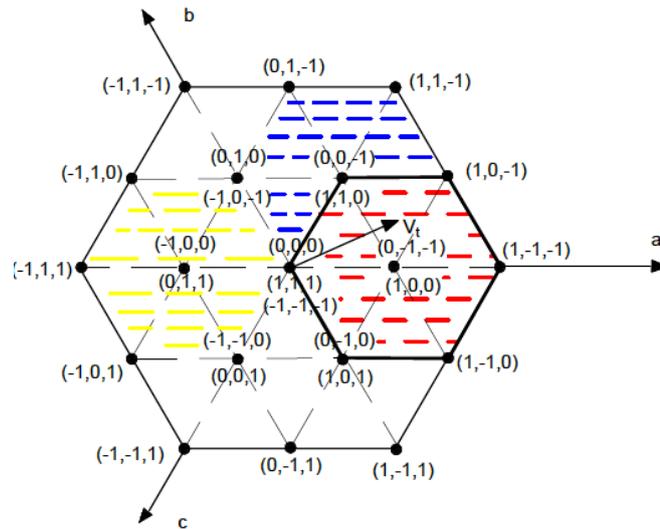


Figura 3-27: Espaço vetorial do retificador RNPC.

Neste caso a dependência da tensão no ponto central M (Figura 3.28) obedece a corrente que flui pelo ponto central M que, por consequência depende das correntes nas fases, e depende dos estados de comutação como é mostrado em (3.26) [18], [20].

$$i_M = (S_a i_a + S_b i_b + S_c i_c) \quad (3.30)$$

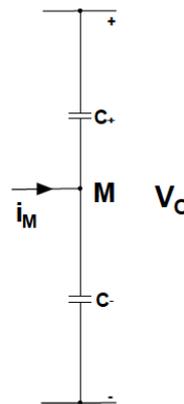


Figura 3-28: Corrente i_M no ponto M.

Nesse sentido, a Tabela 3.4 mostra os estados dos interruptores bem como as funções de comutação e as correntes no ponto neutro M correspondentes para a seção 2 da Tabela 3.3. As operações nas outras seções são similares ao realizado para seção 2 [18], [20].

Tabela 3-4: Estados de comutação para a seção 2.

S_{WA}	S_{WB}	S_{WC}	S_A	S_B	S_C	i_M
1	1	1	0	0	0	0
1	1	0	0	0	-1	-i _c
1	0	1	0	-1	0	-i _b
1	0	0	0	-1	-1	i _a
0	1	1	1	0	0	-i _a
0	1	0	1	0	-1	i _b
0	0	1	1	-1	0	i _c
0	0	0	1	-1	-1	0

Analisando a tabela é possível verificar que as diferentes funções de comutação contribuem de formas distintas para a corrente no ponto M e, dessa forma, também para a tensão no mesmo ponto. Primeiramente, é possível observar a presença de vetores pequenos redundantes (0, -1, -1) e (1,0,0) e provém a maior contribuição para a corrente no ponto central em direções opostas. Os vetores médios (1,0, -1), (1, -1,0), (0, -1,0), (0,0,-1) também contribuem para a corrente no ponto central M, porém de menor intensidade. Os vetores longos (1, -1, -1) e nulos (0,0,0) não contribuem para a corrente no ponto central [18], [20].

Uma análise nos estados de comutação da Tabela 3.4 possibilita verificar que para uma distribuição igual dos estados de comutação contribui para um valor médio nulo da corrente i_M , o que pode ser estendido para a operação nas outras seções da Tabela 3.3. Assim, baseado em um sistema de comportamento igual e ideal, não se é esperado um desbalanceamento da tensão dos capacitores, porém devido a mútua influência entre as três fases do controle por histerese de corrente resultam em uma estatocástica ou caótica variação nos tempos distribuídos entre os estados de comutação. Nesse sentido, uma componente cc na corrente i_M é esperada e leva ao desbalanceamento dos capacitores do barramento [20].

É necessário então um controle de forma a atuar nos estados de comutação de forma que os vetores redundantes sejam mais utilizados a fim de reduzir o desbalanço entre os capacitores. Isso é possível a partir da coordenação dos comutações dos braços do conversor, mas uma vez que a idéia do trabalho é proposta de um sistema robusto envolvendo conversor e método de controle com alta confiabilidade e baixo custo de manutenção, o método de balanço proposto por [20] foi adotado uma vez que apenas uma referência de corrente contínua é adicionada a referência gerada pelo controle de corrente.

A Figura 3.29 mostra o espaço vetorial para o *ripple* de corrente definido pela interseção entre as bandas aplicadas ao controle e mostra a idéia central da técnica de adição de uma componente cc i_0 na malha de referência de corrente, cujo objetivo é a influência sobre os estados de comutação. O *offset* imposto desloca o hexágono formado pela interseção entre os erros e possibilita a mudança na frequência de comutação nos limites positivos e negativos impostos pelas bandas, fazendo com que os estados redundantes sejam mais ou menos utilizados [20].

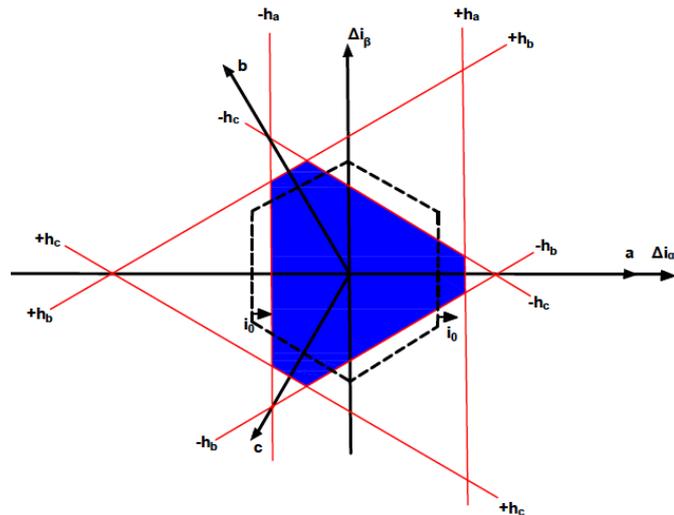


Figura 3-29: Representação do espaço vetorial do *ripple* de corrente para a adição de componente cc na referência de corrente.

Nesse caminho, a Figura 3.30 mostra a estrutura de controle proposta para o controle do balanço do barramento cc, no qual o erro da tensão no capacitor em relação a metade da tensão do barramento cc é submetido a um controle proporcional gerando assim um sinal de corrente cc adicionado a referência do controle de corrente [20].

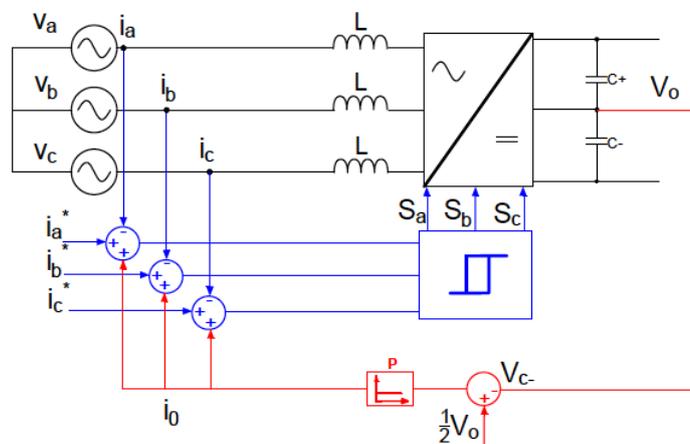


Figura 3-30: Controle do balanço do barramento CC.

3.4 Conclusão

Nesse capítulo foram modelados o controle por histerese para baixas frequências de amostragem para a topologia RNPC escolhida. De acordo com a topologia, o controle foi modelado para o funcionamento do retificador três níveis. Quando comparado com o caso analógico o controle digital possibilita a limitação da frequência de comutação por meio da frequência de amostragem da implementação digital. A qualidade das formas de onda é impactada, uma vez que a banda de histerese do controle depende da frequência de amostragem. Um modelo de mínima banda de histerese relacionada com a frequência de amostragem é obtido e depende dos indutores de entrada L , e da tensão V_{dc} . O projeto do controle através da banda mínima e do cálculo da indutância base considerando os níveis de tensão e potência, permite a limitação da frequência máxima de comutação em uma frequência quatro vezes menor que a frequência de amostragem.

Foram analisados os casos para a conexão e sem conexão de neutro, implicando no acoplamento ou não entre as fases do controle por histerese de corrente, bem como no aspecto da frequência de comutação e no *ripple* de corrente apresentado nos dois casos.

Como a topologia não apresenta possibilidade de curto-circuito do barramento cc, as técnicas de comando da topologia RNPC: Simultânea, Complementar, Ligada e Desligada foram abordadas no capítulo. A técnica de controle de balanceamento dos capacitores do barramento cc a partir da injeção de uma componente cc a referência de controle de corrente, foi escolhida devido a sua simplicidade de implementação.

CAPÍTULO 4 – RESULTADOS DE SIMULAÇÃO

Esse capítulo tem como objetivo apresentar os resultados de simulação para a topologia RNPC utilizando o controle por histerese de corrente em baixas frequências de amostragens, as técnicas de comando e comutação e a técnica de balanceamento dos capacitores do barramento cc abordados no Capítulo 3.

4.1 Parâmetros de simulação

Simulações foram realizadas com o objetivo de se avaliar o modelo desenvolvido no Capítulo 3, bem como estudar o comportamento do conversor quando controlado pelo controle por histerese digital. Nas subseções a seguir é realizada uma comparação entre o desempenho do controle por histerese analógico e digital, assim como, simulações do projeto utilizando o modelo são avaliadas juntamente com as técnicas de comutação e de balanceamento dos capacitores abordadas no capítulo anterior.

As simulações foram realizadas com o *software* Simulink / MatlabTM. Para a simulação do controle digital foi utilizada simulação do tipo discreta, em passo variável, pelo método Tustin/Backward Euler (TBE) com passo de simulação de 5 μ s. Para a simulação do controle analógico, foi realizada simulação do tipo contínua.

A Tabela 4.1 apresenta as condições de teste e parâmetros do sistema. A Figura 4.1 mostra a implementação digital do controlador do retificador ativo. Uma corrente de referência é obtida por amostragem da tensão de entrada instantânea, multiplicada pelo sinal de saída de um regulador PI de tensão cc do barramento. Os erros entre a referência e as correntes instantâneas do conversor são submetidos a comparadores de histerese, gerando pulsos de comando para os interruptores de acordo com os limites de banda pré-definidos. Para o balanceamento dos capacitores do barramento cc, é medida a tensão em um dos capacitores e comparada com metade da tensão de referência do barramento, na qual o erro gerado é submetido a um regulador P. A componente cc gerada pelo controlador é adicionada a referência de corrente.

Tabela 4-1: Parâmetros de simulação.

V_a, V_b, V_c	Tensão de fase de entrada	127 V _{RMS}
V_o	Tensão de saída	380 V
L	Indutância de entrada	2 mH
C	Capacitor de saída	470 uF
R	Resistencia de carga	75 Ω
P	Potência Nominal	1,925 kW
I	Corrente Nominal	5A
S	IGBT	$R_{on}=1m\Omega, R_s=\infty, C_s=0 F$
D	Diodo	$R_{on}=1m\Omega, L_{on}=0, V_f=0.8V$
		$R_s=500\Omega C_s=200nF$

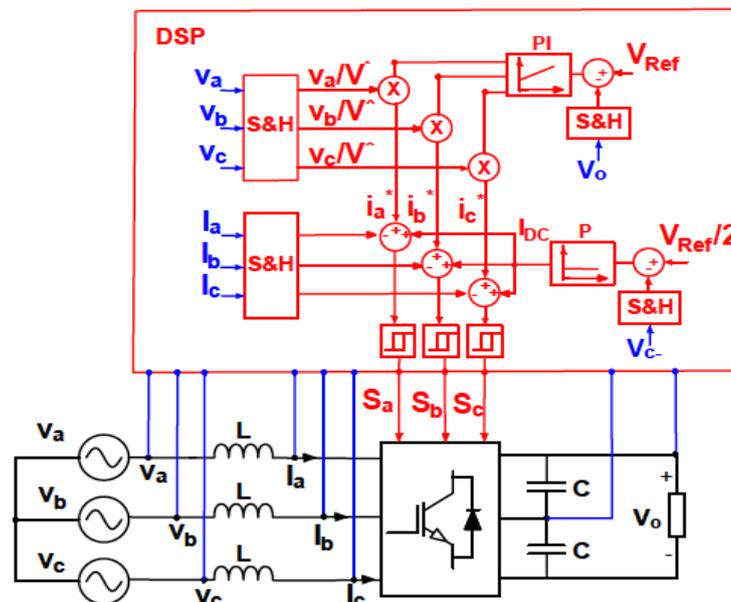


Figura 4-1: Esquema do controle por histerese de corrente digital aplicado a retificador ativo.

4.2 Desempenho analógico \times digital

As Figuras 4.2, 4.3 e 4.4 mostram os resultados de simulação para as correntes de entrada, espectro harmônico e erro de corrente da fase A, para o controle clássico por histerese de corrente analógico. Foi utilizada uma banda de histerese de 0,2 A.

Ainda que as Figuras 4.2 e 4.3 mostrem baixas distorções harmônicas das formas de onda sintetizadas em termos de THD, o espalhamento do espectro harmônico característico da implementação analógica é claramente observado.

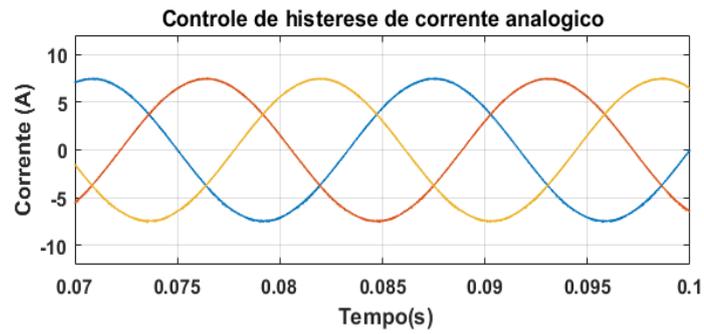


Figura 4-2 Corrente de entrada para o controle por histerese analógico.

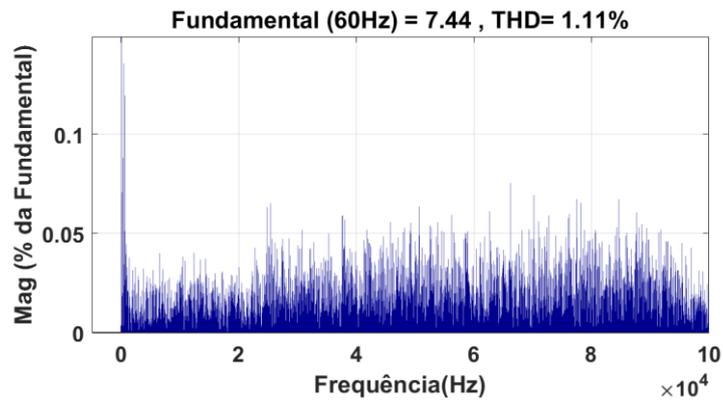


Figura 4-3 Espectro hamonico da corrente da fase A.

A Figura 4.4 mostra o erro de corrente em relação à banda definida acima. É possível verificar que o erro de corrente permanece, na maior parte do tempo, dentro dos limites estabelecidos pela banda de 0,2 A. Não obstante, é possível observar que este erro pode ultrapassar a banda em certos instantes, uma vez que, devido à não conexão de neutro existe então o acoplamento entre as fases que ocasiona esse efeito.

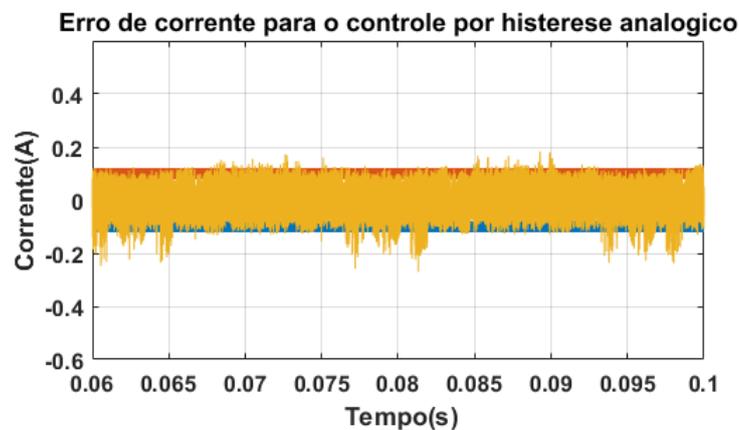


Figura 4-4: Erro de corrente para histerese analógica para a banda aplicada.

A Figura 4.5 mostra as correntes de entrada e os erros de corrente para implementação digital em baixas frequências. Nas frequências de amostragem de 15,36 kS/s, 5 kS/s e 2,5 kS/s, é possível observar o aumento do erro da corrente com a diminuição da frequência de amostragem. Como abordado anteriormente, a qualidade das formas de onda é afetada, uma vez que o erro de corrente vai além da banda aplicada, devido ao efeito da amostragem. Este efeito também é observado na trajetória de comutação da corrente, em coordenadas vetoriais $\alpha \beta$ na Figura 4.6, onde se pode observar o efeito dinâmico da frequência de amostragem na corrente, no qual o aumento da quantidade de amostras na corrente tende a convergir para o caso analógico simulado.

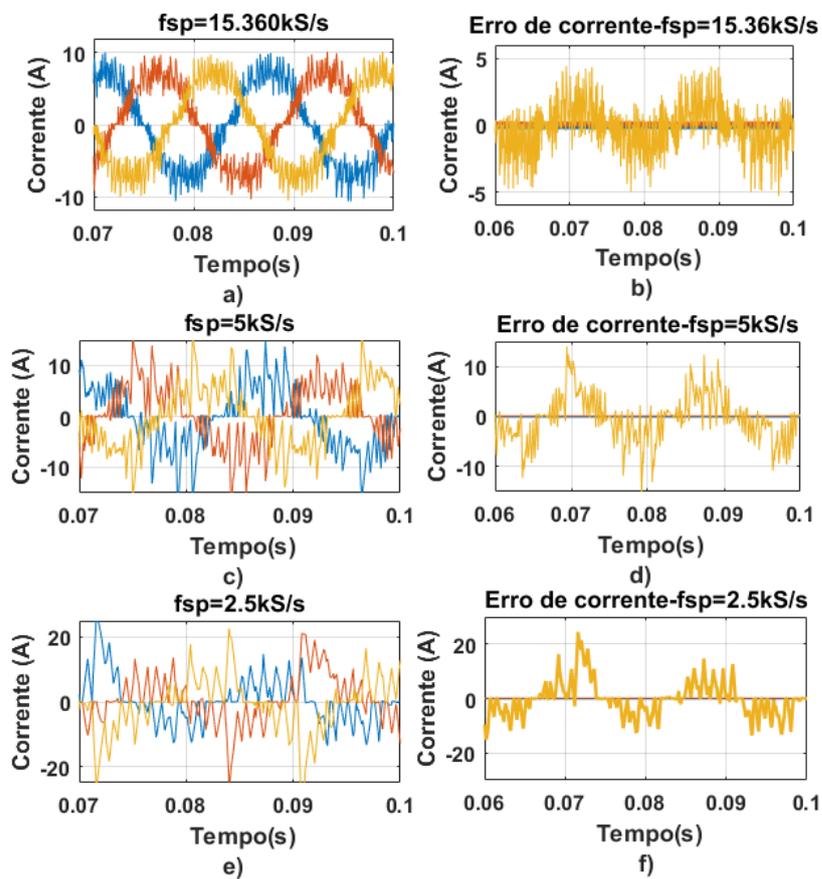


Figura 4-5 Corrente de entrada e erro de corrente para as frequências de amostragem de 15,36kS/s, 5kS/s e 2,5kS/s.

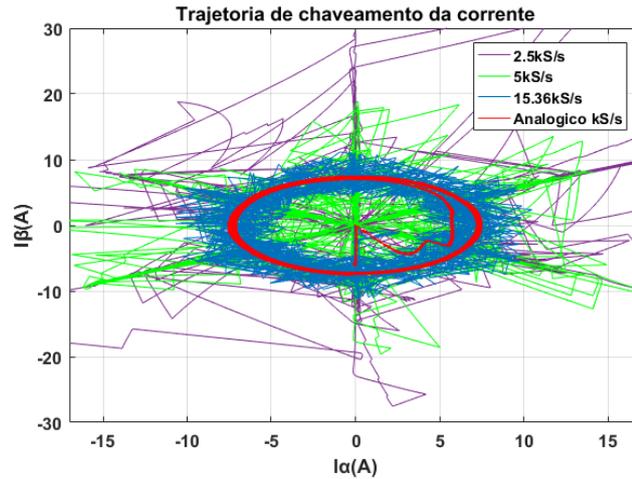


Figura 4-6 Trajetória de comutação da corrente de entrada no plano vetorial para os caso analógico e digital nas frequências de amostragem de 15,36 kS/s, 5 kS/s e 2,5 kS/s.

A amostragem tem a vantagem de limitar a frequência de comutação, uma séria desvantagem da versão analógica do controle. Nas Figuras 4.7, 4.8 e 4.9, é possível observar claramente a limitação do espectro com a diminuição da frequência de amostragem para as frequências de 15,36 kS/s, 5 kS/s e 2,5 kS/s.

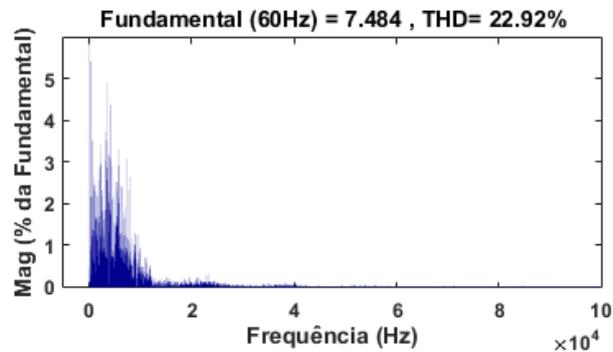


Figura 4-7 :Espectro harmônico para corrente de entrada para frequência de amostragem de 15,36 kS/s.

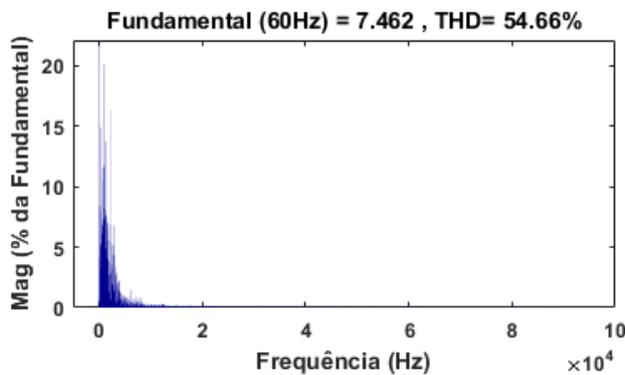


Figura 4-8: Espectro harmônico para corrente de entrada para frequência de amostragem de 5 kS/s.

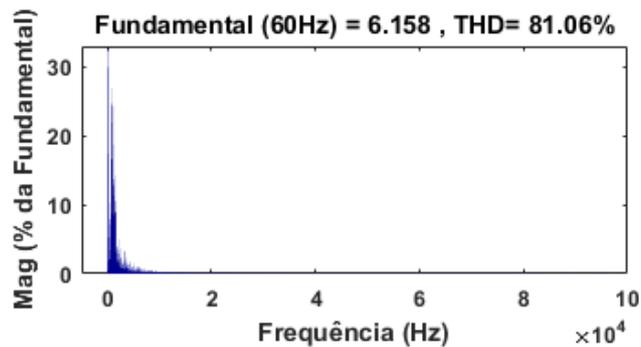


Figura 4-9 :Espectro harmônico para corrente de entrada para frequência de amostragem de 2,5 kS/s.

Além disso, a Figura 4.10 ainda mostra a redução no número de comutações com a diminuição da frequência de amostragem. Isto é de grande importância visto o impacto nas perdas e eficiência do conversor.

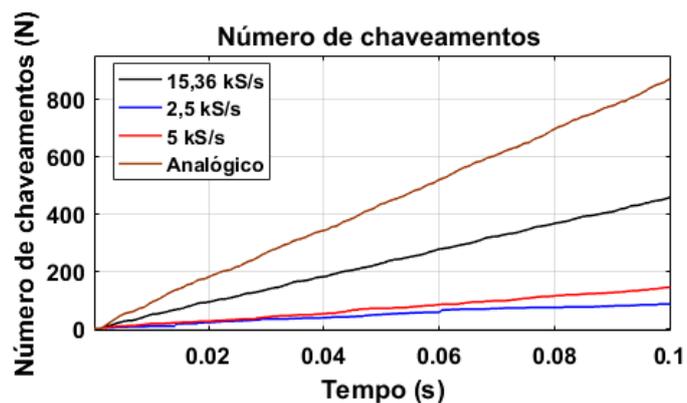


Figura 4-10 : Número de comutações para frequências de amostragem de 15,36 kS/s, 5 kS/s e 2,5 kS/s.

Os efeitos aparentemente contraditórios da implementação do controle por histerese digital podem ser compatibilizados e otimizados. Com o intuito de obter boa qualidade de formas de onda, frequência de comutação e número de comutações limitados a seção 4.3 a seguir mostra a possibilidade de atuação no dimensionamento dos indutores de entrada.

4.3 Efeito da frequência de amostragem, indutância de entrada e banda de histerese na dinâmica do controlador

A limitação da frequência de comutação impacta na qualidade das formas de onda. É, portanto, necessário atuar sobre o dimensionamento dos indutores de entrada do retificador a fim de se obter melhores formas de onda para a frequência de amostragem requerida. Nesse

sentido, para uma banda de histerese de 0,2 A com os parâmetros da Tabela 4.1, as Figuras 4.11 e 4.12 mostram os resultados de corrente de entrada e espectro harmônico de corrente para as frequências de amostragem de 15,36 kS/s, 5 kS/s e 2,5 kS/s para indutâncias de entrada de 5 mH e 10 mH respectivamente.

Analisando as figuras, é possível constatar para as três frequências de amostragem mencionadas, como já esperado, que a qualidade das formas de onda é consideravelmente melhorada com o aumento da indutância. Verifica-se, também, a diminuição do índice de distorção harmônica da corrente e do erro de corrente em relação à banda de histerese aplicada ao controle. Comparando as taxas de amostragem, a limitação do espectro é maior com o decréscimo da frequência de amostragem, porém o ônus de pior desempenho em relação ao nível de distorção harmônica é maior frente aos casos de maior amostragem.

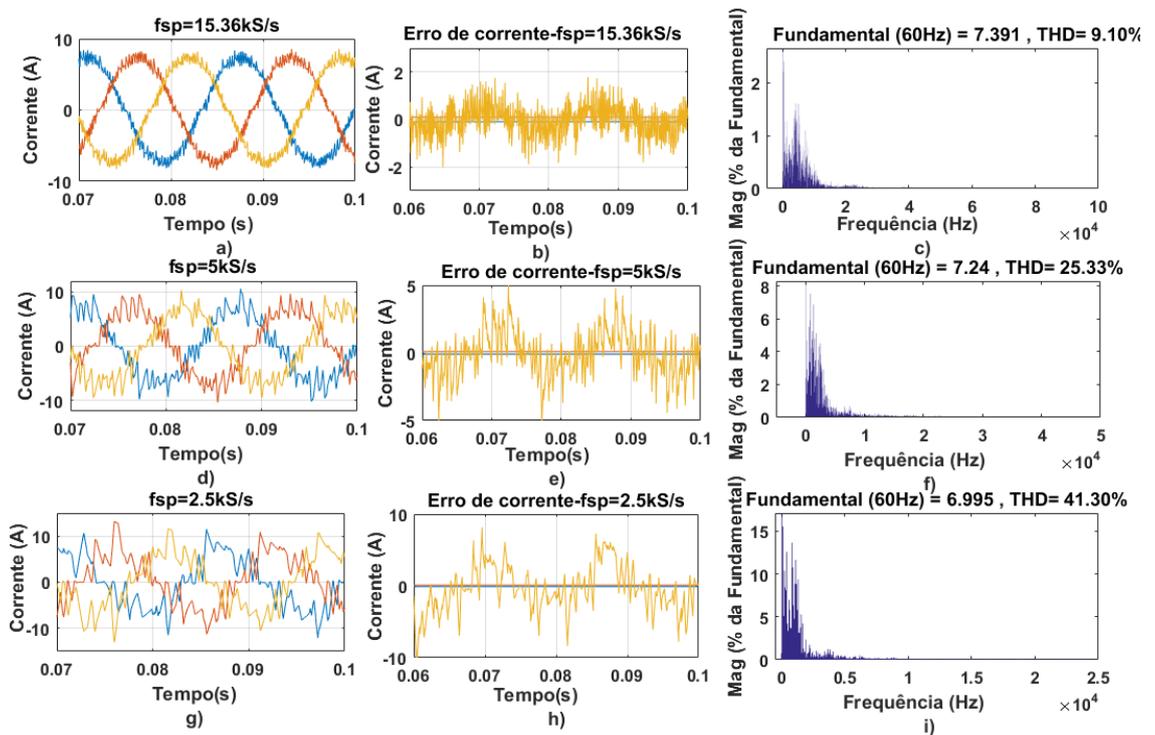


Figura 4-11 Corrente de entrada, erro de corrente e distorção harmônica total da corrente para indutância de 5 mH.

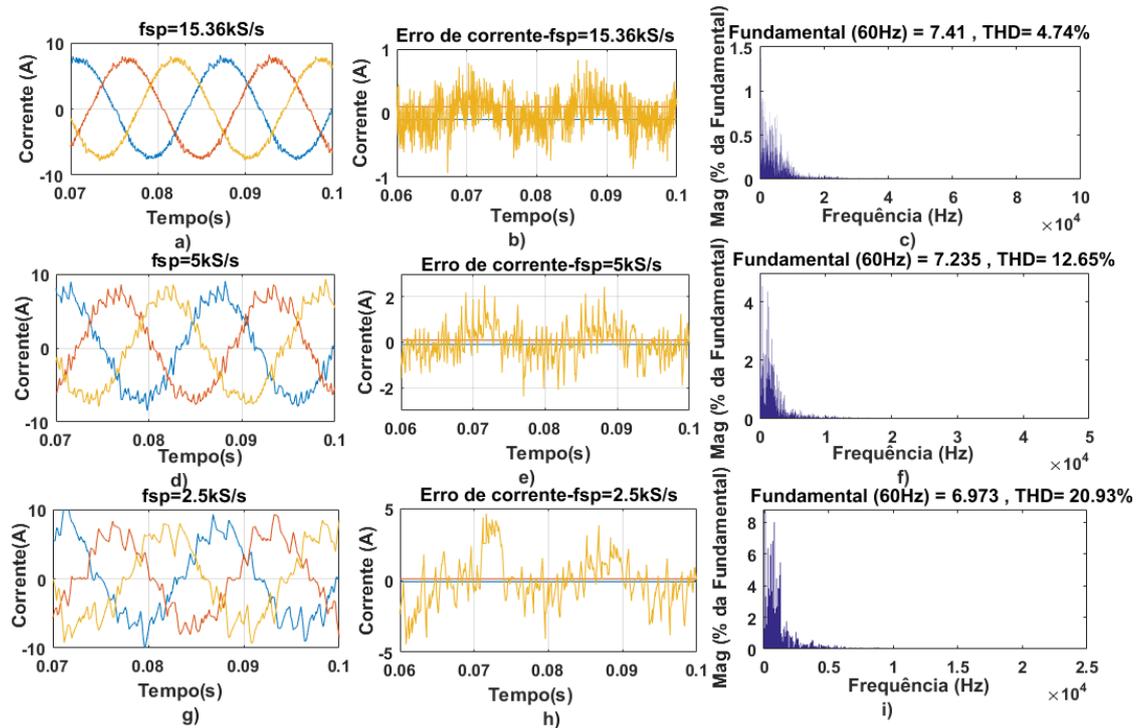


Figura 4-12 Corrente de entrada, erro de corrente e distorção harmônica total da corrente para indutância de 10 mH.

4.4 Operação do controle por histerese em baixas frequências de amostragem utilizando o conceito de banda mínima

A Figura 4.13 mostra as bandas de histerese medidas em função da frequência de amostragem, para a aplicação da banda de 0,2 A, comparado com o modelo da banda mínima deduzida no Capítulo 3 (3.20). Verifica-se a convergência dos resultados medidos para banda de histerese em simulação com o modelo de banda mínima para os mesmos parâmetros adotados.

Com o aumento da frequência de comutação, a banda de histerese medida converge para a banda aplicada e, até esse instante, o modelo da banda mínima consegue modelar com grande eficácia o desempenho do controle aplicado ao retificador de três níveis. A partir deste instante, a banda de histerese permanece constante e igual a banda aplicada ao controle, uma vez que a mínima frequência para reprodução da banda já foi atingida.

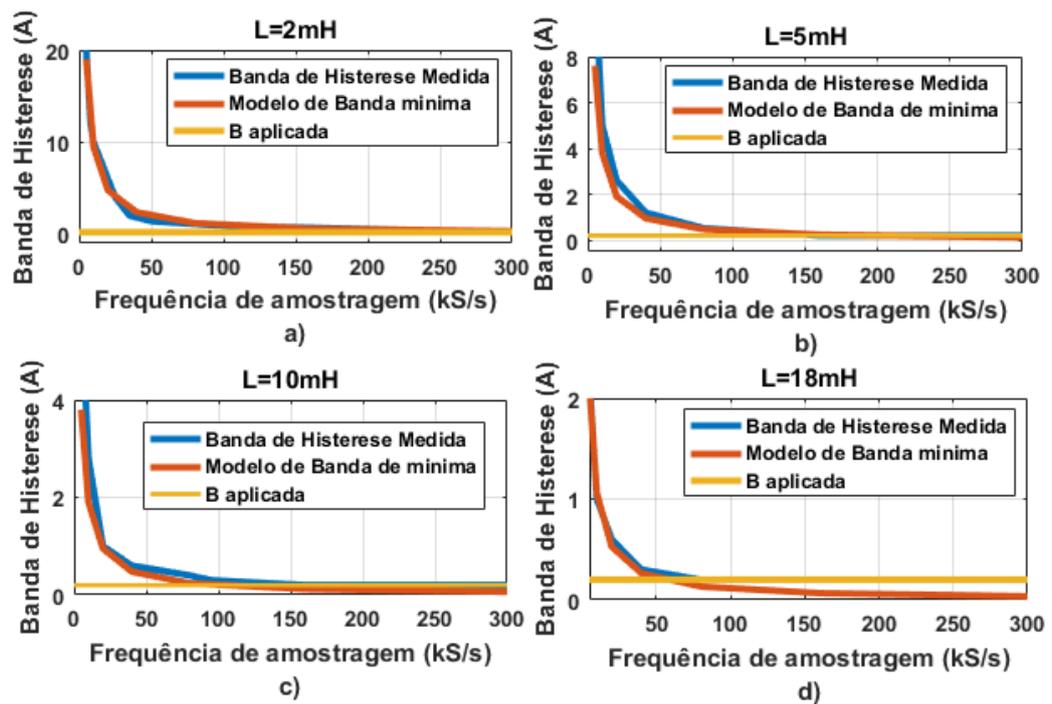


Figura 4-13: Banda de histerese medida em função da frequência de amostragem para indutâncias de: a) 2 mH b) 5 mH c) 10 mH d) 18 mH.

Para as indutâncias de 2 mH, 5 mH, 10 mH e 18 mH é possível observar que o aumento da indutância de entrada contribui para uma convergência em relação a banda aplicada em uma menor frequência de amostragem, possibilitando o trabalho em baixas frequências de amostragem com melhor qualidade de formas de onda. A Figura 4.14 mostra a distorção harmônica da corrente de entrada para indutâncias simuladas e reforça a idéia de capacidade de melhora das formas de onda, com o aumento da indutância de entrada para baixas frequências de amostragem.

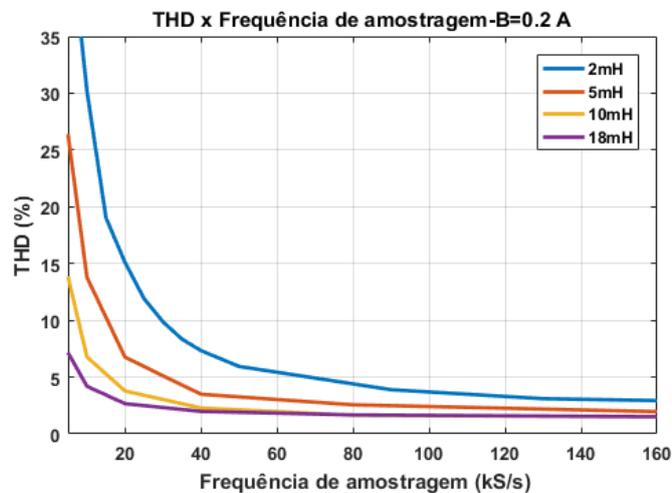


Figura 4-14- Distorção harmônica da corrente de entrada em função da corrente de entrada para indutâncias de 2 mH, 5 mH, 10 mH e 18 mH.

Dessa forma, é possível utilizar o modelo de banda mínima desenvolvido em (3.20), para fins de projeto do controlador, e podendo ser utilizado como modelo matemático para operação do retificador com o controle por histerese de corrente.

A Figura 4.15 mostra as formas de onda, utilizando o modelo de banda mínima, para frequência de amostragem de 15,36 kS/s e os parâmetros da Tabela 4.1. Elas foram obtidas para bandas mínimas de histerese de 3 A (59,36 %), 2 A (39,57 %), e 1 A (19,78 %), respectivamente. Para obtenção dessas bandas, foi necessário o uso de indutâncias de aproximadamente de 4,12 mH, 6,18 mH e 12,36 mH, respectivamente. Pode-se observar, a partir destes gráficos que o erro de corrente mostra grande convergência para a banda aplicada no controle, mesmo que devido ao acoplamento o erro ultrapasse momentaneamente a banda desejada.

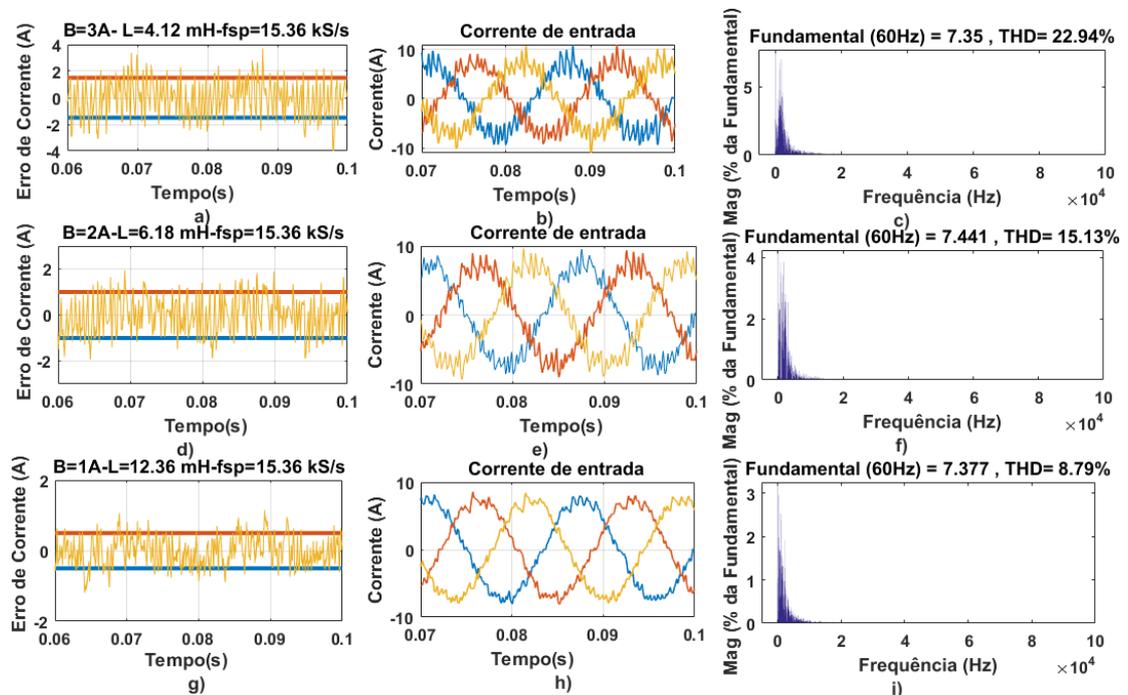


Figura 4-15- Projeto de bandas de 3 A, 2 A e 1 A para a frequência de amostragem de 15,36 kS/s.

A distorção harmônica da corrente de entrada está diretamente ligada ao projeto da banda mínima de histerese aplicada ao controle. A aplicação de bandas mínimas cada vez mais estreitas possibilitam formas de onda de corrente melhores quando se analisa a distorção harmônica da corrente para as bandas de 3 A, 2 A e 1 A na Figura 4.15 c), f) e i).

Para as bandas de 3 A, 2 A e 1 A projetadas na Figura 4.15, a Figura 4.16 mostra a frequência de comutação instantânea em um período de fundamental da corrente de entrada. É possível verificar a limitação da frequência de comutação máxima na ordem bem próxima cerca de quatro vezes menor que a frequência de amostragem, o que valida muito a aproximação

teórica feita no Capítulo 3. Ainda assim, é importante notar que a diminuição da banda de histerese impacta no aumento da frequência de comutação (3.8), fato que é mostrado na Figura 4.18 c) onde a frequência de comutação máxima é maior que para os casos mostrados em a) e b). Isso evidencia a necessidade de um projeto de indutâncias de entrada a fim de que a banda mínima aplicada ao controle seja corretamente produzida, e ao mesmo tempo, a frequência de comutação máxima seja respeitada de acordo com o interruptor eletrônico semiconductor a ser utilizado.

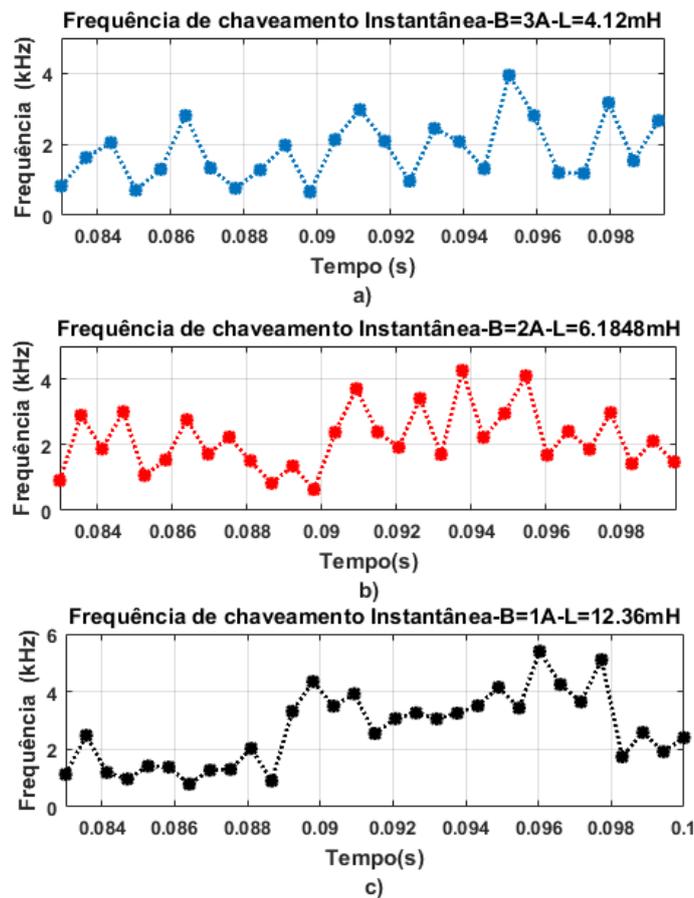


Figura 4-16 :Frequência de comutação instantânea para as bandas de histerese projetadas de a) 3 A b) 2 A e c) 1 A.

Além da capacidade de limitação da frequência de comutação, a Figura 4.17 mostra a capacidade de controle sobre o número de comutações impactando sobre as perdas e eficiência do conversor em relação a banda de histerese aplicada. É possível verificar, que a diminuição da banda de histerese impacta também no aumento do número de comutações, nesse caso a qualidade das formas de onda devem ter um compromisso juntamente com o da eficiência do conversor.

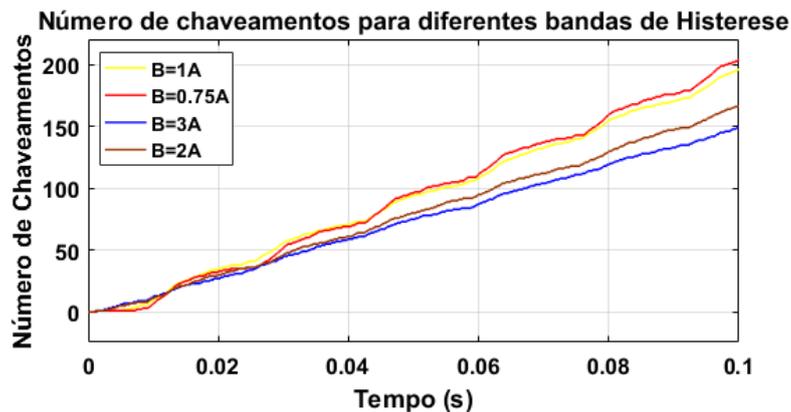


Figura 4-17: Número de comutações em função da banda de histerese mínima aplicada.

A Figura 4.18 mostra os resultados para um projeto de bandas de histerese ainda mais estreitas. Para obtenção das bandas de 0,75 A (14,84 %), 0,6 A (11,87 %) e 0,5 A (9,8 %) mostradas na Figura 4.20, utilizou-se 16,49 mH, 20,61 mH e 24 mH respectivamente. Nota-se que essas indutâncias são maiores que aquelas utilizadas no caso anterior.

Outro ponto importante a se notar na Figura 4.18 é que a reprodução das bandas de 0,6 A e 0,5 A mostraram uma tendência de aumento da distorção harmônica da corrente e um erro de corrente maior que a banda aplicada. A Figura 4.16 d) mostra que o erro não permanece dentro dos limites da banda aplicada, e a distorção harmônica da corrente na Figura 4.16 f) mostra o pior desempenho em relação a banda de 0,75 A. A banda de 0,5 A por outro lado não foi realizável, como é observado na Figura 4.16 g) e h).

Nesse ponto, é possível verificar que o aumento da indutância projetada pela banda mínima compromete o controle. Nesse caso, o aumento da indutância necessário para o projeto das bandas de 0,6 A e 0,5 A, aumenta também as quedas de tensão sobre os indutores. Assim, uma elevação maior de tensão pelo conversor é necessária, e impacta o funcionamento do conversor.

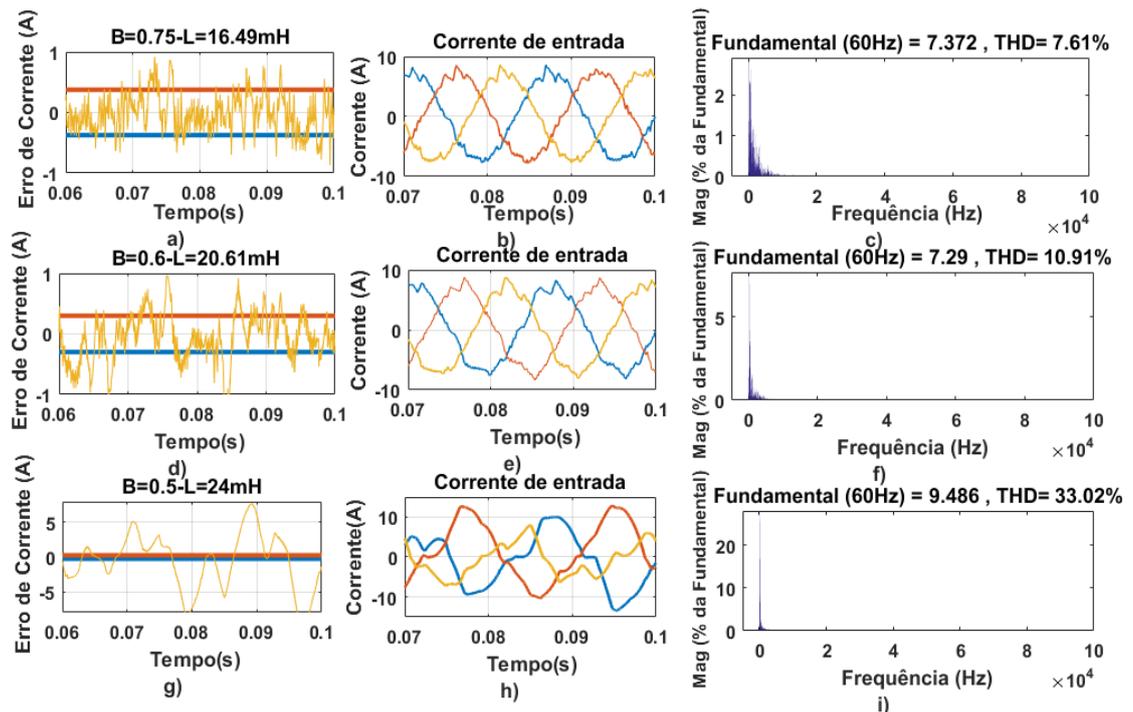


Figura 4-18: Projeto de bandas de 0,75A, 0,6A e 0,5A para a frequência de amostragem de 15,36 kS/s.

Da mesma forma na Figura 4.19, para a frequência de amostragem de 10 kS/s, as bandas de 3 A, 2 A, 1 A e 0,75 A foram projetadas com indutâncias de 6,33 mH, 9,5 mH, 19 mH e 25,3 mH respectivamente. Como já esperado, para uma menor frequência de amostragem e uma mesma banda de histerese, a frequência de amostragem de 10 kS/s necessita de maiores indutâncias para reproduzir as mesmas bandas do caso anterior.

Para as bandas de 1 A e 0,75 A na Figura 4.19 g), h), i), j), k) e l) respectivamente, foi observada novamente a incapacidade de realizar o controle para a banda de 0,75 A devido a alta indutância requerida. Assim, a partir das Figuras 4.18 e 4.19, é possível afirmar que a reprodução de bandas cada vez mais estreitas, que necessitam de grandes indutâncias, é limitada.

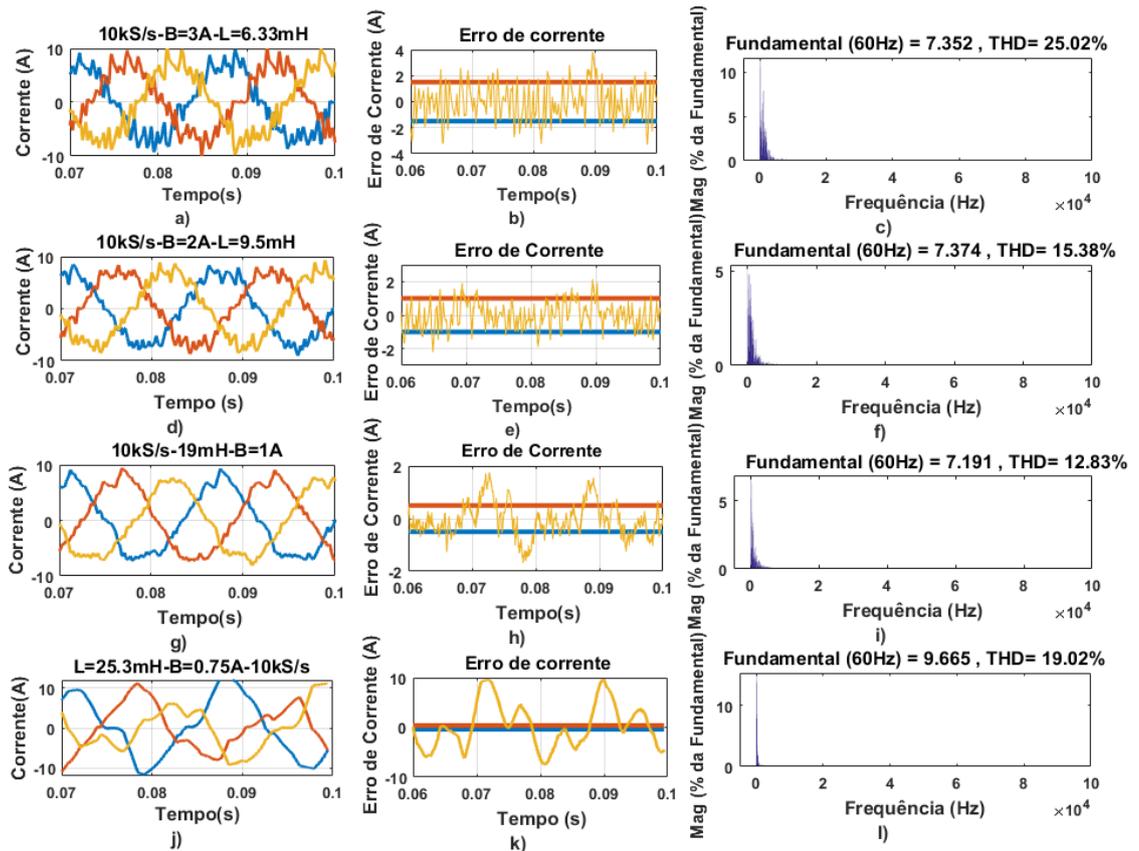


Figura 4-19: Projeto de bandas de 3A, 2A, 1A e 0.75A para a frequência de amostragem de 10 kS/s.

Realizando o cálculo da indutância de base para os parâmetros da Tabela 4.1, é encontrado um valor de 66 mH. Para o caso adotado com frequência de 15,36 kS/s, é possível observar que a indutância de 24mH é percentualmente (36,36 %) maior que a indutância máxima de 30 % em relação a impedância de base colocada como limite no Capítulo 3 [41].

Nesse caso uma indutância máxima de até 19.8 mH é aceitável, proporcionando a implementação de uma banda mínima próxima de 0,62 A (12,26 %). Para o caso realizado com frequência de amostragem de 10 kS/s, a banda mínima seria próxima de 0.95 A (18,79 %).

Além da limitação em relação a indutância, como abordado anteriormente, as reproduções de bandas mais estreitas também dependem da carga conectada ao retificador. Como a corrente demandada pelo retificador será definida pela carga, a queda de tensão na indutância será maior, quanto maior for a carga conectada.

A perda da ação de controle devido a grande queda proporcionada pela indutância maior que 30 % da indutância base, para a reprodução de bandas mais estreitas como o caso da banda de 0,5 A para a frequência de amostragem de 15,36 kS/s é realizável para cargas menores como mostra a Figura 4.20. Ela mostra os mesmos resultados para cargas com resistências de 85 Ω (1.698 kW) e 100 Ω (1.44 kW). Este efeito permite concluir que quanto menor a carga, maior

é a capacidade de reprodução de bandas cada vez mais estreitas em baixas frequências, uma vez que maior é a indutância base à medida que a carga decresce, permitindo que a indutância calculada esteja na faixa limitada de até 30% da indutância base, porém com um aumento da ondulação da corrente devido a diminuição da componente fundamental, 11,21 % e 13,22 % para 85Ω e 100Ω . Dessa forma, a carga a ser suprida deve ser levada em conta no dimensionamento do projeto da banda de histerese, conforme em (3.25) e seu efeito será visto na próxima seção.

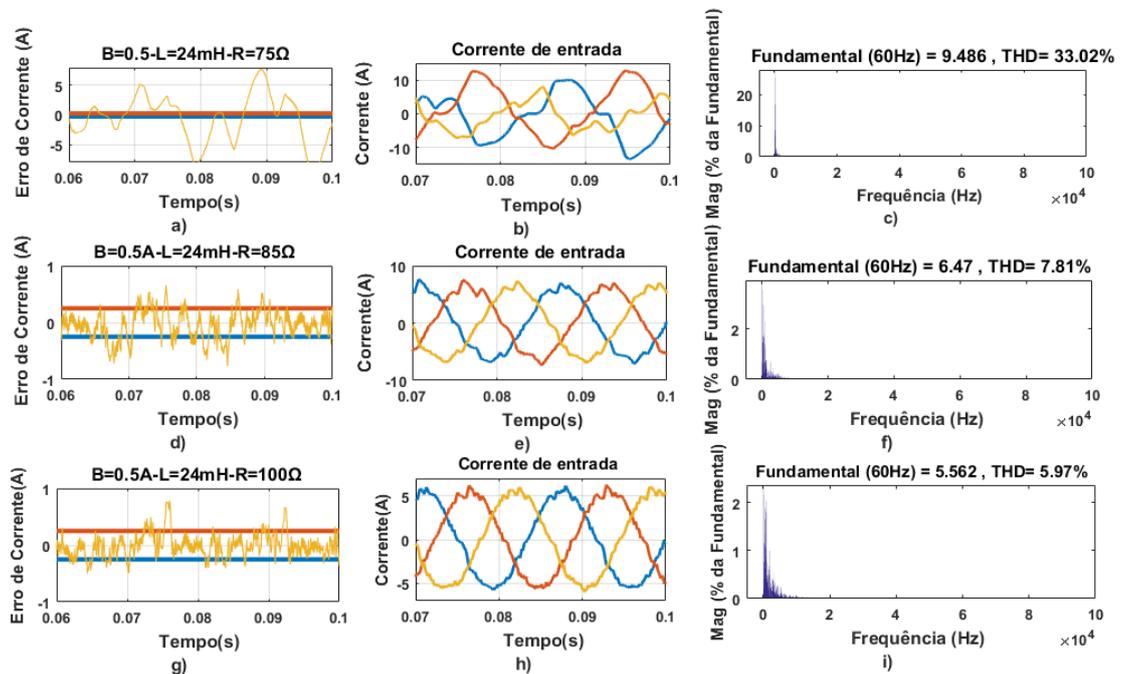


Figura 4-20- Projeto de banda de 0.5A para a frequência de amostragem de 15.36kS/s e cargas de 75,85 e 100 ohms.

4.5 Variação de carga e tensão de saída

De (3.20), (3.23) e (3.25) modeladas no Capítulo 3 e da seção anterior, é possível constatar que a tensão de saída a ser imposta a carga e a potência da carga a ser suprida devem ser levadas em consideração no projeto do controlador.

A tensão de saída e a carga definem a potência em que o conversor trabalhará e o conhecimento dos seus valores é de grande importância para determinar a indutância base do sistema. A mesma serve como norte para o cálculo da indutância de entrada de acordo com a banda mínima desejada levando em conta a ondulação da corrente desejada de acordo com a qualidade das formas de onda, número de comutações, perdas e eficiência.

Para os parâmetros da Tabela 4.1 e para uma frequência de amostragem de 15,36 kS/s e banda de histerese requerida de 1 A, a Figura 4.21 mostra que o aumento da carga e consequente aumento da potência demandada para a indutância projetada, impõe uma maior corrente para se manter a tensão desejada.

O aumento da corrente impõe maior variação ao erro de corrente, principalmente no instante de passagem por zero que é o momento de maior derivada da corrente. É possível observar que o aumento da carga, ainda que aumente a variação do erro de corrente na passagem por zero, melhora a THD da corrente, uma vez que impõe maior componente fundamental (Figura 4.23 d) e e)) fazendo com que a ondulação de corrente relacionada com a banda projetada diminua com o aumento da carga.

O aumento da potência demandada devido à carga, mantendo a tensão constante, é limitado até o ponto que a queda de tensão na indutância de entrada prejudica o desempenho do controle. Isto pode ser visto na Figura 4.21 c), e) e g) onde a THD da corrente cai até o ponto em que se começa a deterioração do controle devido ao aumento da corrente, ocasionando a piora em relação aos outros casos. Tal efeito se deve já que o aumento da carga requerida diminui a indutância base do sistema tornando a indutância cada vez mais próxima da indutância máxima.

A figura 4.21 dá uma idéia também de uma possível variação de carga para um conversor projetado com determinada banda de histerese mínima e carga. A figura mostra que uma possível variação de carga do conversor deve se limitar a uma certa faixa que não possibilite um aumento de indutância base que torne a indutância de entrada do conversor grande o bastante para prejudicar o funcionamento do controle.

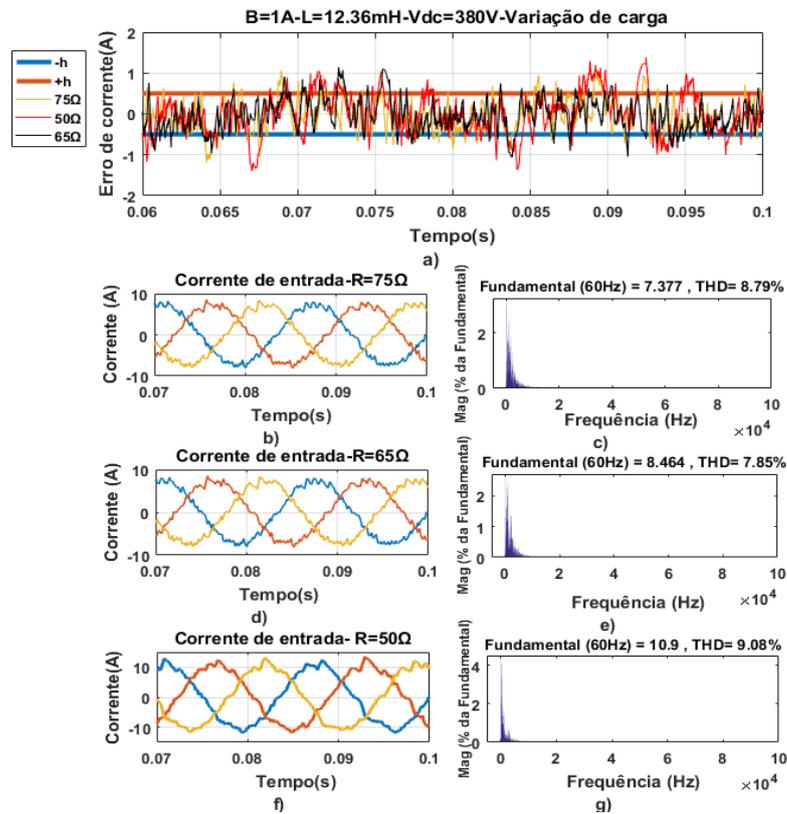


Figura 4-21: Efeito do aumento da carga requerida ao Retificador.

A Figura 4.22 mostra a relação entre a distorção harmônica da corrente de entrada e indutância de entrada para cargas de 50Ω , 75Ω e 100Ω , que correspondem respectivamente potências de 2,88 kW, 1,925 kW e 1,44 kW, onde se é possível verificar os menores níveis de distorção harmônica com o aumento da carga (baixas resistências), contudo a implementação de bandas mais estreitas é limitada uma vez que o aumento da carga de saída diminui a indutância base do sistema e por consequência limitando a implementação de bandas mais estreitas.

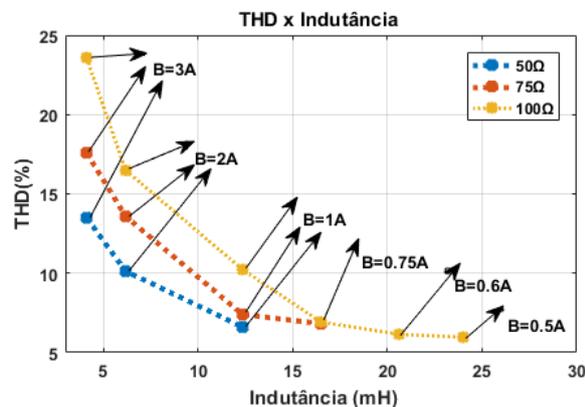


Figura 4-22: Relação entre distorção harmônica da corrente e indutâncias de entrada para cargas resistivas de 50Ω , 75Ω e 100Ω .

Com os mesmos parâmetros, a Figura 4.23 mostra os resultados apenas para variação da tensão de saída do conversor. O aumento da tensão de saída do retificador também impõe uma maior demanda de potência do retificador. O aumento da tensão de saída ou do *boost* de tensão, assim como no aumento da carga, exige maior demanda de corrente do retificador e, conseqüentemente, maior variação do erro de corrente na passagem por zero (Figura 4.23 a)) porém com menor índice de distorção harmônica (figura 4.23 d) e e)) até o ponto, como abordado anteriormente, que a queda de tensão sobre a indutância comece a ter impacto significativo sobre o controle.

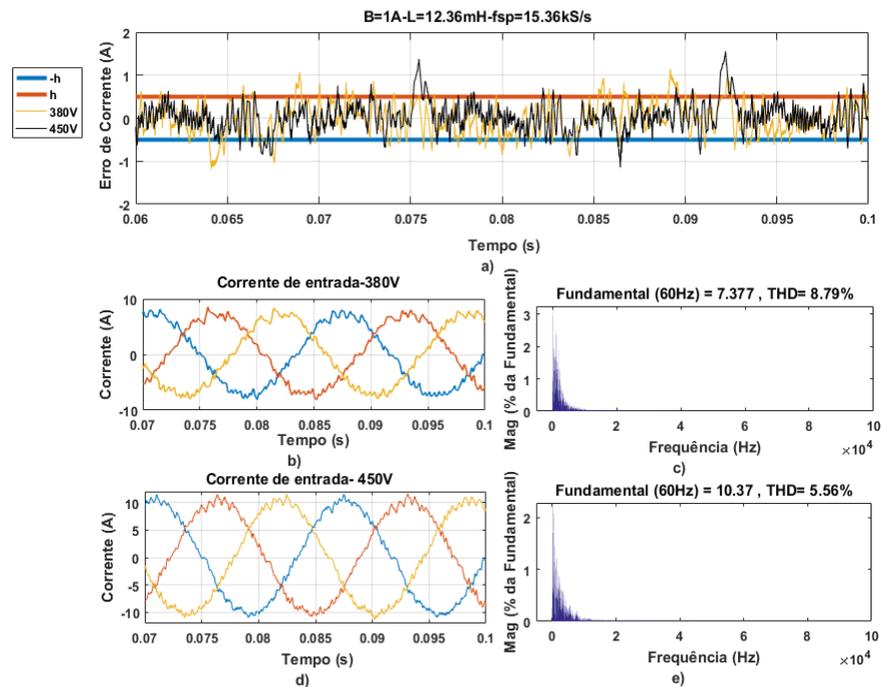


Figura 4-23: Efeito da variação da tensão de saída.

A Figura 4.24 mostra a relação entre a distorção harmônica da corrente e indutância de entrada para tensões de saída de 380 V (1.925 kW) e 400 V (2.133 kW), utilizando o projeto de banda mínima de histerese. É possível observar a maior indutância prevista para os casos em que o *boost* de tensão de saída é maior, e também a menor capacidade de reprodução de bandas mínimas mais estreitas, sem que a alta queda de tensão devido aumento dos indutores prejudique o controle. Para uma tensão de saída de 380 V a banda mais estreita realizável foi de 0,6 A e de 1 A para a tensão de saída de 400 V, onde a maior indutância projetada para a tensão de 400 V quando comparada com a tensão de 380V, para uma mesma banda, não consegue reproduzir mais estreitas quanto ao caso de menor elevação.

Ainda assim mesmo que se tenha a limitação com o aumento da tensão de saída em banda mais estreitas, a THD e a ondulação da corrente ainda são menores. Nesse sentido a

diminuição da indutância base com o aumento da potência do conversor, proporciona a mesma ondulação percentual com menores indutâncias comparadas a casos de menor potência.

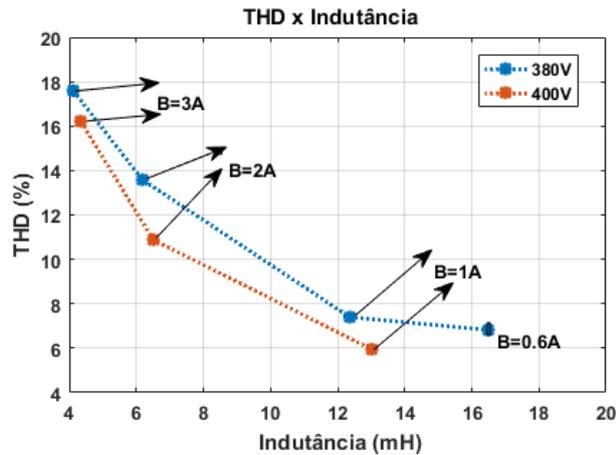


Figura 4-24 Relação entre distorção harmônica da corrente e indutância de entrada para tensões de saída de 380V e 400V.

Assim é possível constatar que um projeto é necessário e de grande importância, uma vez que a frequência de comutação deve guiar a escolha da frequência de amostragem. A diminuição da frequência de comutação em conversores de alta potência devido aos dispositivos semicondutores disponíveis para esses conversores consequentemente, leva a taxas de amostragens mais baixas.

O aumento da tensão e potência como observado na Figura 3.10 se traduz em uma menor indutância de base em conversores média e alta potência. Isso limita cada vez mais a reprodução do controle em bandas cada vez mais estreitas. Ainda assim, a qualidade de onda em termos de distorção harmônica não é comprometida em bandas mais largas, devido à maior componente fundamental da corrente e como é visto na Figura 3.11, onde a relação B/I é a mesma para diferentes níveis de potência quando aplicado a mesma indutância em relação a indutância base. Dessa forma, a ondulação da corrente é a mesma ainda que a a banda mínima calculada não seja.

4.6 Técnicas de comando

Para a topologia RNPC, com o intuito de se comparar as quatro técnicas de comando possível e avaliar a qualidade das formas de onda sintetizadas, as possíveis técnicas de comando vistas no Capítulo 3, foram simuladas para os parâmetros da Tabela 4.1 com uma banda de histerese de 1 A, utilizando uma frequência de amostragem de 15,36 kS/s.

Para a técnica de comando simultâneo a Figura 4.25 mostra os resultados obtidos por simulação, onde os pulsos enviados para os dois interruptores S_{11} e S_{12} (Figura 2.11) são os mesmos (Figura 4.25 b)). O erro da corrente, a corrente de entrada, a tensão u_{AM} , bem como as distorções harmônicas são apresentadas em c), d), e) e f).

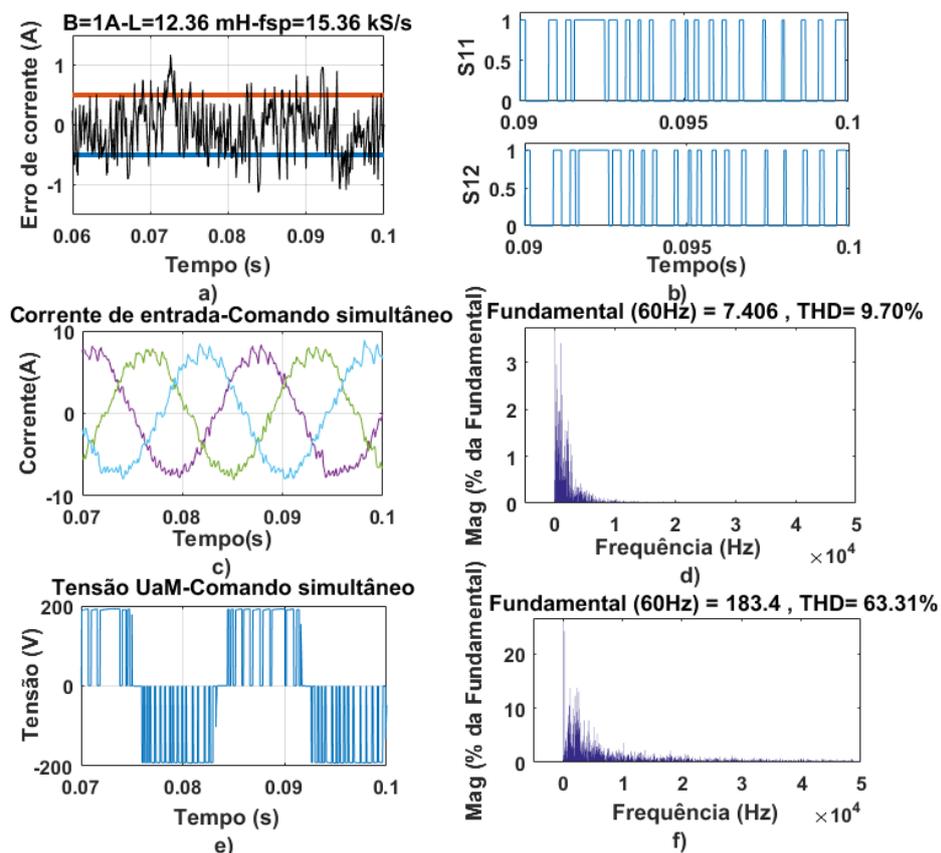


Figura 4-25: Resultados de simulação para Comando simultâneo.

Para a técnica de comando complementar, a Figura 4.26 mostra os resultados obtidos por simulação, onde os pulsos enviados para os dois interruptores S_{11} e S_{12} são complementares (Figura 4.26 b)). O erro da corrente, a corrente de entrada, a tensão u_{AM} , bem como as distorções harmônicas são apresentadas em c), d), e) e f).

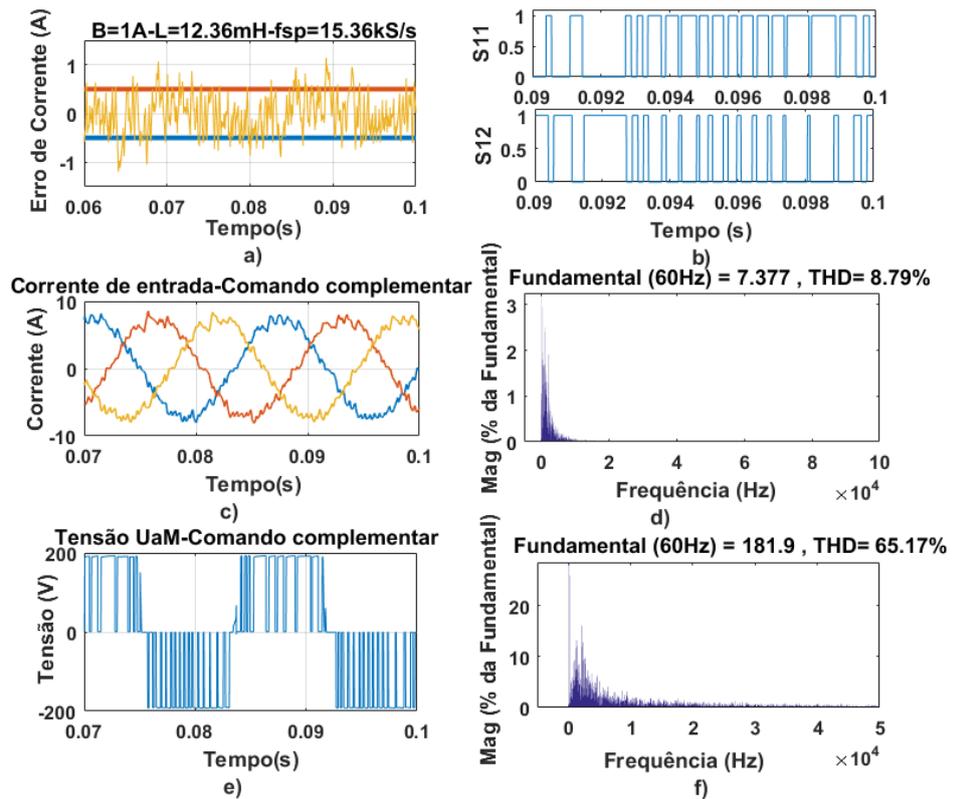


Figura 4-26: Resultados de simulação para Comando complementar.

Para a técnica de comando desligado a Figura 4.27 mostra os resultados obtidos por simulação, onde os pulsos enviados para os dois interruptores S_{11} e S_{12} são dados de forma que enquanto um interruptor comuta a outro permanece desligado (Figura 4.27 b)). O erro da corrente, a corrente de entrada, a tensão u_{AM} , bem como as distorções harmônicas são apresentadas em c), d), e) e f).

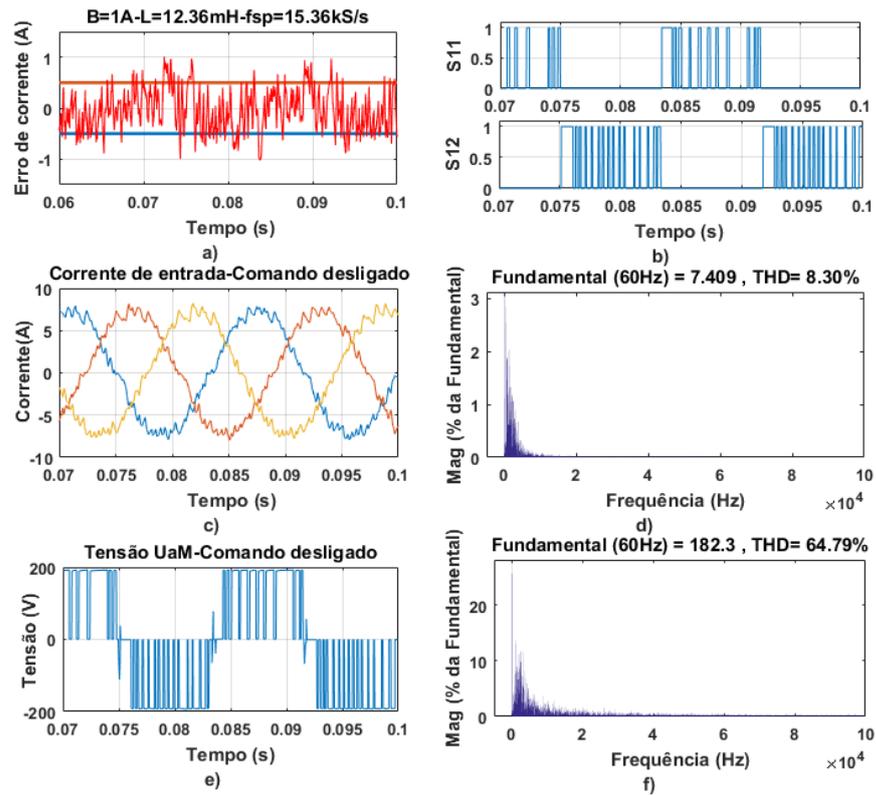


Figura 4-27: Resultados de simulação para Comando desligado.

A técnica de comando ligado a Figura 4.28 mostra os resultados obtidos por simulação, onde os pulsos enviados para os dois interruptores S_{11} e S_{12} são dados de forma que enquanto um interruptor comuta a outra permanece ligado (Figura 4.28 b). O erro da corrente, a corrente de entrada, a tensão u_{AM} , bem como as distorções harmônicas são apresentadas em c), d), e) e f).

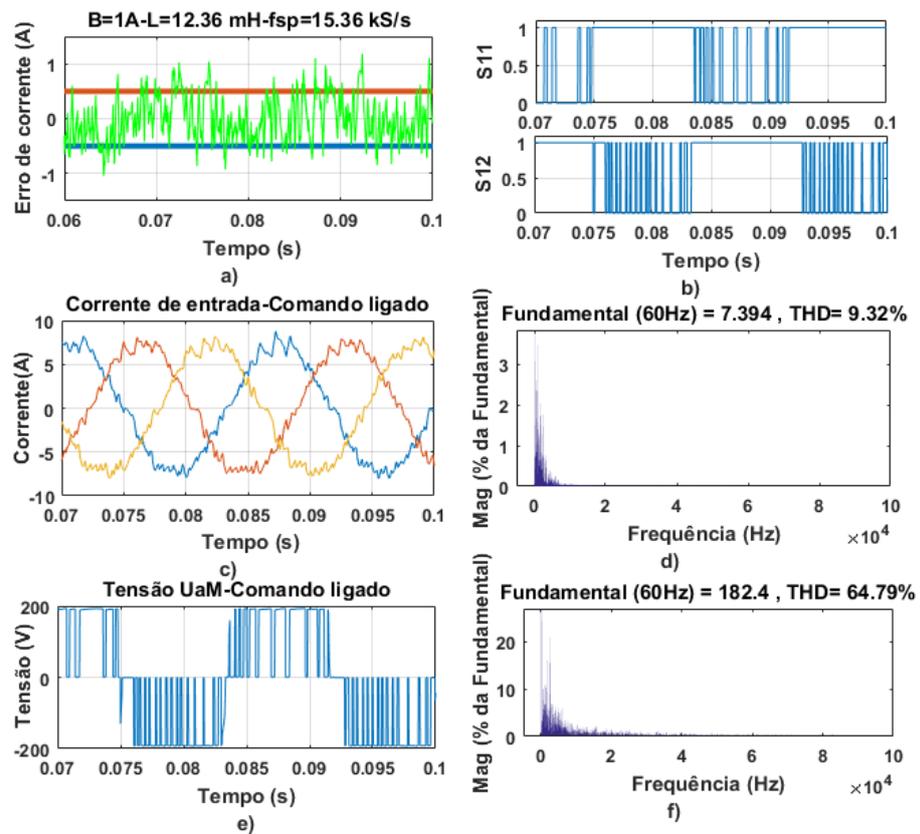


Figura 4-28: Resultados de simulação para Comando ligado.

Para a comparação de todas as técnicas em termos de desempenho harmônico das correntes e tensões, a Tabela 4.2 mostra a THD para cada um dos métodos de comando. Foi possível verificar resultados próximos para todos os métodos. Porém, ainda assim o melhor desempenho harmônico em relação a corrente de entrada foi observado para o comando desligado e para a tensão, o comando simultâneo.

Tabela 4-2: Comparação entre as técnicas de comutação para o controle por histerese para baixas frequências

Comando	THD _i (%)	THD _v (%)
Simultâneo	9.7%	63.31%
Complementar	8.79%	65.17%
Desligado	8.30%	64.79%
Ligado	9.32%	64.79%

A Figura 4.29 mostra o erro da corrente para cada uma das técnicas de comando mencionadas. Como se pode notar, a técnica de comando desligada é a que se mostrou menos brusca em relação a variação dentro da banda aplicada pelo controle por histerese.

Analisando as correntes de entrada para o comando desligado (Figura 4.29 c)) e comparando com as correntes de entrada dos outros métodos de comando, o comando desligado tem menor conteúdo harmônico e menor variação do erro de corrente. Isso é devido uma vez que na passagem por zero a descontinuidade devido a mudança de semiciclo reduz a variação da corrente na passagem por zero. Como essa passagem por zero é uma região crítica (instante de maior variação da corrente), pode-se dizer que ela é a melhor maneira de comando da topologia RNPC para esse tipo de controle.

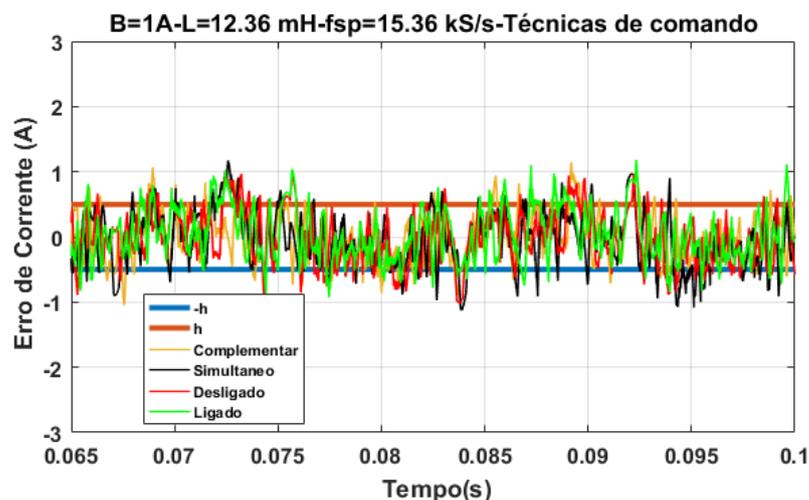


Figura 4-29: Erro de corrente para as quatro técnicas de comando.

4.7 Técnica de balanceamento dos capacitores por injeção de componente cc

As Figuras 4.30 e 4.31 mostram os resultados de tensão de saída e espectros de frequência de corrente de entrada e tensão de linha simulados, sem e com a técnica de balanceamento dos capacitores, respectivamente. Para esses resultados foi utilizado o método de comando desligado com uma banda de histerese projetada de 1 A, e uma frequência de amostragem de 15,36 kS/s.

Comparando os resultados de tensão dos capacitores e espectros de corrente e tensão de entrada do retificador, é possível observar a eficácia da técnica em manter os capacitores com a mesma tensão. A técnica de balanceamento contribuiu com formas onda de tensão e corrente com menores índices de distorção harmônica. Isso é constatado quando se compara as Figuras 4.30 b) e 4.31 b) e 4.30 c) e 4.31c). Nesse ponto, ainda que simples, a técnica de balanceamento por injeção de componente cc se mostrou eficaz no balanceamento dos

capacitores já que não foi preciso realizar a coordenação das funções de comutação dos vetores redundantes.

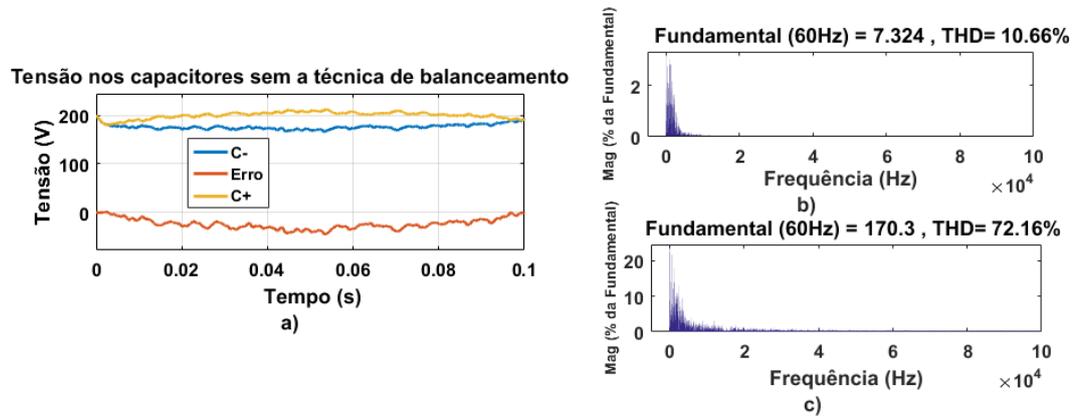


Figura 4-30- Resultados para controle sem balanceamento dos capacitores.

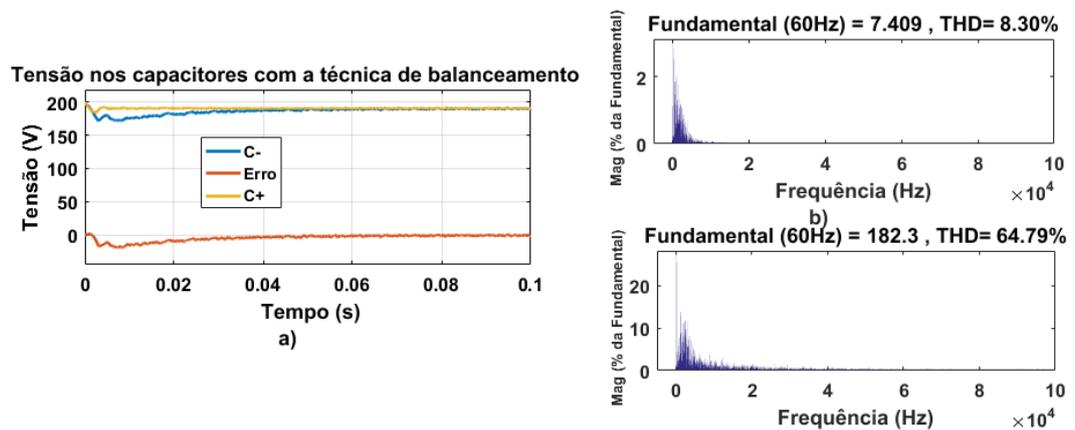


Figura 4-31: Resultados para controle com balanceamento dos capacitores.

A figura 4.32 mostra os resultados do controle para um degrau de variação de carga. É possível observar a capacidade de controle da corrente de entrada, tensão de saída e balanceamento dos capacitores do barramento em regime dinâmico, mostrando a capacidade de rejeição a perturbação do controle.

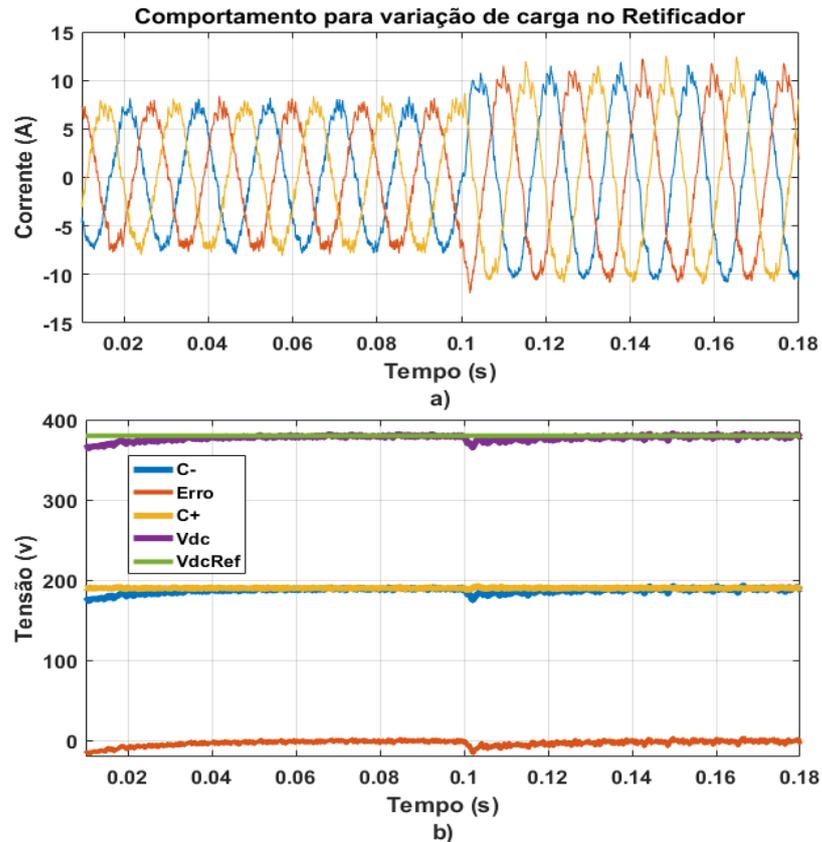


Figura 4-32 Dinâmica de variação de carga no retificador.

4.8 Conclusão

Nesse capítulo os resultados de simulação para o controle por histerese operando em baixas frequências de amostragem abordado no Capítulo 3 foram apresentados para a topologia RNPC escolhida.

O controle por histerese de corrente em baixas frequências de amostragem foi comparado com o controle clássico analógico. Foi mostrado que a versão digital do controle limita o espalhamento harmônico característico da versão analógica. Contudo, a qualidade da forma de onda é afetada devido ao efeito da amostragem. Sendo assim, é necessário o dimensionamento correto dos indutores de entrada e possibilitando a melhora na qualidade das formas de onda.

O modelo matemático desenvolvido para o projeto da mínima banda de histerese, foi comparado com a medição da banda de histerese simulada, e mostrou a grande proximidade dos valores do modelo com os valores medidos em simulação. A eficácia do projeto do controlador apresentou a capacidade de limitação: do espalhamento do espectro harmônico, do número de comutações e da frequência máxima de comutação. Esses fatos contribuem para proteção dos interruptores do conversor e impactam na eficiência e perdas do mesmo. O

aumento da indutância também é limitado devido ao aumento das quedas de tensão e perdas nos indutores. Neste cenário, a reprodução de bandas mais estreitas no controle é limitada. As variações de tensão e carga também foram avaliadas no controle, sendo que o aumento da carga e tensão de saída limita a implementação de bandas cada vez mais estreitas. Contudo, ainda é possível obter formas de onda com baixas distorções harmônicas com o aumento da potência devido ao aumento da componente fundamental da corrente do retificador.

Simulações mostraram as quatro possíveis técnicas de comando da topologia: comando simultâneo, complementar, ligado e desligado. Para o controle por histerese, o comando desligado apresentou melhor desempenho em termos de distorção harmônica e qualidade de formas de onda entre as outras técnicas.

Por fim, uma técnica de balanço dos capacitores do barramento cc foi implementada em simulação com o objetivo de equalizar a tensão dos capacitores de saída, se mostrando eficaz e simples e dispensando a coordenação dos estados de comutação dos braços do conversor para os estados redundantes.

CAPÍTULO 5 – RESULTADOS EXPERIMENTAIS

Esse capítulo tem como objetivo apresentar os resultados experimentais para o protótipo construído do retificador RNPC utilizando o controle por histerese de corrente em baixas frequências de amostragens. São apresentados os resultados experimentais considerando efeito da frequência de amostragem, indutância de entrada e da banda de histerese na dinâmica do controlador, o conceito do projeto de banda mínima do controle em baixas frequências de amostragem, as técnicas de comando e comutação e a técnica de balanceamento dos capacitores do barramento por injeção de componente cc, que foram abordados nos Capítulos 3 e 4.

5.1 Sistema e Parâmetros

Um protótipo de escala reduzida da topologia RNPC foi construído e o controle de histerese digital implementado através do DSP TMS320F28335 da Texas Instruments®. Um diagrama esquemático do sistema é mostrado na Figura 5.1. Estão representados, também, sensores para o condicionamento das tensões ca e cc e das correntes de entrada. Os sinais de saída desses sensores são amostrados por um DSP que é responsável pela implementação do controle por histerese e pela geração de pulsos para o comando dos interruptores.

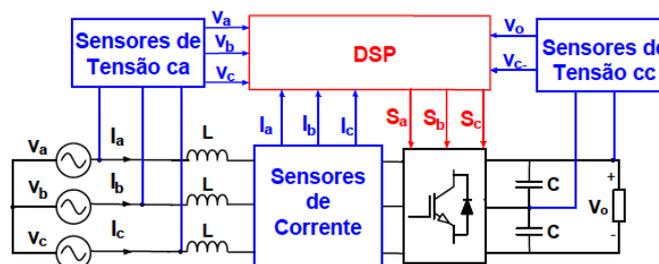


Figura 5-1: Diagrama de montagem do retificador.

Os sensores de corrente e tensão ca para cada fase utilizados foram os sensores ACS720 e ZMPT101B, respectivamente. A tensão de saída cc foi medida por meio de um sensor de efeito Hall, modelo LV 25-P. A Figura 5.2 mostra o protótipo desenvolvido no laboratório.

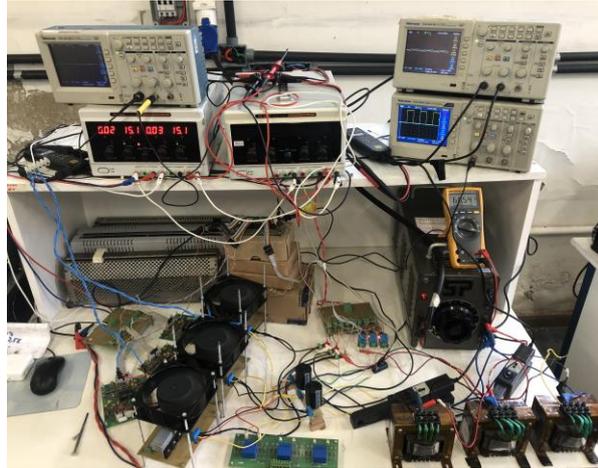


Figura 5-2: Protótipo implementado em laboratório para o Retificador.

A Tabela 5.1 mostra os parâmetros do sistema adotados para os resultados experimentais com um indutor de entrada e três taxas de amostragem diferentes. Mais detalhes do protótipo são fornecidos no Apêndice I. Os parâmetros adotados foram diferentes dos utilizados em simulação, uma vez que devido a limitações técnicas não foi possível reproduzir os mesmos parâmetros. Os indutores de entrada foram escolhidos conforme a disponibilidade dos mesmos em laboratório.

Tabela 5-1- Parâmetros do protótipo

V_a, V_b, V_c	Tensão de fase de entrada	50 V _{RMS}
V_o	Tensão de saída	110V
R	Resistência de carga	280 Ohms
C	Capacitor de saída	470uF
L	Indutores de entrada	7mH,10mH,18mH

5.2 Efeito da frequência de amostragem, indutância de entrada e banda de histerese na dinâmica do controlador

Com o objetivo de se analisar o comportamento da frequência de amostragem em função do efeito da indutância de entrada, as Figuras 5.3 e 5.4 mostram os resultados coletados para as frequências de amostragem de 1,92 kS/s, 3,84 kS/s para indutâncias de entrada de 7 mH, 10 mH e 18 mH e aplicação de uma banda de histerese de 0,2 A ao controle.

A Figura 5.3 mostra as formas de onda das correntes de entrada para indutâncias iguais a 7 mH, 10 mH e 18 mH e uma frequência de amostragem de 1,92 kS/s. Observa-se a partir

desses oscilogramas que é possível diminuir a banda de histerese com o aumento da indutância de entrada.

Para a frequência de amostragem de 1,92 kS/s e uma indutância de 7 mH é possível observar o grande erro de corrente, cerca de 3 A. A diminuição do erro de corrente é constatada para as indutâncias de 10 mH e 18 mH, alcançando cerca de 2 A e 1 A respectivamente, mostrando a capacidade de melhoria da qualidade da forma de onda atuando sobre a indutância de entrada para uma mesma frequência de amostragem.

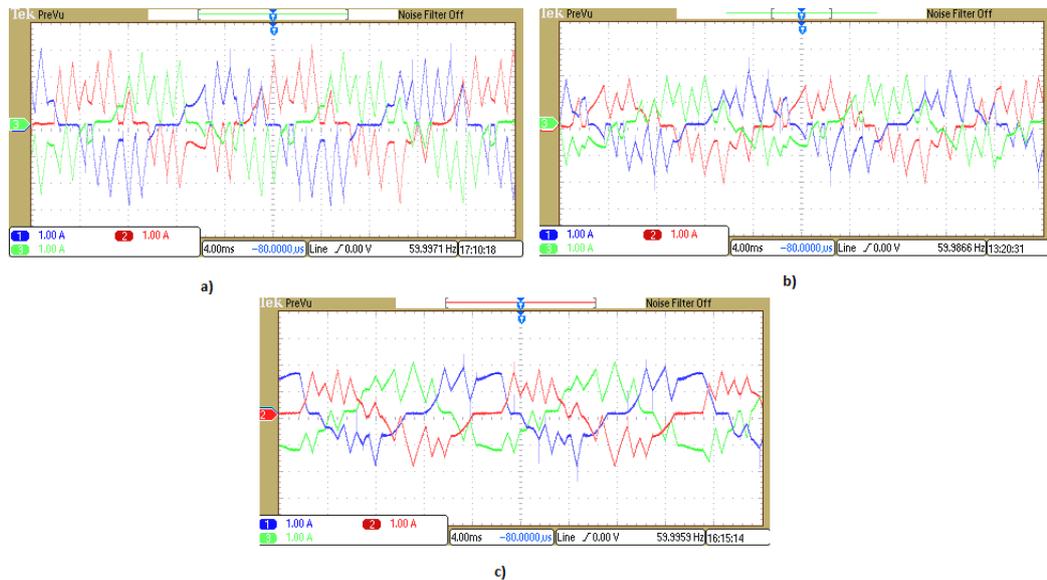


Figura 5-3: Corrente de entrada para frequência de amostragem de 1,92 kS/s para indutâncias de entrada de a) 7 mH b) 10 mH c) 18 mH.

A Figura 5.4 mostra as formas de onda das correntes de entrada para as mesmas indutâncias e uma frequência de amostragem de 3,84 kS/s. Observa-se o esperado comportamento de melhora da qualidade da corrente com o aumento da frequência de amostragem quando comparado com a Figura 5.3. Para uma indutância de entrada de 7 mH a banda de histerese medida foi de 1.5 A, e para as indutâncias de 10 mH e 18 mH as bandas de 1 A e 0.5 A, respectivamente. Novamente, mostrando a capacidade de melhoria da qualidade da forma de onda atuando sobre a indutância de entrada para uma mesma frequência de amostragem.

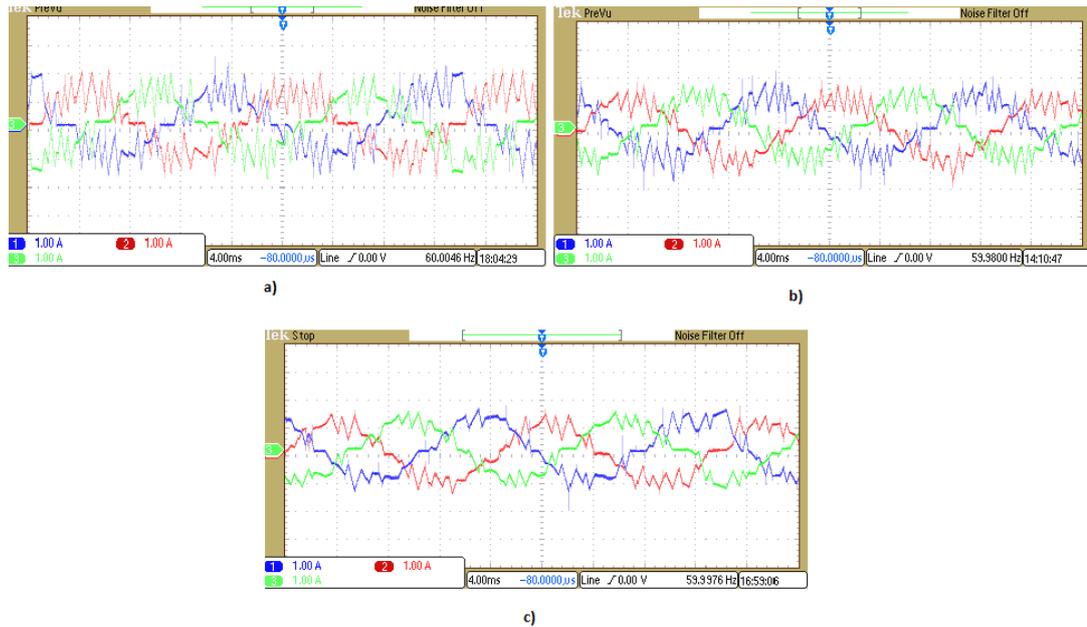


Figura 5-4: Corrente de entrada para frequência de amostragem de 3.84kS/s para indutâncias de entrada de a) 7mH b)10mH c) 18mH.

Semelhante análise pode ser realizada nas Figura 5.5, que mostram a distorção harmônica das formas de onda de corrente para as frequências de amostragens de 7,68 kS/s, 15,35 kS/s e 30,72 kS/s. Os resultados reforçam a idéia de que o aumento da frequência de amostragem e da indutância de entrada proporcionam melhor qualidade nas formas de onda do conversor e diminuição da banda de histerese medida. Os resultados também permitem observar que dimensionamento dos indutores permite operação em baixas frequências de amostragem, onde o aumento da indutância permite a redução da THD das correntes em frequências cada vez mais baixas.

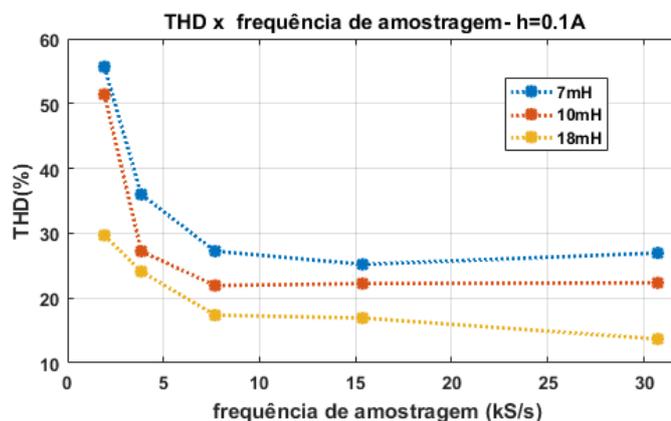


Figura 5-5 :Distorção harmônica total das correntes de entrada para os resultados coletados para variação da indutância e frequência de amostragem.

O efeito de limitação da frequência de comutação através da frequência de amostragem é mostrado através dos pulsos de comando mostrados nas figuras 5.6 e 5.7.

Na Figura 5.6 são mostrados os pulsos de comando para uma indutância de 18 mH e frequências de amostragem de 30.72 kS/s, 15.36 kS/s, 7.68 kS/s e 3.84 kS/s, respectivamente. Nota-se que a diminuição da frequência de amostragem diminui a quantidade de pulsos de comando por período de fundamental, e aumenta a largura dos pulsos, uma vez que a frequência de comutação máxima é limitada.

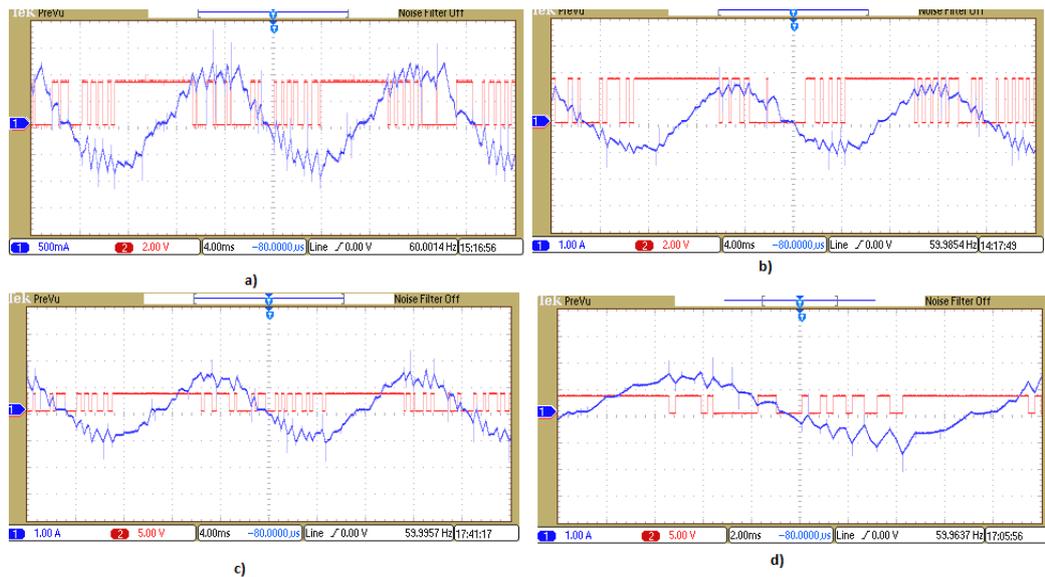


Figura 5-6 Corrente de entrada e pulsos de comando para as frequências de amostragem de a) 30,72kS/s b)15,36kS/s c) 7,68 kS/s d) 3,84kS/s.

A banda aplicada ao controle também atua na frequência de comutação. Dessa forma é possível observar que as bandas de histerese mais largas contribuem para uma menor frequência de comutação como mostra a Figura 5.7 para a frequência de amostragem de 30,72 kS/s e bandas de histerese de 0,4 A (Figura 5.10 a)) e 0,2 A (Figura 5.10 b)). Para bandas mais largas, a frequência de comutação é limitada em menores quantidade de pulsos por período, apresentando menor frequência de comutação.

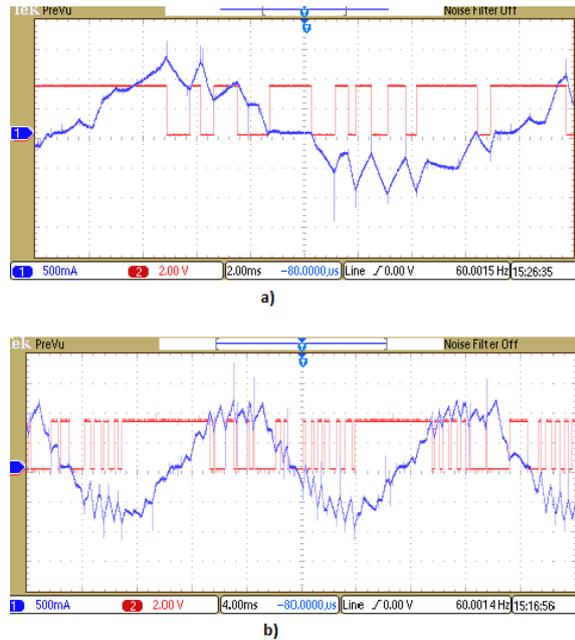


Figura 5-7 Corrente de entrada e pulsos de comando uma frequência de amostragem de 30,72kS/s para as bandas de a) 0,4 A e b) 0,2 A

Tendo como base os resultados apresentados nessa seção, foi possível observar o efeito de baixas frequências de amostragens na implementação digital do controle por histerese de corrente, assim como o efeito da indutância de entrada como fator capaz de possibilitar a implementação do controle com melhores formas de onda. A banda de histerese também é um fator de importância uma vez que define o ripple e a frequência de comutação.

5.3 Conceito do projeto de banda mínima do controle em baixas frequências de amostragem.

As bandas mínimas teóricas (3.20) para os parâmetros do sistema da tabela 5.1 são de 0,2 A (23,14 %), 0,12 A (13,88 %) 0,087 A (10,06 %) para as frequências de amostragem de 15 kS/s, 25 kS/s, 35 kS/s respectivamente.

A Figura 5.8 mostra os resultados experimentais para taxas de amostragem de 15 kS/s, 25 kS/s, 35 kS/s e a medição dos erros de corrente para aplicação das bandas de histerese mínimas de 0,2 A, 0,12 A 0,087 A.

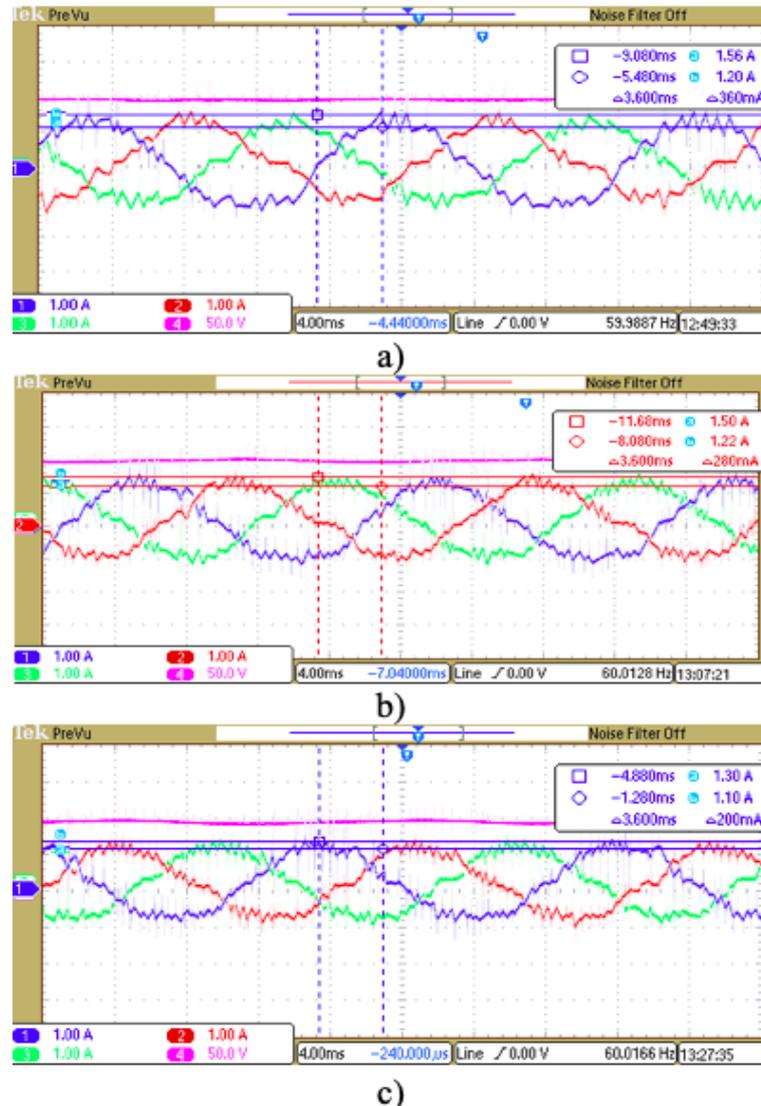


Figura 5-8: Corrente de entrada medida para as frequências de amostragem de a) 15 kS/s b) 25 kS/s e c) 35 kS/s.

Analisando os resultados obtidos, os erros de corrente medidos foram de 0,36 A, 0,28 A e 0,20 A para as frequências de amostragem de 15 kS/s, 25 kS/s e 35 kS/s. Os resultados convergem para os resultados calculados, uma vez que o erro de corrente pode alcançar duas vezes a banda aplicada devido ao efeito de acoplamento entre as fases do controle por histerese [43].

A Figura 5.9 apresenta os erros de corrente medidos e calculados considerando o erro de corrente até duas vezes a banda de histerese. Nota-se que existe uma proximidade entre os valores obtidos por experimentação e aqueles projetados. Isso mostra a eficácia do projeto para o modelo desenvolvido para banda mínima. Foram obtidas ondulações de corrente percentuais medidas de 20,12 %, 16,55 % e 14,56 %

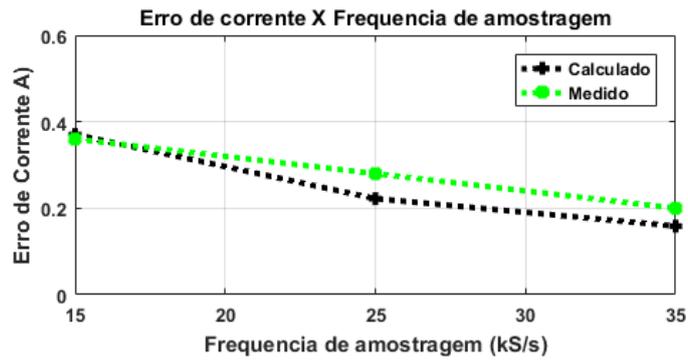


Figura 5-9: Erro de corrente medido e calculado para os parâmetros da tabela 4.3 e frequências de amostragem de 15kS/s, 25kS/s, 35kS/s.

A limitação da frequência de comutação através da frequência de amostragem é mostrada na Figura 5.10 através dos espectros harmônicos das correntes. É possível verificar a diminuição da distorção harmônica da corrente com o aumento da frequência de amostragem e consequentemente da frequência de comutação.

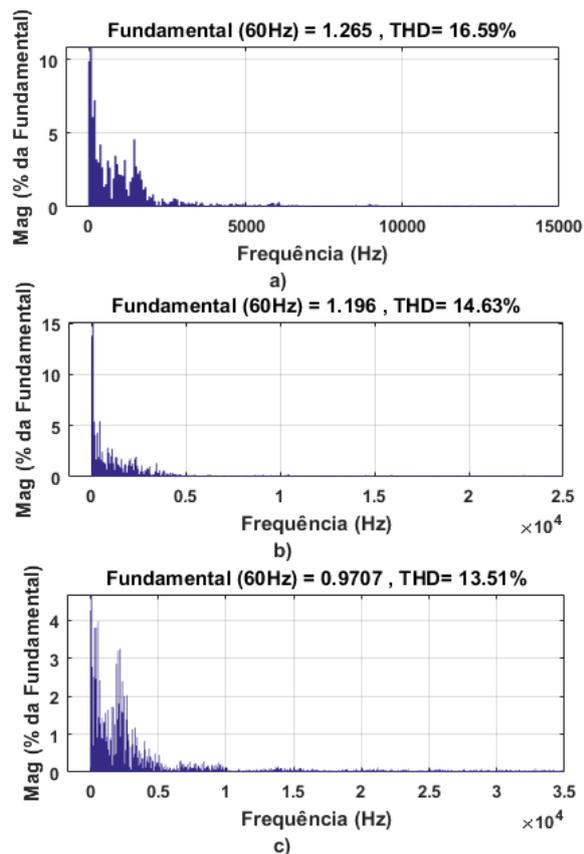


Figura 5-10: Distorção harmônica total para as frequências de amostragem de a) 15kS/s b) 25kS/s e c) 35kS/s.

A Figura 5.11 confirma a frequência de comutação limitada através da frequência instantânea de comutação para as três taxas de amostragem. Em todos os casos, a frequência de

comutação máxima permanece bem abaixo da frequência de comutação máxima calculada através de (3.22).

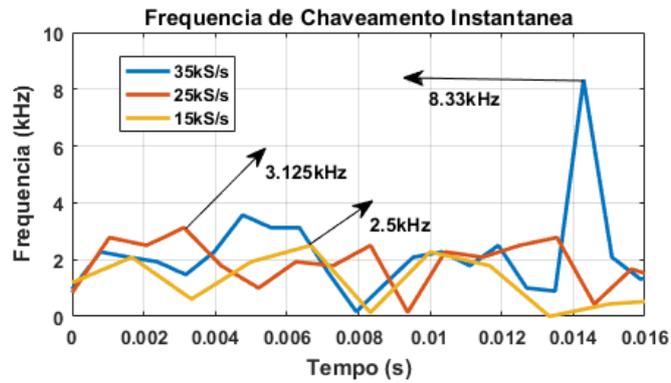


Figura 5-11: Frequência de comutação em um período para as frequências de amostragem de a) 15kS/s b) 25kS/s e c) 35kS/s.

A limitação do número de comutações pela taxa de amostragem, usando a técnica, pode ser observada nas Figuras 5.12 e 5.13 para taxas de amostragem de 15 kS/s e 25 kS/s, respectivamente. As Figuras mostram claramente que os pulsos de comando com menor taxa de amostragem (15 kS/s) apresentaram o menor número de comutações e a menor frequência máxima de comutação. Por outro lado, as Figuras 5.11, 5.12, 5.13 e 5.14 mostram os maiores erros de corrente e os níveis de THD maiores para menores frequências de comutação.

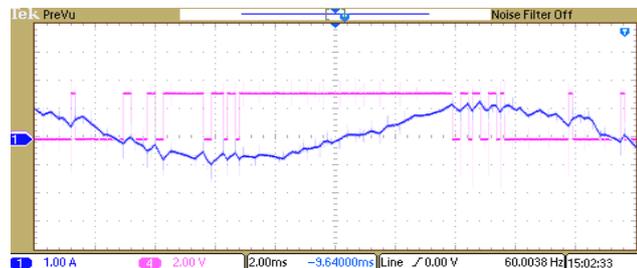


Figura 5-12: Números de comutações e corrente na fase A para a frequência de amostragem de 15 kS/s.

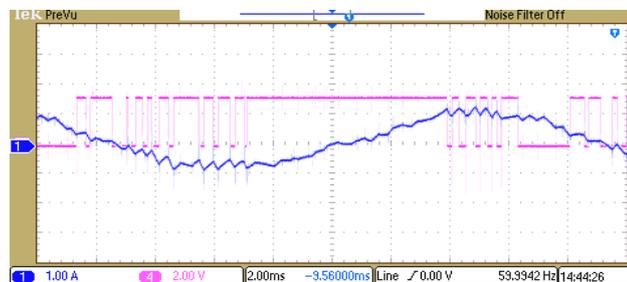


Figura 5-13: Números de comutações e corrente na fase A para a frequência de amostragem de 25 kS/s.

5.4 Técnicas de comando

Para as quatro técnicas de comando abordadas no capítulo anterior, as Figuras 5.17 a 5.25, mostram os resultados experimentais extraídos do protótipo para uma frequência de amostragem de 15,36 kS/s para uma banda de histerese aplicada de 0,2 A, utilizando uma indutância de entrada de 18mH.

Para o comando simultâneo a Figura 5.17 mostra a corrente de entrada e os pulsos de comando para o comando simultâneo dos interruptores na fase A. Os espectros harmônicos para corrente de entrada e tensão V_{ab} medidas, para o comando simultâneo, são mostradas na Figura 5.18 a) e b) respectivamente, sendo a THD medida encontrada para corrente de 21,62 % e tensão de 63,12%.

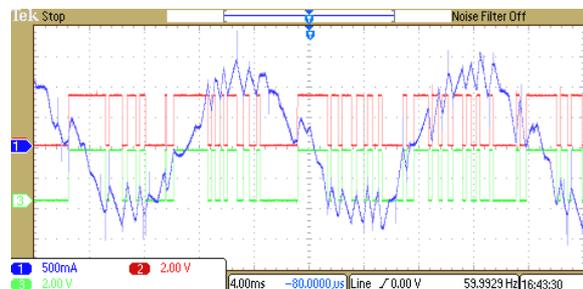


Figura 5-14: Corrente de entrada para fase A e pulsos de comando simultâneo.

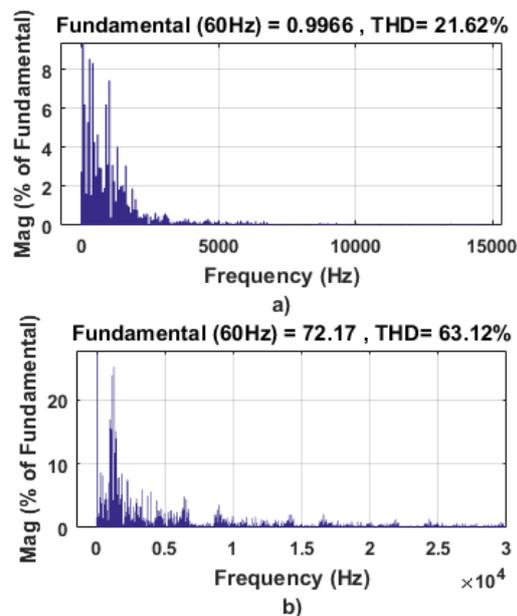


Figura 5-15: Distorção harmônica para a) Corrente de entrada e b) tensão de entrada de linha V_{ab} .

Os resultados para o comando complementar são mostrados nas Figuras 5.19 e 5.20. A corrente de entrada e o acionamento dos interruptores de forma complementar para fase A do conversor são mostrados na Figura 5.19. Os espectros de frequência para corrente de entrada e

tensão V_{ab} medidas são mostradas na Figura 5.20 a) e b) respectivamente, sendo encontrados para essa técnica de comutação distorções harmônicas de corrente de 20.92% e 66.16% para tensão.

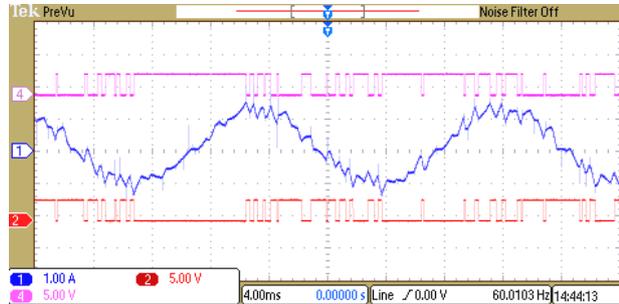


Figura 5-16: Corrente de entrada para fase A e pulsos de comando complementar.

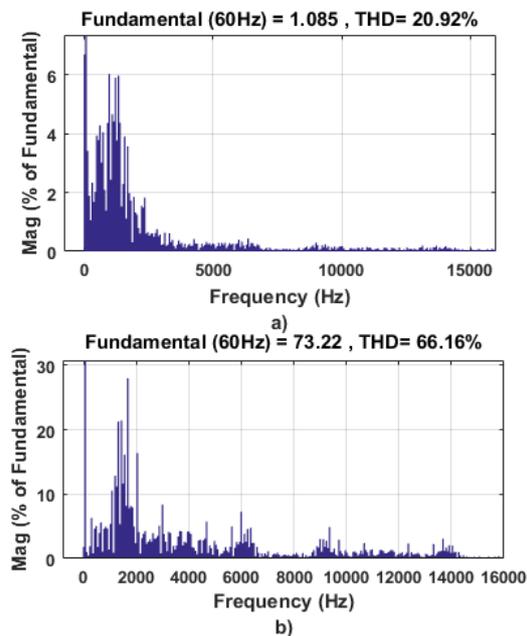


Figura 5-17: Distorção harmônica para a) Corrente de entrada e b) tensão de entrada de linha V_{ab} .

Quando implementado, o comando desligado mantém um interruptor comutando enquanto a outra permanece desligada como mostra a Figura 5.21, a aplicação do comando e da corrente para fase A. Os espectros de frequência medidos para corrente e tensão V_{ab} medidas são mostradas na Figura 5.22 a) e b), onde foram obtidos THD de 19,18 % para corrente de entrada, e 59.19 % para tensão.

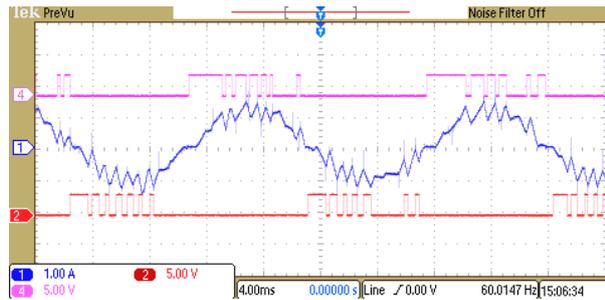


Figura 5-18: Corrente de entrada para fase A e pulsos de comando desligado.

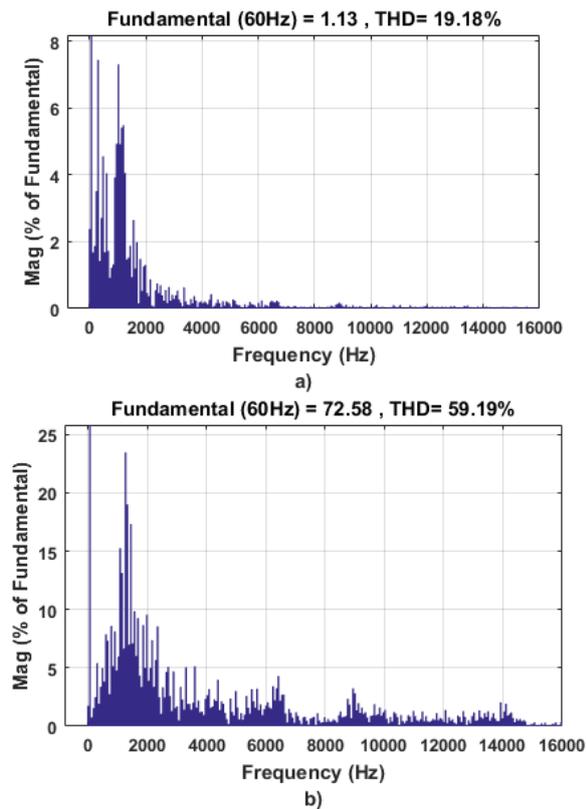


Figura 5-19: Distorção harmônica para a) Corrente de entrada e b) tensão de entrada de linha V_{ab} .

Por fim, para o comando ligado a Figura 5.24 mostra a corrente na fase A e os pulsos de comando para os interruptores que são mantidos ligados ou comutando de acordo com o semiciclos da corrente. Os espectros de frequência para corrente e tensão V_{ab} para o comando desligado são mostradas na Figura 5.25 a) e b), sendo medidos índices de THD de 19.86 % e 54.64 %.



Figura 5-20: Corrente de entrada para fase A e pulsos de comando ligado.

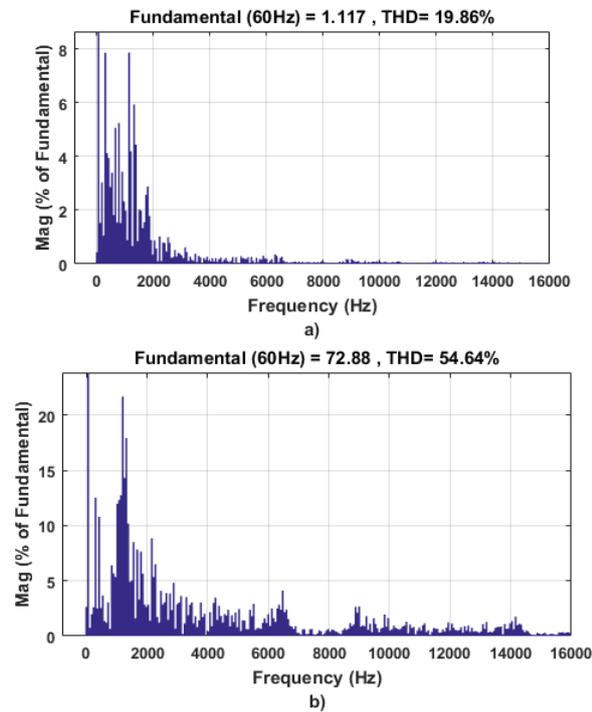


Figura 5-21: Distorção harmônica para a) Corrente de entrada e b) tensão de entrada de linha Vab.

Comparando todas as técnicas em termos de desempenho de distorção harmônica das correntes e tensões, a Tabela 5.3 mostra a comparação para todos os métodos de comando através dos resultados experimentais obtidos. Foi possível verificar desempenho similar entre todas as técnicas como foi verificado nos resultados por simulação. Para as formas de onda de tensão e corrente em termos do nível de distorção harmônica, o melhor desempenho harmônico em relação à corrente de entrada foi obtido para o comando desligado. Para a tensão de entrada o melhor desempenho foi encontrado para o comando ligado.

Tabela 5-2: Comparação entre as técnicas de comutação para o controle por histerese para baixas frequências

Comando	THD _i (%)	THD _v (%)
Simultâneo	21.62%	66.16%
Complementar	20.92%	66.16%
Desligado	19.18%	59.19%
Ligado	19.86%	54.64%

Como a qualidade da corrente é um fator crítico e de grande interesse no controle estudado neste trabalho, a prioridade é dada as técnicas que possuam melhor desempenho em relação a qualidade da corrente sintetizada. Os resultados experimentais convergem com o desempenho obtido para os resultados de simulação em relação as técnicas de comando. Sendo a melhor técnica de comando para o controle por histerese trabalhando em baixas frequências de amostragem, o controle desligado proporciona melhor qualidade na formação das formas de onda de corrente.

5.5 Técnica de balanceamento dos capacitores do barramento cc com injeção de componente cc

A técnica de balanceamento dos capacitores também foi testada experimentalmente. Primeiramente, sem a técnica de balanceamento, a Figura 5.26 mostra a tensão de saída na carga, bem como as tensões nos capacitores do barramento cc.

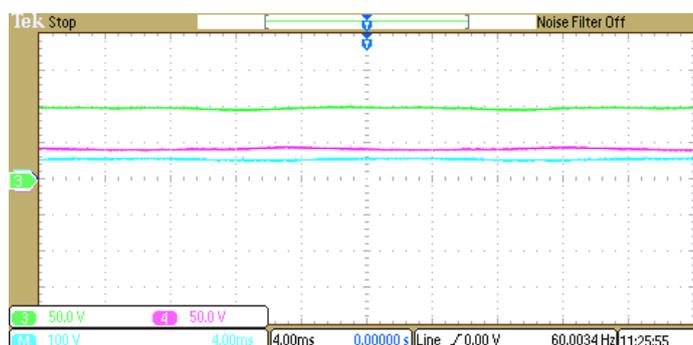


Figura 5-22 :Tensão de saída e tensão nos capacitores do barramento CC.

A figura 5.26 mostra a diferença entre as tensões dos capacitores sem a técnica de balanceamento dos capacitores sendo o desbalanceamento algo natural do controle por histerese de corrente [20]. Os desbalanço das tensões nos capacitores corroboram para formas de onda

de tensões e correntes assimétricas impactando negativamente na qualidade das mesmas e na produção de harmônicas indesejadas.

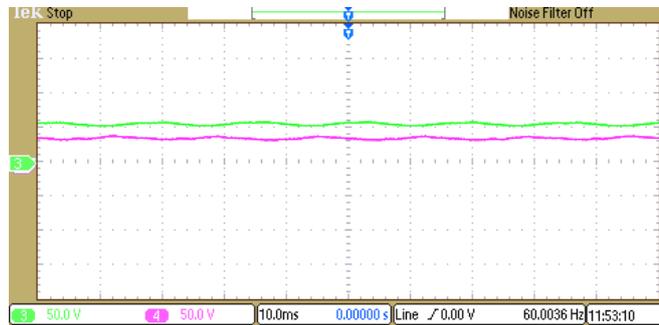


Figura 5-23 :Tensões nos capacitores do barramento CC.

As Figuras 5.28, 5.29 e 5.30 mostram os resultados para as formas de onda de corrente para a fase, tensão de linha, e os respectivos espectros de frequência de corrente e tensão em a) e b). As formas de onda mostram, claramente, a síntese de formas de onda assimétricas devido à diferença entre as tensões dos capacitores do barramento cc. A THD das correntes e tensão de linha de entrada obtidos foram de 18,17 % e 41,92 %.

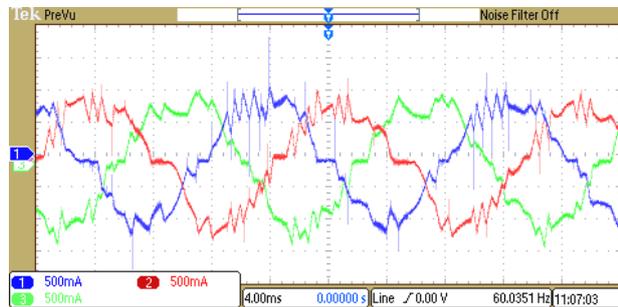


Figura 5-24 :Correntes de entrada sem balanceamento dos capacitores de saída.

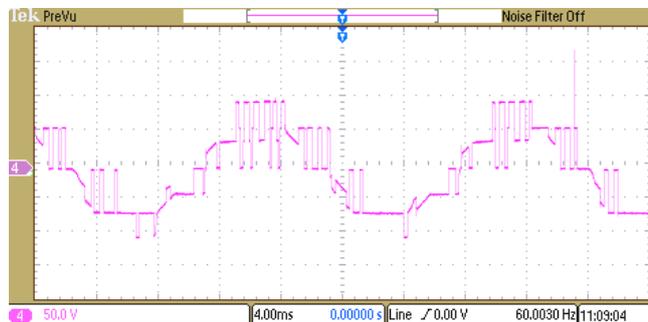


Figura 5-25: Tensão de linha Vab sem balanceamento dos capacitores de saída.

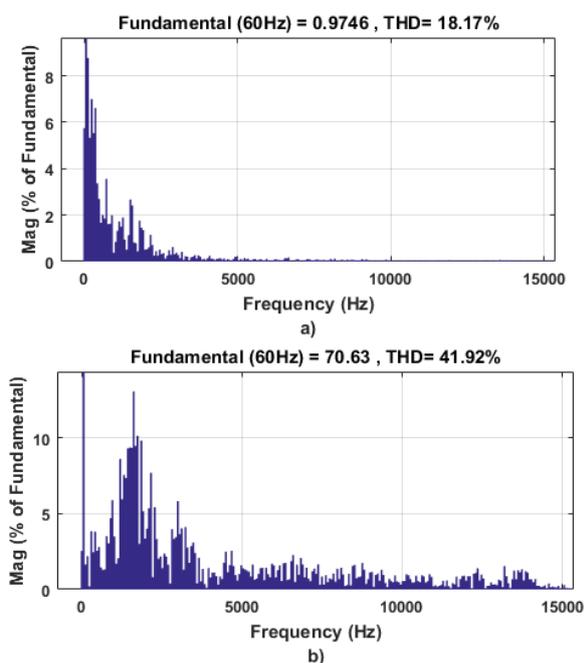


Figura 5-26 :Espectro harmônico da a) Corrente na fase a e da b) tensão de linha V_{ab} sem balanceamento dos capacitores do barramento.

A Figura 5.31 mostra as tensões nos capacitores do barramento cc com implementação da malha de controle para balanço dos capacitores do barramento com injeção de componente cc. A mesma mostrou eficácia na equalização das tensões, onde a diferença entre as tensões dos capacitores foi praticamente anulada.

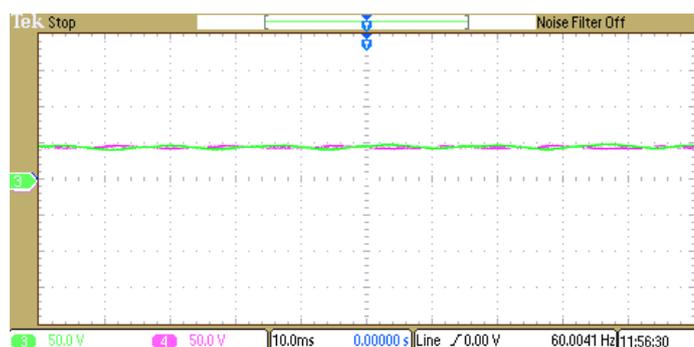


Figura 5-27: Tensões nos capacitores do barramento CC com a técnica de balanceamento.

Nesse sentido, o balanceamento das tensões do barramento CC possibilitou a obtenção de formas de onda de corrente e tensão simétricas. As Figuras 5.32 e 5.33 mostram as formas de onda obtidas com o uso da técnica, onde a tensão e as correntes apresentam maior simetria que para o caso de não balanceamento (Figuras 5.28 e 5.29).

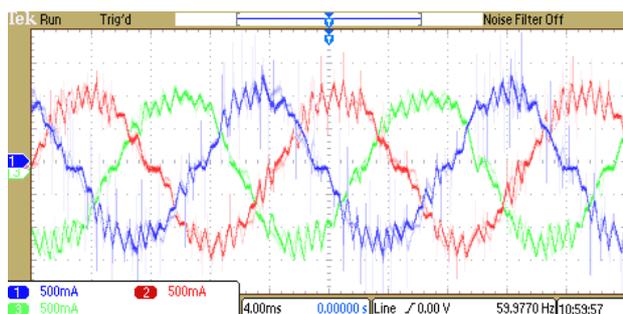


Figura 5-28 Correntes de entrada com balanceamento dos capacitores de saída.

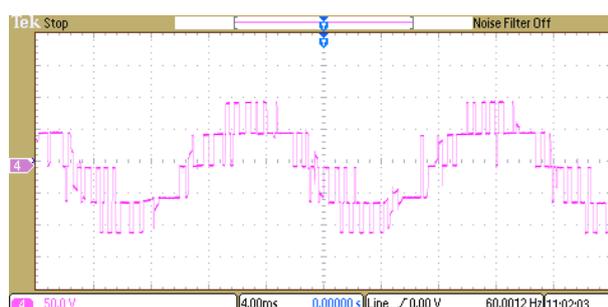


Figura 5-29 :Tensão de linha Vab com balanceamento dos capacitores de saída.

O melhor desempenho proporcionado pela técnica de balanceamento em termos das formas de onda de corrente e tensão é evidenciado na Figura 5.34, onde o espectro de frequência da corrente obteve distorção harmônica reduzida de 18.17 % para 14.52 % devido ao balanço dos capacitores, uma vez que o controle balanceado possibilitou a síntese de correntes e tensões simétricas.

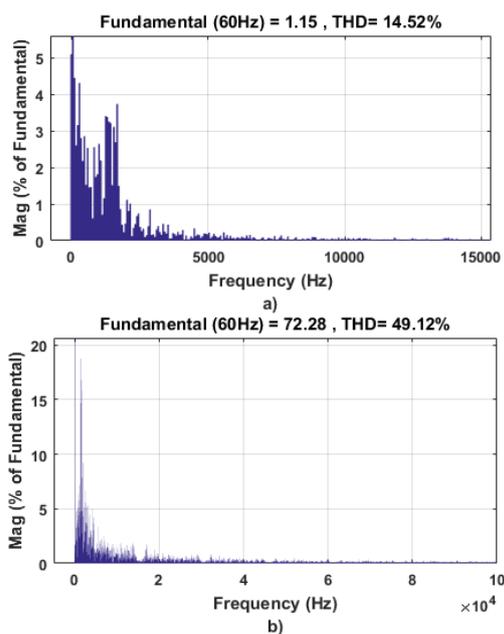


Figura 5-30: Espectro harmônico para corrente de entrada e tensão de linha com o balanceamento das tensões dos capacitores.

5.6 Conclusão

Nesse capítulo foram mostrados os resultados experimentais para o controle por histerese operando em baixas frequências de amostragem desenvolvido no Capítulo 3 para a topologia RNPC escolhida.

Foram mostradas a eficácia do projeto do controle por meio dos resultados experimentais através do modelo da banda de histerese mínima. A capacidade de limitação do espalhamento do espectro harmônico pela frequência de amostragem, do número de comutações e da frequência máxima de comutação foi mostrada. Fatos que contribuem proteção dos interruptores do conversor e impactam na eficiência e perdas do mesmo.

Por meio de resultados experimentais foram mostrados as quatro possíveis técnicas de comando da topologia: comando simultâneo, complementar, ligado e desligado. Onde para o controle por histerese, o comando desligado apresentou melhor performance em termos de distorção harmônica para sintetize das correntes entre as outras técnicas.

Por fim uma técnica de balanço dos capacitores do barramento CC foi implementada em protótipo com o objetivo de equalizar a tensão dos capacitores de saída, se mostrando eficaz e simples e dispensando a coordenação dos estados de comutação dos braços do conversor para os estados redundantes.

CAPÍTULO 6 – CONCLUSÃO

Este capítulo apresenta as conclusões obtidas após a aplicação do controle por histerese digital aplicada a topologia de três níveis RNPC, do desenvolvimento do modelo de projeto de controle, das análises dos resultados de simulação e experimentais obtidos com o protótipo desenvolvido. As contribuições do trabalho, trabalhos publicados e sugestões de trabalhos futuros são também abordados neste capítulo.

6.1 Conclusões

No presente trabalho foi realizado o estudo e o desenvolvimento de um controle otimizado de histerese para baixas frequências de amostragem de forma a ser aplicado em um retificador trifásico de três níveis de baixo custo, e ser uma opção atrativa para a indústria e em outras aplicações críticas devido a simplicidade, baixo custo de implementação e manutenção.

O controle é uma opção viável uma vez que a simplicidade de um controle por histerese de corrente clássico é mantida, contudo a operação em baixas frequências de amostragem com o correto projeto dos indutores de entrada, possibilita a limitação do espectro de corrente e do número de comutações do conversor. Tal efeito da amostragem protege o conversor assim como impacta na eficiência e perdas do conversor sem nenhum tipo de recurso de controle, ou seja, apenas com a inerente amostragem da implementação digital do DSP.

No segundo capítulo, uma contextualização dos retificadores e a classificação dos mesmos foram realizadas de forma que os estudos das principais topologias três níveis foram devido a capacidade de se trabalhar com tensões elevadas com arranjos de chaves que suportem menores tensões. A topologia RNPC foi escolhida devido à sua simplicidade e número reduzido de semicondutores e devido também a ser considerada a mais eficiente de acordo com outros trabalhos na literatura.

Ainda no mesmo capítulo, um estudo sobre as principais formas de controle de corrente e modulação foram realizados e, devido a simplicidade de implementação e consequente facilidade de manutenção e boa dinâmica, a histerese de corrente foi escolhida como método de controle da topologia RNPC. Foram citados vários trabalhos onde o natural espalhamento harmônico característico do controle clássico por histerese de corrente foi superado em

versões analógicas e digitais e nesse trabalho a partir da escolha da implementação digital do controle por histerese em baixas frequências de amostragem onde a limitação do espectro harmônico é realizada apenas pela amostragem da implementação, dessa forma mantendo a simplicidade do controle sem a necessidade de malhas adicionais de controle e ou implementações complexas.

No Capítulo 3 foi realizada a modelagem do controle de acordo com o funcionamento da topologia RNPC e foi possível obter o projeto da mínima banda de histerese implementável em função da indutância de entrada, tensão de saída e frequência de amostragem. A máxima frequência de comutação foi deduzida de acordo com a banda mínima, sendo função da frequência de amostragem.

Ainda no Capítulo 3 foram apresentadas as quatro formas de comando possíveis da topologia RNPC visto que a mesma não pode ser curto-circuitada assim como uma simples técnica de balanceamento dos capacitores é proposta para manter a equalização da tensão dos capacitores de saída, evitando sobretensão sobre os componentes do conversor e melhorando a qualidade das formas de onda sintetizadas.

No Capítulo 4 são mostrados os resultados de simulação para a topologia RNPC para o controle proposto, para os métodos de comutação e balanceamento dos capacitores do barramento CC mostrando a eficácia dos mesmos.

Por meio de simulações foi possível estudar a implementação do controle em variação de carga. Nesse ponto, a implementação de cargas cada vez maiores, ou seja, as exigências de maiores potências de saída requerem teoricamente indutâncias maiores a fim de se minimizar a maior variação de corrente imposta. Contudo, devido à maior variação da corrente, indutâncias cada vez maiores são impraticáveis do ponto de vista de realização de controle o que limita a reprodução de bandas cada vez mais estreitas com o aumento da potência do conversor. Do ponto de vista de variação de tensão de saída, também é possível ver a necessidade de maiores indutâncias em relação ao aumento da corrente de referência do controle assim como do aumento da banda mínima reproduzível. Simulações mostram o comando desligado como o melhor em termos de qualidade de formas de onda de corrente e também a eficácia da técnica de balanceamento dos capacitores do barramento CC.

Por fim, no Capítulo 5 os resultados envolvendo o protótipo desenvolvido em laboratório, confirmam os resultados do controle por histerese de corrente digital. Foram

avaliados os efeitos da indutância de entrada e frequência de amostragem sobre a corrente de entrada do retificador. O projeto considerando a banda mínima de histerese apresentou grande proximidades entre os valores medidos e calculados. As quatro técnicas do retificador de comutação foram implementadas com sucesso, mostrando desempenho semelhantes. Porém, o comando desligado também apresentou melhor desempenho como observado nas simulações. A técnica de balanceamento dos capacitores do barramento cc se mostrou eficaz e simples na síntese de formas de onda simétricas e de melhor qualidade harmônica.

6.2 Contribuições

A principal contribuição do trabalho consiste em mostrar a possibilidade de se implementar o controle por histerese de corrente em baixas frequências de amostragem, limitando o espalhamento do espectro da frequência de comutação e números de comutações sem perder a natural simplicidade do controle por histerese aplicado a um retificador três níveis. A combinação controle e topologia é atrativa em aplicações que exigem simplicidade e baixo custo de aquisição e manutenção.

Outras contribuições podem ser mencionadas:

- A síntese de procedimentos para desenvolvimento e projeto do controle;
- Montagem, aplicação e simulação do controle na topologia RNPC;
- Aplicação da técnica de balanceamento dos capacitores;
- Avaliação das estratégias de comutação dos interruptores;

6.3 Trabalhos publicados

Como resultados das pesquisas realizadas para o desenvolvimento desta dissertação foram publicados os seguintes trabalhos:

G. V. Ramos, A. A. Luiz and M. M. Stopa, "*Assesment of viability of a low cost Three-level Boost Rectifier in harmonic mitigation*," 2019 19th International Symposium on Electromagnetic Fields in Mechatronics, Electrical and Electronic Engineering (ISEF), Nancy, France, 2019.

G. V. Ramos, A. Amável Luiz, M. M. Stopa, M. Paulo Brito Gomes, R. H. de Souza and D. Franco Leal, "*Performance analysis of alternatives switching commands for Three-level Boost Rectifier with Hysteresis Current Control.*," 2019 IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC), Santos, Brazil, 2019.

RAMOS, G. V.; LUIZ, A-S. A.; STOPA, M. M.; GOMES, M. P. B. . Assessment and implementation of an optimized Digital Hysteresis Current Control for a low cost Three-level Boost Rectifier in Metal Industries. In: 2020 IEEE Industry Applications Society Annual Meeting, 2020, Detroit, Michigan USA. Proceedings of 2020 IEEE Industry Applications Society Annual Meeting. Detroit, Michigan USA: IEEE press, 2020.

Outros Trabalhos durante o tempo de curso não diretamente ligados ao tema:

M. P. Brito Gomes, A. Amável Luiz, M. M. Stopa, G. Vilkn Ramos and I. A. Pires, "Assessment of a NPC frequency inverter with low switching frequency modulation for a high-speed rating operation of an induction motor," 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), Anaheim, CA, USA, 2019, pp. 625-632.

6.4 Propostas para trabalhos futuros

Para propostas de trabalhos futuros tem-se:

- Estudo e implementação de desacoplador do controle por histerse de corrente a fim de se evitar a variação do erro de corrente em até duas vezes a banda de histerese;
- Estudo e implementação de aplicação de banda variável com o objetivo de se deixar a frequência de comutação mais constante;
- Estudo e implementação do controle utilizando técnicas de amostragem de frequência variável;
- Aplicação do controle por histerese otimizado para baixas frequências de amostragem em conversores de maior número de níveis, uma vez que a banda mínima é reduzida devido a menor variação de tensão na passagem por zero. Tal fato permite que bandas cada vez mais estreitas possibilitam ser reproduzidas com indutâncias cada vez menores;

- Estudo, modelagem e aplicação do controle utilizando filtros senoidais de entrada do tipo LC, LCL, LCL'L
- Estudo e avaliação de perdas e eficiência do controle por histerese de corrente em baixas frequências de amostragem.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] Liserre, Marco & Dell'Aquila, Antonio & Blaabjerg, F. (2003). An overview of three-phase voltage source active rectifiers interfacing the utility. 2003 IEEE Bologna PowerTech - Conference Proceedings. 3. 8 pp. Vol.3. 10.1109/PTC.2003.1304405.
- [2] C. Klumper, F. Blaabjerg and P. Thøgersen, "Alternate ASDs: evaluation of the converter topologies suited for integrated motor drives," in IEEE Industry Applications Magazine, vol. 12, no. 2, pp. 71-83, March-April 2006, doi: 10.1109/MIA.2006.1598029.
- [3] F. C. Lee, P. Barbosa, Peng Xu, Jindong Zhang, Bo Yang and F. Canales, "Topologies and design considerations for distributed power system applications," in Proceedings of the IEEE, vol. 89, no. 6, pp. 939-950, June 2001, doi: 10.1109/5.931492.
- [4] A. Siebert, A. Troedson and S. Ebner, "AC to DC power conversion now and in the future," in IEEE Transactions on Industry Applications, vol. 38, no. 4, pp. 934-940, July-Aug. 2002, doi: 10.1109/TIA.2002.800570.
- [5] Guanghai Gong, M. L. Heldwein, U. Drogenik, J. Minibock, K. Mino and J. W. Kolar, "Comparative evaluation of three-phase high-power-factor AC-DC converter concepts for application in future More Electric Aircraft," in IEEE Transactions on Industrial Electronics, vol. 52, no. 3, pp. 727-737, June 2005, doi: 10.1109/TIE.2005.843957.
- [6] J. A. Anderson, M. Haider, D. Bortis, J. W. Kolar, M. Kasper and G. Deboy, "New Synergetic Control of a 20kW Isolated VIENNA Rectifier Front-End EV Battery Charger," 2019 20th Workshop on Control and Modeling for Power Electronics (COMPEL), Toronto, ON, Canada, 2019, pp. 1-8, doi: 10.1109/COMPEL.2019.8769657.
- [7] P. Papamanolis, F. Krismer and J. W. Kolar, "22 kW EV Battery Charger Allowing Full Power Delivery in 3-Phase as well as 1-Phase Operation," 2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 - ECCE Asia), Busan, Korea (South), 2019, pp. 1-8.
- [8] MOHAN, N.; UNDERLAND, T.M.; ROBBINS, W. P., Power Electronics: Converters, applications, and Design.3/e. John Wiley & Sons,2003.
- [9] B. Singh, B. N. Singh, A. Chandra, K. Al-Haddad, A. Pandey and D. P. Kothari, "A review of three-phase improved power quality AC-DC converters," in IEEE Transactions on Industrial Electronics, vol. 51, no. 3, pp. 641-660, June 2004
- [10] J. Kolar, M. Hartmann, and T. Friedli, "Three-Phase PFC and AC-AC Converter Systems," in Tutorial, IEEE Applied Power Electron. Conf. and. (APEC '11), 2011.
- [11] P. Pejovic, "Three-Phase High Power Factor Rectifier Based on the Third Harmonic Current Injection with Passive Resistance Emulation," in Proc. of the 31st Ann. IEEE Power Electron. Spec. Conf. (PESC '00), vol. 3, 2000, pp. 1342-1347.

-
- [12] H. Etl and W. Kolar, "A constant output current three-phase diode bridge rectifier employing a novel electronic smoothing inductor," *IEEE Trans. Ind. Electron.*, vol. 52, no. 2, pp. 454–461, Apr. 2005.
- [13] K. Mino, M. L. Heldwein, and J. W. Kolar, "Ultra compact three-phase rectifier with electronic smoothing inductor," in *Proc. 20th IEEE Appl. Power Electron. Conf. Expo.*, mar. 6–8, 2005, vol. 1, pp. 522–528.
- [14] N. Mohan, "A Novel Approach to Minimize Line-Current Harmonics in Interfacing Power Electronics Equipment with 3-Phase Utility Systems," *IEEE Trans. Power Del.*, vol. 8, no. 3, pp. 1395–1401, 1993.
- [15] R. Naik, M. Rastogi, and N. Mohan, "Third-Harmonic Modulated Power Electronics Interface with Three-Phase Utility to Provide a Regulated DC Output and to Minimize Line-Current -125- harmonics," *IEEE Trans. Ind. Appl.*, vol. 31, no. 3, pp. 598–602, 1995.
- [16] H. Yoo and S.-K. Sul, "A Novel Approach to Reduce Line harmonic Current for a Three-Phase Diode Rectifier-Fed Electrolytic Capacitor-Less Inverter," in *Proc. of the 2 th Ann. I A I. Power lectron. Conf. And Exp. (APEC '09)*, 2009, pp. 1897– 1903.
- [17] H. Yoo and S.-K. Sul, "A new circuit Design and Control to Reduce In ut armonic Current for a Three-Phase AC Machine Drive System Having a Very Small DC-Link a capacitor," in *Proc.of the 2 th Ann. IEEE Appl. Power Electron. Conf. and Exp. (APEC '10)*, 2 1, pp. 611–618.
- [18] Zhu Yutong, (2016). "Vienna Rectifier with Gallium Nitride (GaN) Devices", Master`s Thesis, University of Wisconsin.
- [19] Portilho, T. B., (2017) "Estudo e proposta de um retificador PWM de três níveis com limitação de corrente de partida a tiristor ", Master`s Thesis, Centro Federal de Educação Tecnológica de Minas Gerais.
- [20] L. Dalessandro, S. D. Round and J. W. Kolar, "Center-Point Voltage Balancing of Hysteresis Current Controlled Three-Level PWM Rectifiers," in *IEEE Transactions on Power Electronics*, vol. 23, no. 5, pp. 2477-2488, Sept. 2008.
- [21] J. W. Kolar and F. C. Zach, "A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules", *Proceedings of the 16th IEEE International Telecommunications Energy Conference*, Vancouver, Canada, Oct. 30- Nov. 3, pp.367-374 (1994).
- [22] J. W. Kolar and F. C. Zach, "A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules," in *IEEE Transactions on Industrial Electronics*, vol. 44, no. 4, pp. 456-467, Aug. 1997.
- [23] Minibock and J. W. Kolar, "Comparative theoretical and experimental evaluation of bridge leg topologies of a three-phase three-level unity power factor rectifier," 2001 IEEE

-
- 32nd Annual Power Electronics Specialists Conference (I JEEE Cat. No.01CH37230), Vancouver, BC, 2001, pp. 1641-1646 vol. 3.
- [24] Y. Zhao, Y. Li, T. A. Lipo, "Force commutated three level boost type rectifier," Record of the 28th IEEE Industry Applications Society Annual Meeting, Toronto, Canada, Oct.2-8, Vol. II, pp. 771-777 (1993).
- [25] Y. Zhao, Y. Li, T. A. Lipo, "Force commutated three level boost type rectifier," IEEE Transactions on Industry Applications, 1995.
- [26] M. L. Heldwein, S. A. Mussa and I. Barbi, "Three-Phase Multilevel PWM Rectifiers Based on Conventional Bidirectional Converters," in *IEEE Transactions on Power Electronics*, vol. 25, no. 3, pp. 545-549, March 2010.
- [27] Nabae, A., Takahashi, T. & Akagi, H. (1981). A new neutral-point-clamped pwm inverter, *IEEE Trans. Ind. Appl* 17(5): 518–523.
- [28] P. Barbosa, P. Steimer, J. Steinke, M. Winkelkemper and N. Celanovic, "Active-neutral-point-clamped (ANPC) multilevel converter technology," 2005 European Conference on Power Electronics and Applications, Dresden, 2005, pp. 10 pp.-P.10, doi: 10.1109/EPE.2005.219713.
- [29] Minibock, J. & Kolar, J. W. (2002). A novel 10kw three-phase high power density (2-u) telecommunications unity power factor rectifier modules, International Conference on Integrated Power Systems
- [30] M. Hartmann, S. D. Round, H. Ertl and J. W. Kolar, "Digital Current Controller for a 1 MHz, 10 kW Three-Phase VIENNA Rectifier," in *IEEE Transactions on Power Electronics*, vol. 24, no. 11, pp. 2496-2508, Nov. 2009.
- [31] S. D. Round, P. Karutz, M. L. Heldwein, and J. W. Kolar, "Towards a 30 kW/liter, three-phase unity power factor rectifier," *IEEE Trans. Ind. Appl.*, vol. 128, no. 4, pp. 481–490, 2008.
- [32] K. O'Brien, R. Teichmann, S. Bernet, "Active rectifier for medium voltage drive systems," Applied Power Electronics Conference and Exposition, 2001.
- [33] R. Teichmann, M. Malinowski and S. Bernet, "Evaluation of three-level rectifiers for low-voltage utility applications," in *IEEE Transactions on Industrial Electronics*, vol. 52, no. 2, pp. 471-481, April 2005.
- [34] G. V. Ramos, A. Amável Luiz, M. M. Stopa, M. Paulo Brito Gomes, R. H. de Souza and D. Franco Leal, "Performance analysis of alternatives switching commands for Three-level Boost Rectifier with Hysteresis Current Control.," 2019 IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC), Santos, Brazil, 2019, pp. 1-6, doi: 10.1109/COBEP/SPEC44138.2019.9065859.

-
- [35] T. B. Portilho, A. A. Luiz, M. M. Stopa and A. F. Cupertino, "Performance and efficiency analysis of switching commands for three-level boost rectifier," 2017 18th International Symposium on Electromagnetic Fields in Mechatronics, Electrical and Electronic Engineering (ISEF) Book of Abstracts, Lodz, 2017, pp. 1-3, doi: 10.1109/ISEF.2017.8090770.
- [36] T. B. Portilho, A. A. Luiz, M. M. Stopa and G. V. Ramos, "A low cost three-level high power rectifier for active power factor compensation," 2017 18th International Symposium on Electromagnetic Fields in Mechatronics, Electrical and Electronic Engineering (ISEF) Book of Abstracts, Lodz, 2017, pp. 1-3, doi: 10.1109/ISEF.2017.8090769.
- [37] G. V. Ramos, A. A. Luiz and M. M. Stopa, "Assesment of viability of a low cost Three-level Boost Rectifier in harmonic mitigation," 2019 19th International Symposium on Electromagnetic Fields in Mechatronics, Electrical and Electronic Engineering (ISEF), Nancy, France, 2019, pp. 1-2, doi: 10.1109/ISEF45929.2019.9096996.
- [38] M. P. Kazmierkowski and L. Malesani, "Current control techniques for three-phase voltage-source PWM converters: a survey," in *IEEE Transactions on Industrial Electronics*, vol. 45, no. 5, pp. 691-703, Oct. 1998, doi: 10.1109/41.720325
- [39] Stopa, M.M. (1997). Controle do motor de indução por orientação de campo: Uma implementação utilizando um conversor pwm reversível., Master's thesis, Universidade federal de Minas Gerais.
- [40] Holmes, D. G. & Lipo, T. A. (2003). Pulse Width Modulation For Power Converters, IEEE Press.
- [41] Luiz, A.-S. A. (2007). Tensões e Correntes Senoidais em Conversores Para Média Tensão Industrial, PhD thesis, Universidade Federal de Minas Gerais.
- [42] Kazmierkowski, M.P. & Krishnan, R & Blaabjerg, F. (2002). Control in Power Electronics, Selected Problems.
- [43] NOVOTNY, D. W., & LIPO, T. A. (1996). Vector control and dynamics of AC drives. Oxford, Clarendon Press.
- [44] J. Holtz, "Pulsewidth modulation-a survey," in *IEEE Transactions on Industrial Electronics*, vol. 39, no. 5, pp. 410-420, Oct. 1992, doi: 10.1109/41.161472.
- [45] A. K. Chattopadhyay, "Alternating Current Drives in the Steel Industry," in *IEEE Industrial Electronics Magazine*, vol. 4, no. 4, pp. 30-42, Dec. 2010.
- [46] V. de Nazareth Ferreira, G. A. Mendonça, A. V. Rocha, R. S. Resende and B. de Jesus Cardoso Filho, "Mission Critical Analysis and Design of IGBT-Based Power Converters Applied to Mine Hoist Systems," in *IEEE Transactions on Industry Applications*, vol. 53, no. 5, pp. 5096-5104, Sept.-Oct. 2017, doi: 10.1109/TIA.2017.2709719.

-
- [47] T. S. de Souza, A. A. Luiz and M. M. Stopa, "An assessment of harmonic filter for indirect field-oriented induction motor drives in mining industry," 2016 12th IEEE International Conference on Industry Applications (INDUSCON), Curitiba, 2016, pp. 1-8, doi: 10.1109/INDUSCON.2016.7874604.
- [48] B. Sarlioglu and C. T. Morris. More electric aircraft: Review, challenges, and opportunities for commercial transport aircraft. *IEEE Transactions on Transportation Electrification*, 1(1):54–64, June 2015.
- [49] P. Wheeler and S. Bozhko. The more electric aircraft: Technology and challenges. *IEEE Electrification Magazine*, 2(4):6–12, Dec 2014.
- [50] L. Dalessandro, U. Drogenik, S. D. Round and J. W. Kolar, "A novel hysteresis current control for three-phase three-level PWM rectifiers," *Twentieth Annual IEEE Applied Power Electronics Conference and Exposition, 2005. APEC 2005.*, Austin, TX, 2005, pp. 501-507 Vol. 1.
- [51] S. D. Round, L. Dalessandro, J. W. Kolar, Novel Phase Decoupling and Coordinating Tolerance Band Current Control for Three-Phase Three-Level PWM Rectifiers, *Proceedings of the International PCIM Europe Conference (PCIM 2005)*, Nuremberg, Germany, pp. 285-291, June 7-9, 2005.
- [52] L. Malesani, P. Mattavelli and P. Tomasin, "Improved constant-frequency hysteresis current control of VSI inverters with simple feedforward bandwidth prediction," in *IEEE Transactions on Industry Applications*, vol. 33, no. 5, pp. 1194-1202, Sept.-Oct. 1997, doi: 10.1109/28.633796.
- [53] Jiang Zeng et al., "A novel hysteresis current controller for active power filter with constant switching frequency," *Proceedings IPEDMC 2000. Third International Power Electronics and Motion Control Conference (IEEE Cat. No.00EX435)*, Beijing, China, 2000, pp. 692-697 vol.2, doi: 10.1109/IPEDMC.2000.884582.
- [54] A. I. Maswood and Fangrui Liu, "A novel variable hysteresis band current control of three-phase three-level rectifier with constant switching frequency," *IEEE Power Engineering Society General Meeting, 2005, San Francisco, CA, 2005*, pp. 23-27 Vol. 1, doi: 10.1109/PES.2005.1489317.
- [55] W. Stefanutti and P. Mattavelli, "Fully digital hysteresis modulation with switching-time prediction," in *IEEE Transactions on Industry Applications*, vol. 42, no. 3, pp. 763-769, May-June 2006, doi: 10.1109/TIA.2006.873665.
- [56] Chen, Yu & Kang, Yong. (2011). The Variable-Bandwidth Hysteresis-Modulation Sliding-Mode Control for the PWM–PFM Converters. *IEEE Transactions on Power*

Electronics - IEEE TRANS POWER ELECT. 26. 2727-2734.
10.1109/TPEL.2011.2158852.

- [57] C. N. Ho, V. S. P. Cheung and H. S. Chung, "Constant-Frequency Hysteresis Current Control of Grid-Connected VSI Without Bandwidth Control," in *IEEE Transactions on Power Electronics*, vol. 24, no. 11, pp. 2484-2495, Nov. 2009, doi: 10.1109/TPEL.2009.2031804.
- [58] Nguyen-Van, Triet & Abe, Rikiya & Tanaka, Kenji. (2017). A Digital Hysteresis Current Control for Half-Bridge Inverters with Constrained Switching Frequency. *Energies*. 10. 1610. 10.3390/en10101610.
- [59] M. Kale and E. Ozdemir, "A novel adaptive hysteresis band current controller for shunt active power filter," *Proceedings of 2003 IEEE Conference on Control Applications*, 2003. CCA 2003., Istanbul, Turkey, 2003, pp. 1118-1123 vol.2.
- [60] B. K. Bose, "An adaptive hysteresis-band current control technique of a voltage-fed PWM inverter for machine drive system," in *IEEE Transactions on Industrial Electronics*, vol. 37, no. 5, pp. 402-408, Oct. 1990.
- [61] F. Wu, F. Feng, L. Luo, J. Duan and L. Sun, "Sampling period online adjusting-based hysteresis current control without band with constant switching frequency," in *IEEE Transactions on Industrial Electronics*, vol. 62, no. 1, pp. 270-277, Jan. 2015, doi: 10.1109/TIE.2014.2326992.
- [62] H. Yi, F. Zhuo, F. Wang and Z. Wang, "A Digital Hysteresis Current Controller for Three-Level Neural-Point-Clamped Inverter With Mixed-Levels and Prediction-Based Sampling," in *IEEE Transactions on Power Electronics*, vol. 31, no. 5, pp. 3945-3957, May 2016, doi: 10.1109/TPEL.2015.2466599.
- [63] S. Günter and F. W. Fuchs, "Switching time prediction for digital hysteresis control for high frequency current in grid impedance measurement application," *2014 16th European Conference on Power Electronics and Applications*, Lappeenranta, 2014, pp. 1-8, doi: 10.1109/EPE.2014.6910905.
- [64] Y. Hu, Y. Deng, Q. Liu and X. He, "Asymmetry Three-Level Grid-Connected Current Hysteresis Control With Varying Bus Voltage and Virtual Oversample Method," in *IEEE Transactions on Power Electronics*, vol. 29, no. 6, pp. 3214-3222, June 2014, doi: 10.1109/TPEL.2013.2272466.

APÊNDICE I - PROTÓTIPO

O protótipo foi construído com o arranjo de 3 braços de três níveis do conversor RNPC, que utilizam o transistor MOSFET IRFP240 para o grampeamento para os interruptores S_{11} e S_{12} e os diodos principais e o diodo em antiparalelo do MOSFET IRFP240.

A Figura 6-1 mostra o protótipo montado em laboratório onde as numerações indicam:

- 1-Varivolt de entrada;
- 2-Indutores de entrada;
- 3-Braços RNPC;
- 4-Driver de acionamento dos tiristores;
- 5-Barramento CC;
- 6-Sensores de corrente: ACS712;
- 7- Sensores da tensão AC de entrada: e ZMPT101B;
- 8-Carga Resistiva;
- 9-DSP TMS320F28335 Texas Instruments®;
- 10- Sensor de tensão DC- LV 25-P.

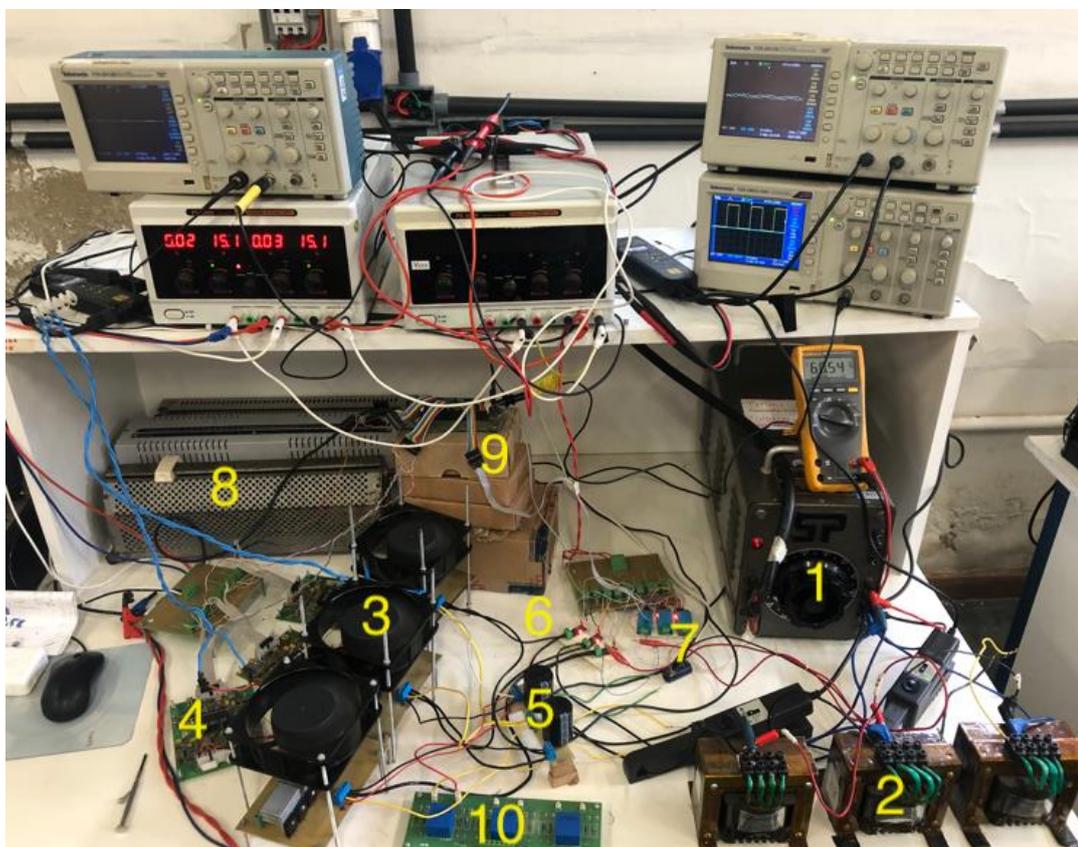


Figura 6-1 – Conversor RNPC de três níveis.

As características principais da chave eletrônica e do diodo são apresentadas na Tabela 5.1.

Tabela 6-1 – Características principais do Transistor MOSFET IRFP240

$V_{DS}(V)$		200
$R_{DS(ON)}(\Omega)$		0,18
I_{DS}	$T_C = 25^\circ C$	20
	$T_C = 100^\circ C$	12
PACKAGE		TO-247AC

Para comando e bloqueio das chaves eletrônicas, é utilizado o driver da SEMIKRON modelo SKHI 23, que tem possibilidade de receber dois comandos distintos, e em cada saída comandar até duas chaves. Além disso possui tempo morto internamente já definido, detecção de falha por meio da medida do sinal do Coletor/Dreno. Este dispositivo fornece sinais de comando para a chave nos níveis de +15 V e -5 V. Este valor de tensão negativo é para garantir o bloqueio da chave, dispersando assim a capacitância parasita existente nas portas dos dispositivos eletrônicos. Uma foto do driver é exibido na Figura 6-2.



Figura 6-2 - Driver para comando das chaves eletrônicas modelo SKHI 23 SEMIKRON.

O sensor de corrente ACS 712 utilizado, é mostrado na figura 5.3 e usa o efeito hall para detectar o campo magnético gerado pela passagem de corrente, gerando na saída do módulo uma tensão proporcional de 66mV/A. Este sensor pode ser utilizado com corrente alternada (AC) e corrente contínua (DC)

Especificações:

- Faixa de medição: -30A a +30A;
- Alimentação: 5V;
- Tempo de Resposta: 5us;
- Saída analógica proporcional de 66mV/A;



Figura 6-3 Sensor de corrente ACS712

O Sensor de Tensão AC ZMPT101B é mostrado na figura 5.4 e é um módulo que permite identificar a presença de tensão alternada. Devido à sua alta precisão, é possível utilizá-lo como um medidor, garantindo assim ótimas leituras dos valores de tensão alternada em sua rede elétrica.

Características:

- Transformador: ZMPT101B;
- Tensão de alimentação: 5 à 30VDC;
- Tensão de medição: 0 à 250 VAC;



Figura 6-4 Sensor AC de entrada.

Para a medição da tensão DC do barramento CC a figura 5.5 mostra o sensor de tensão realizado para realização do controle de tensão de saída e balanceamento dos capacitores. O funcionamento do sensor é baseado no efeito hall fornecendo isolamento galvânico entre a entrada e saída, sendo possível a medição de tensões AC e DC, onde a tensão é medida por meio de um resistor externo, selecionado pelo usuário.

Especificações:

- Tensão de alimentação: -15V e 15V;
- Corrente de entrada: 10mA ;
- Corrente de saída máxima :25mA;
- Linearidade %: 0.2%.



Figura 6-5 Sensor de tensão DC de saída.